САНКТ-ПЕТЕРБУРГСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

ПЕТРА ВЕЛИКОГО

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Институт компьютерных наук и кибербезопасности

Высшая школа компьютерных технологий и информационных систем

Отчет

по заданию lab\_PD3

Дисциплина

«Автоматизация проектирования дискретных устройств»

выполнил:

Фоничев И. Р.

группа: 5130901/10101

преподаватель: Федотов А. А.

Санкт-Петербург

2024

Оглавление

[Задание 3](#_Toc132457731)

[Моделирование 3](#_Toc132457732)

[Тестирование 5](#_Toc132457733)

[Симуляция 6](#_Toc132457734)

[Выводы 7](#_Toc132457735)

# Задание

Требуется написать устройство со следующей заданной структурой:

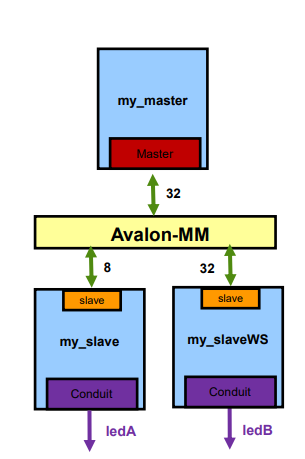


Рисунок 1 Структура устройства

Так же в работе требуется ознакомиться с инструментарием Platform Designer.

# Моделирование

Устройство состоит из ведущего (Рисунок 2) и ведомых (Рисунок 3).

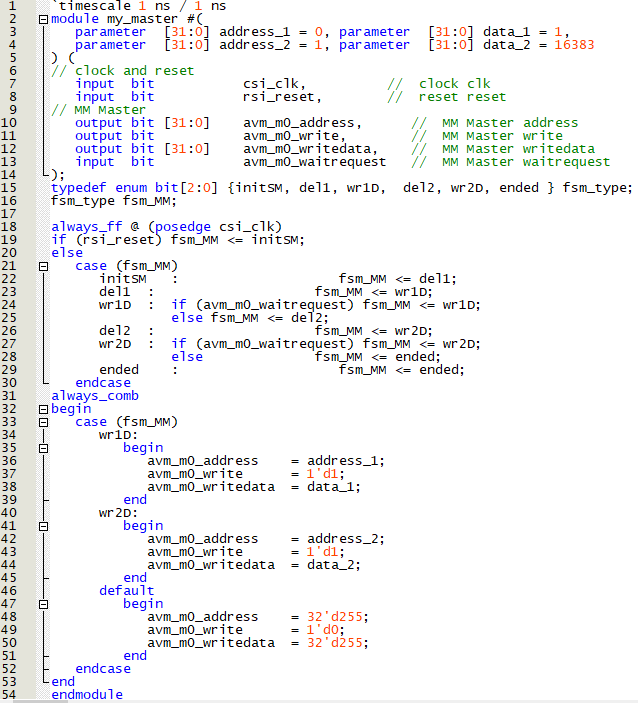
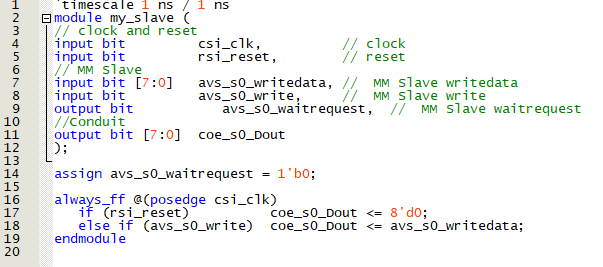


Рисунок 2 my\_master



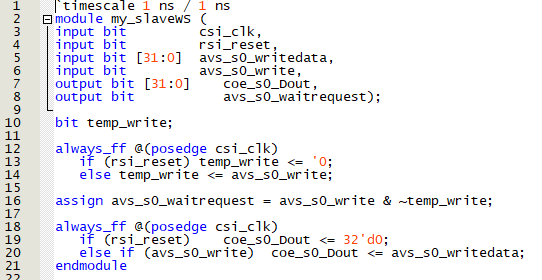


Рисунок 3 my\_slave и my\_slaveWS

Стек FIFO был импортирован из сторонней библиотеки.

# Тестирование

Для тестирования работы устройства был написан тест tb\_lab\_PS3\_top (Рисунок 4)

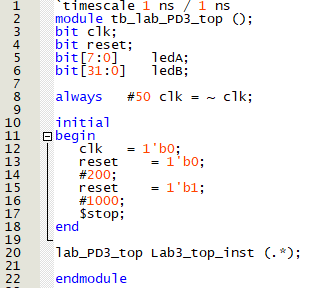


Рисунок 4 Код тестирования tb\_lab\_PD3\_top

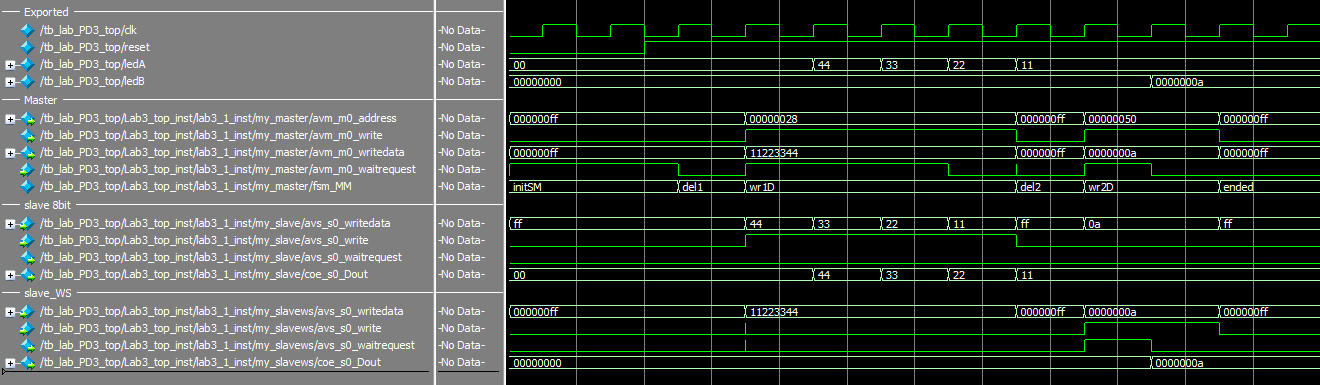


Рисунок 5 Полученная временная диаграмма

Из полученной временной диаграммы можно сделать вывод, что устройство работает исправно.

# Симуляция

Для симуляции работы устройства на плате был написан модуль верхнего уровня db\_lab\_PD2\_top (Рисунок 6)

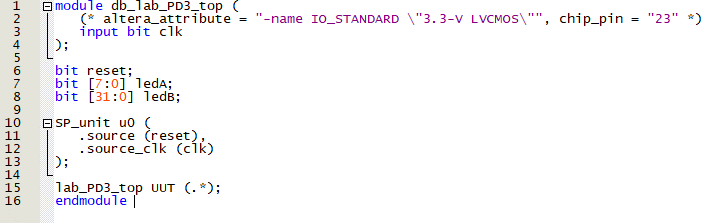


Рисунок 6 Модуль верхнего уровня db\_lab\_PD3\_top

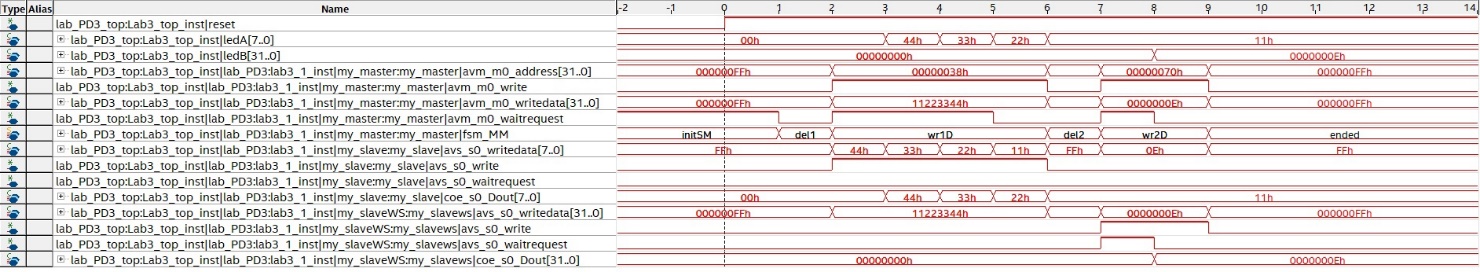


Рисунок 7 Полученная временная диаграмма

Исходя из полученной временной диаграммы можно сделать вывод, что устройство работает стабильно

# Выводы

В ходе работы были получены навыки задания адресов конкретных устройств и обращения к ним. С помощью Platform Designer можно однозначно задавать адреса каждого устройства и таким образом настраивать взаимодействие между ними.