

清华大学2022春季学期

电路原理C

第1次应用介绍课

- 开关（受控电阻）在电阻电路中的应用
- 数字系统的基本单元

目录

MOSFET的电路模型及其应用

- 一、MOSFET（原理和模型）
- 二、用MOSFET构成逻辑门电路
- 三、MOSFET构成逻辑门电路的功率分析
- 四、CMOS



一、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)

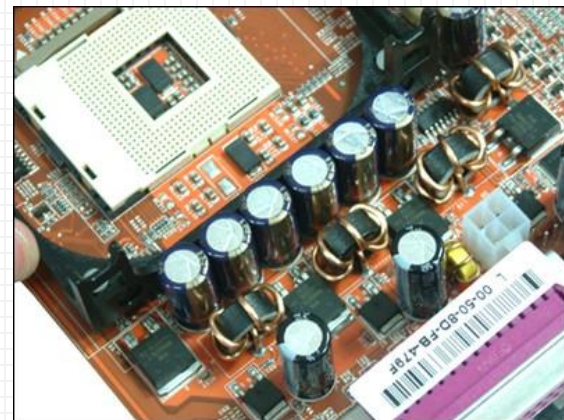
金属氧化物半导体场效应管

小：线宽32nm

Intel i7 CPU
12亿个晶体管
(双极、MOS)



CPU供电电路
中的MOSFET

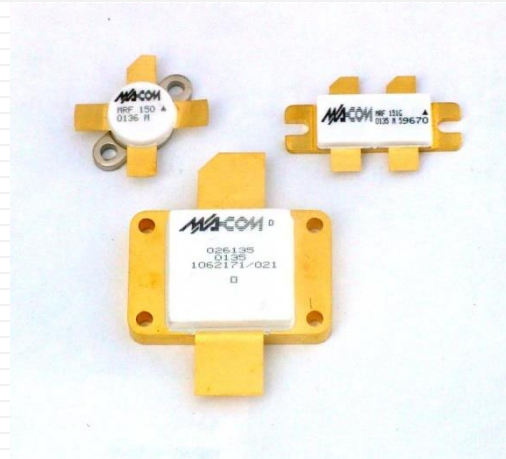


吴刚耳机放大器
日立N沟道
2SK214型
MOSFET



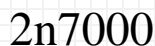
承载电压几百V流
通电流几百A的功
率MOSFET

大：10cm

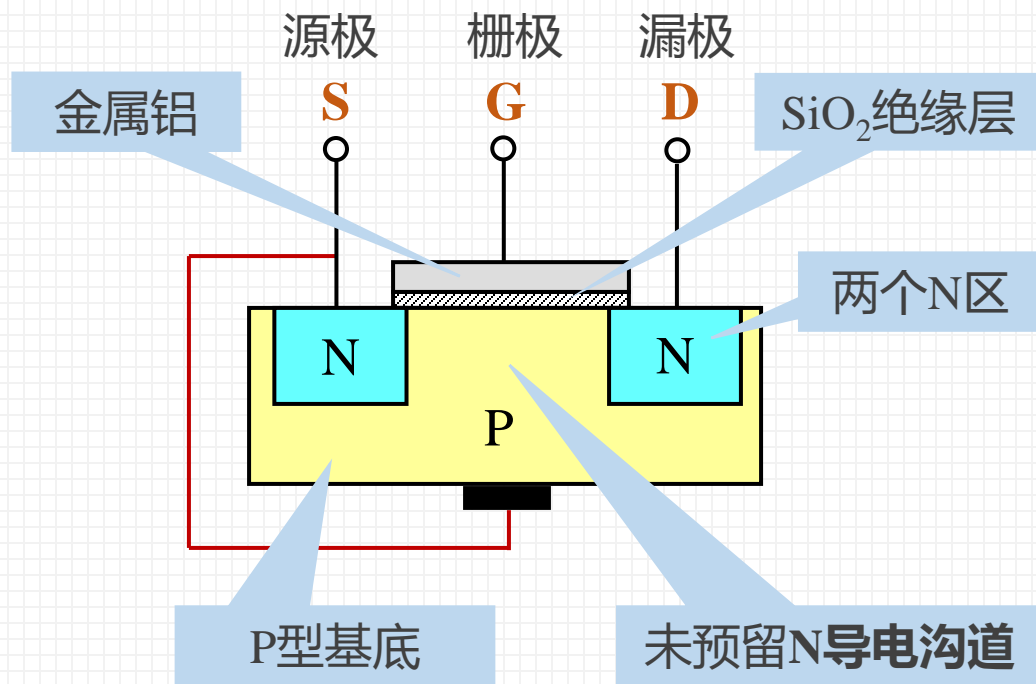


MOSFET — N沟道增强型

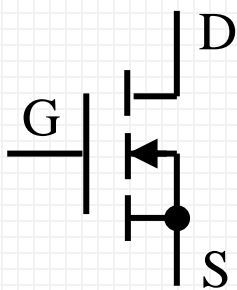
Metal-Oxide-Semiconductor Field-Effect Transistor



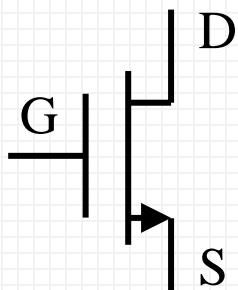
N沟道增强型



标准符号

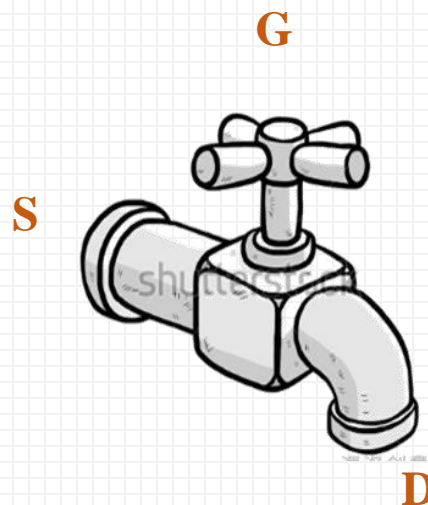
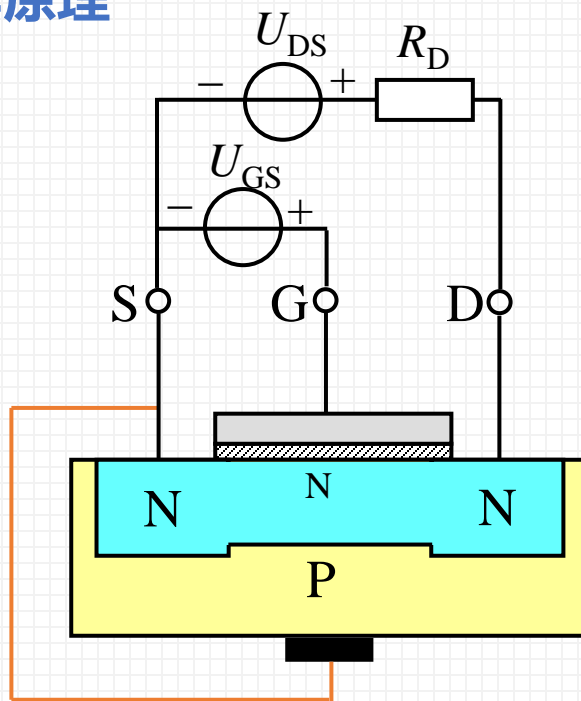


简化符号





工作原理



N沟道增强型MOS管导电原理:

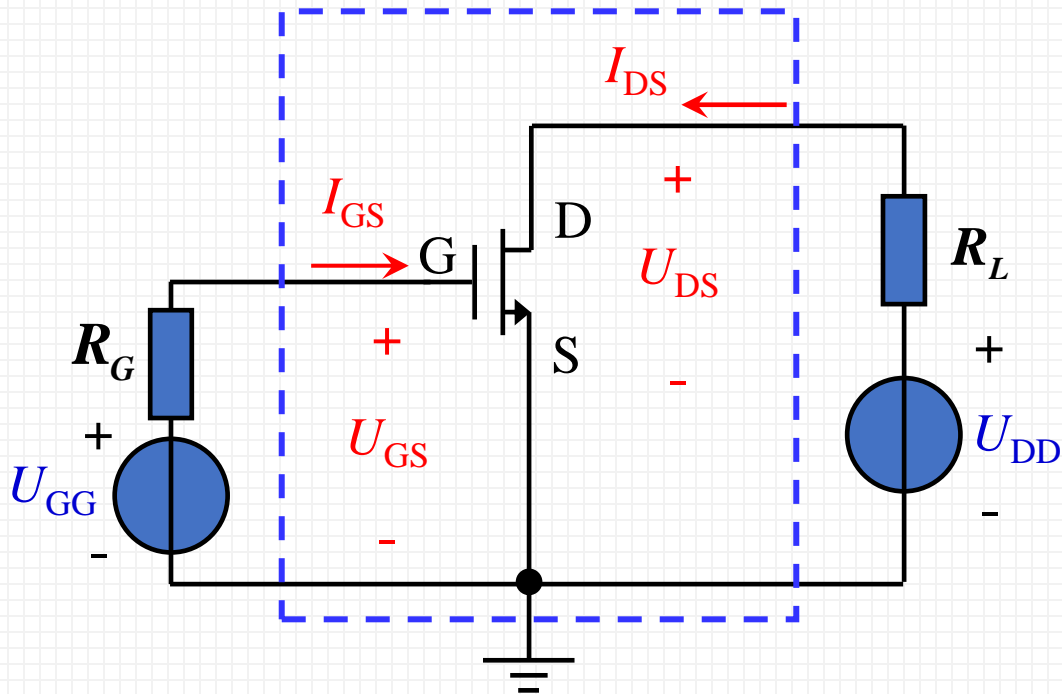
当DS之间加漏极**电压** U_{DS} 时, DS之间并不导通。

当GS之间加一定大小的栅极**电压** U_{GS} 后, 两N区之间感应出N型导电通道, DS之间导通。

栅极电压 U_{GS} 越大, DS之间导电能力越强。



MOSFET的外特性



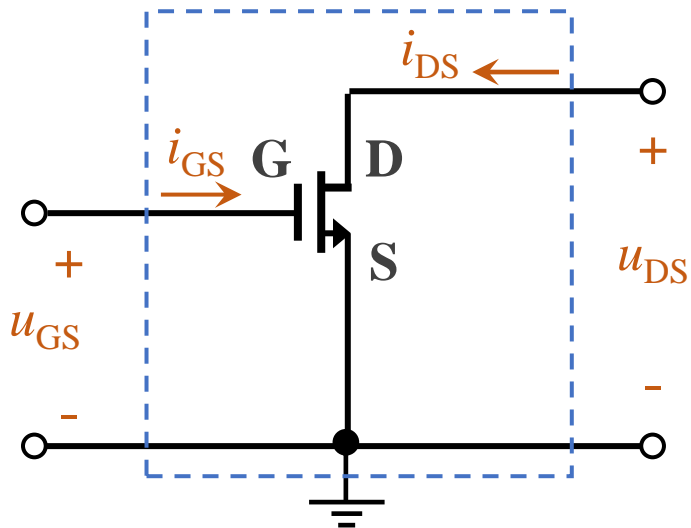
1) $U_{GS} - I_{GS}$

2) $U_{DS} - I_{GS}$

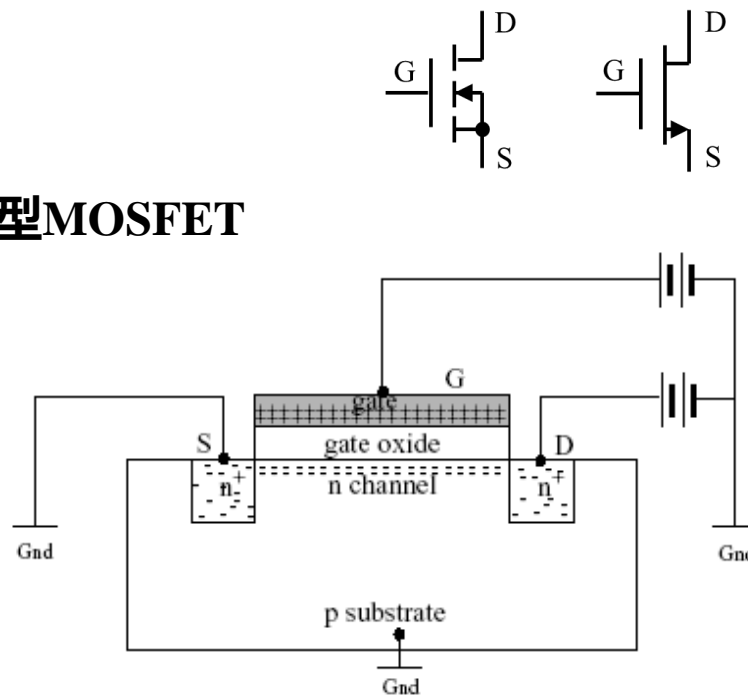
3) $U_{GS} - I_{DS}$

4) $U_{DS} - I_{DS}$

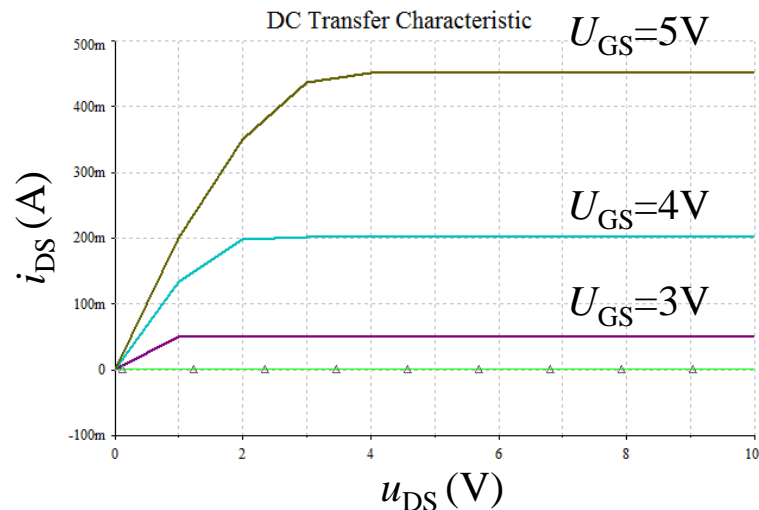
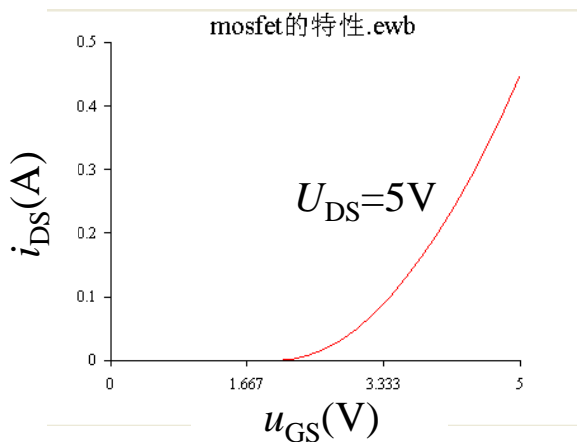
MOSFET的运行



N沟道增强型MOSFET

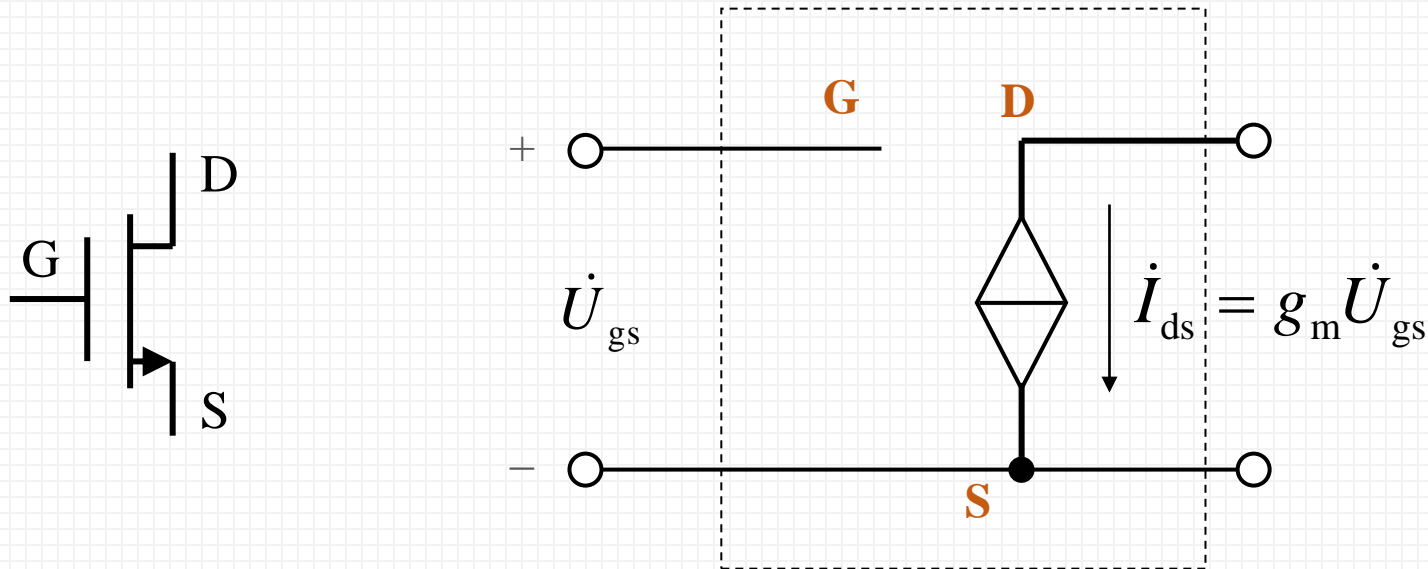
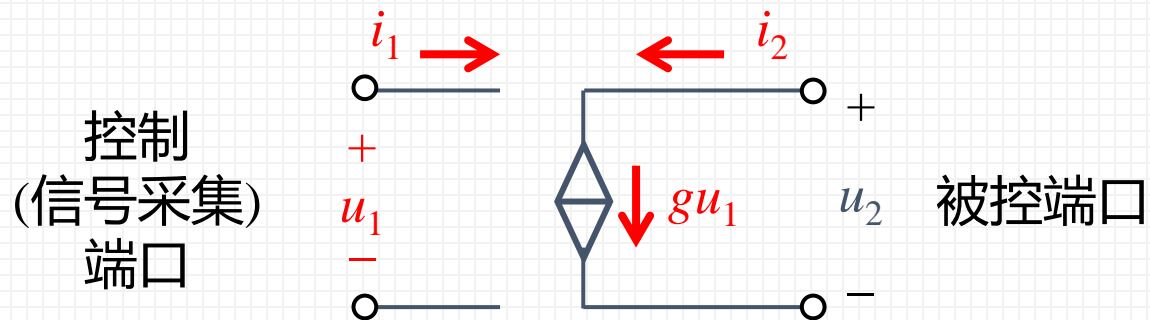


氧化物绝缘; U_{GS} 增加-导电沟道, U_T ; GSD名称; U_{DS} 增加-夹断, $U_{GS}-U_T$; n沟道增强; 英文名; 两种符号

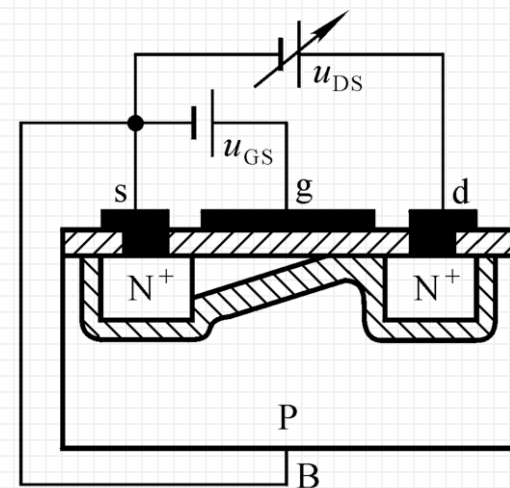
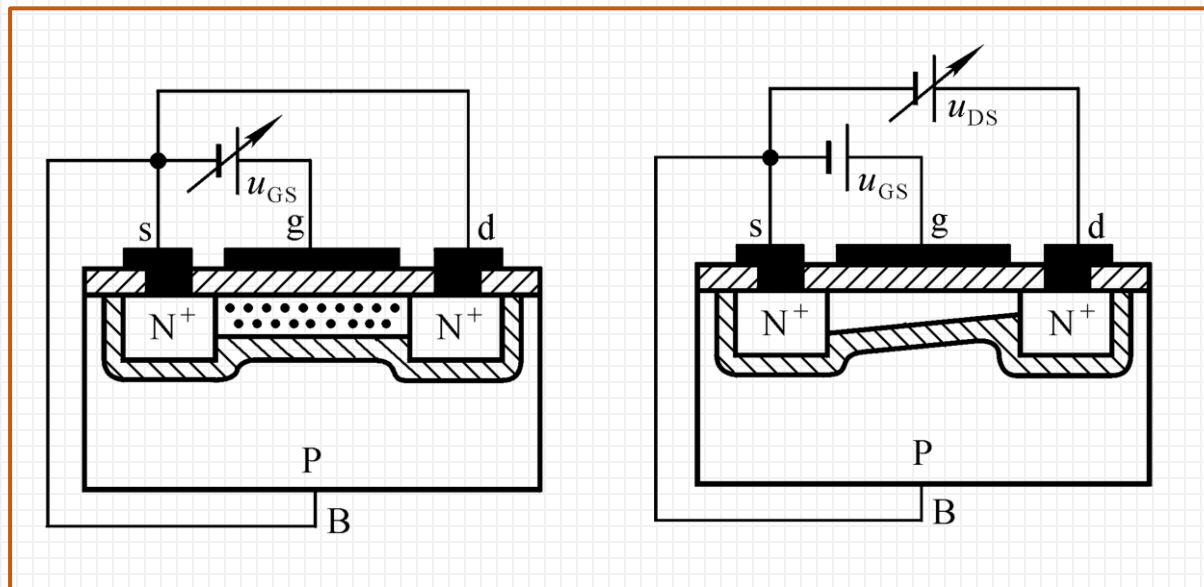




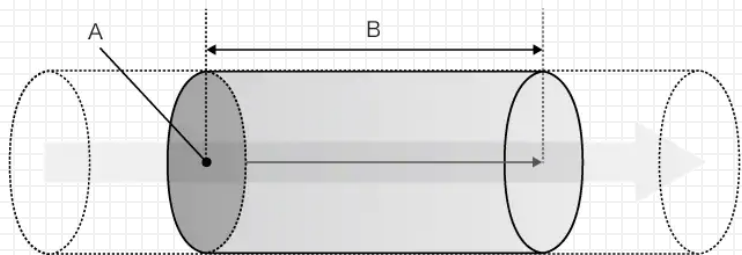
压控电流源 Voltage Controlled Current Source (VCCS)



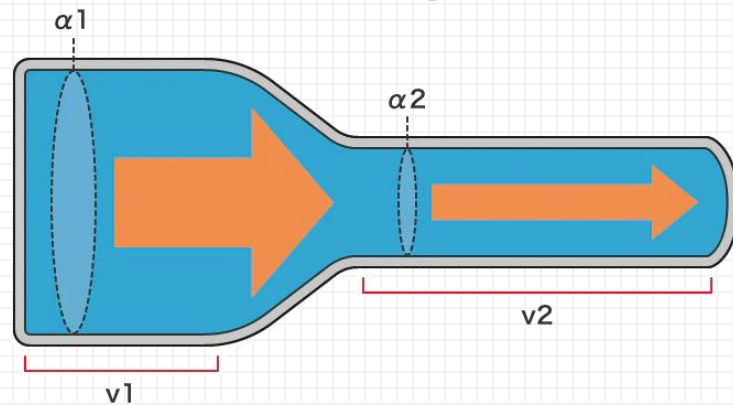
MOSFET原理的定性解释



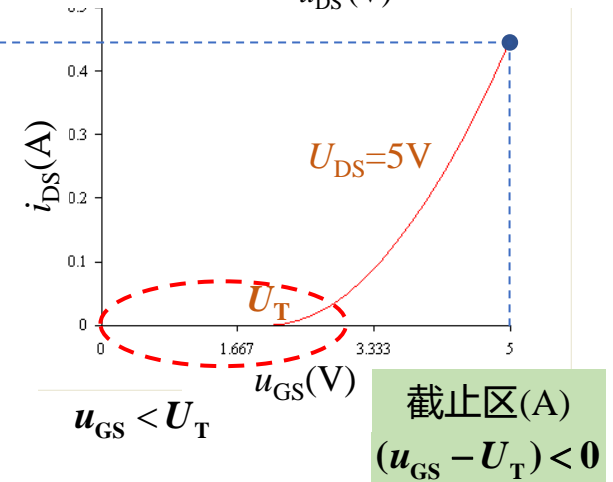
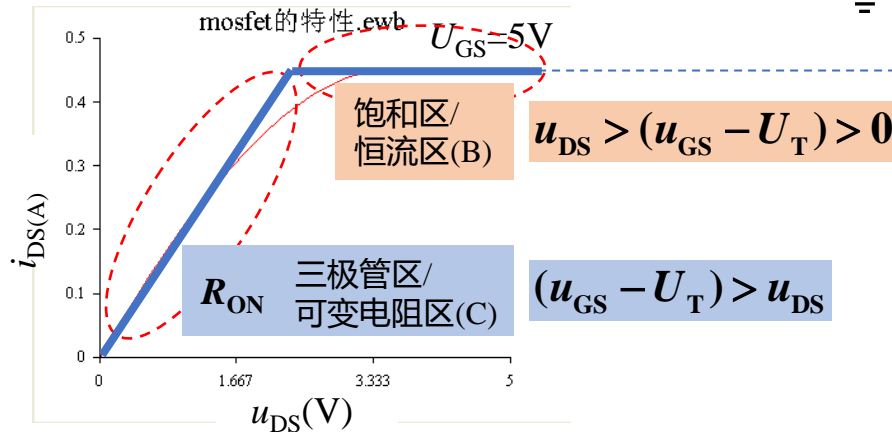
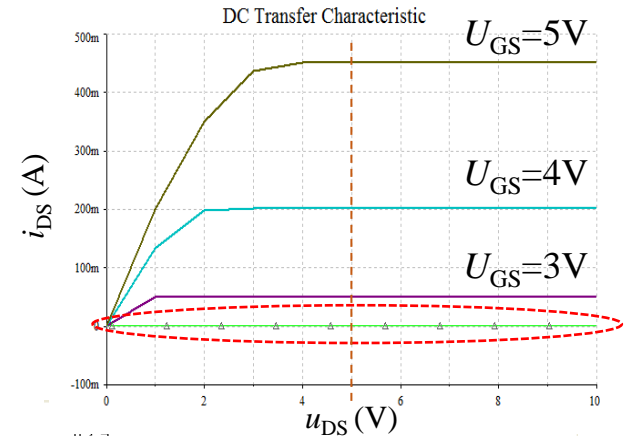
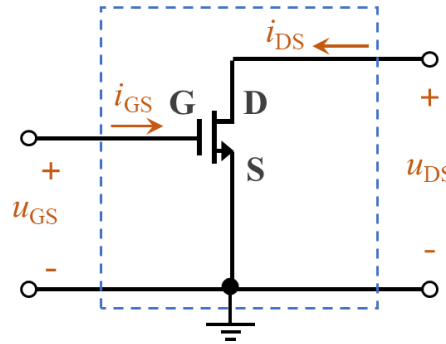
可变电阻区



恒流区



MOSFET的性质



- $(u_{GS} - U_T) > 0$ 以后, MOSFET的D、S间开始导通。
- 导通后 $(u_{GS} - U_T) < u_{DS}$ 的时候, MOSFET的D、S间呈**电流源特性**。

u_{GS} 与 i_{DS} 呈二次方关系

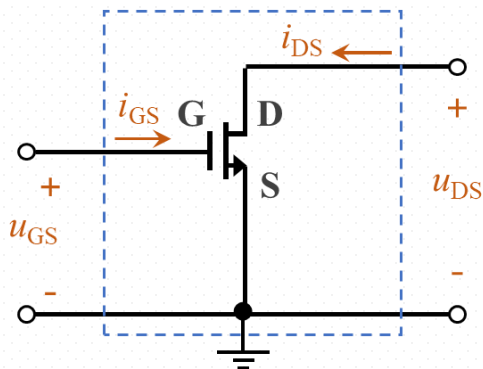
$$i_{DS} = \frac{K(u_{GS} - U_T)^2}{2}$$

- 导通后 $u_{DS} < (u_{GS} - U_T)$ 的时候, MOSFET的D、S间呈**电阻特性**。

总结

本讲中MOSFET工作于1或3

检验方式见L8



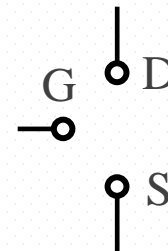
1. 截止区

条件

$$(u_{GS} - U_T) < 0$$

性质

$$i_{DS} = 0$$



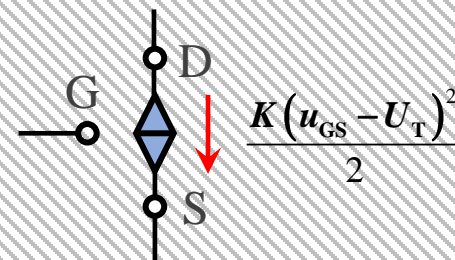
2. 恒流源区

条件

$$0 < (u_{GS} - U_T) < u_{DS}$$

性质

$$i_{DS} = \frac{K(u_{GS} - U_T)^2}{2}$$



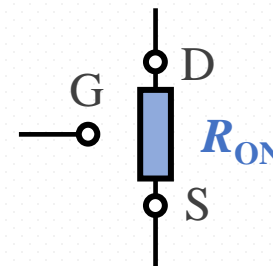
3. 电阻区

条件

$$(u_{GS} - U_T) > u_{DS}$$

性质

$$R_{ON}$$





二、用MOSFET构成逻辑门

1、逻辑代数基础

1) 什么是逻辑?

二值逻辑：**0** 和 **1**

不仅可以表示具体的数值，而且可以**两种**不同的逻辑**状态**

事情的**是**与**非**

电压的**高**与**低**

开关的**通**和**断**

电灯的**亮**与**灭**



2) 逻辑代数的三种基本运算

逻辑非

$$Y = \bar{A}$$

$$\bar{1} = 0 \quad \bar{0} = 1$$

逻辑与

$$Y = A \cdot B$$

$$\begin{array}{ll} 0 \cdot 0 = 0 & 0 \cdot 1 = 0 \\ 1 \cdot 0 = 0 & 1 \cdot 1 = 1 \end{array}$$

逻辑或

$$Y = A + B$$

$$\begin{array}{ll} 0 + 0 = 0 & 0 + 1 = 1 \\ 1 + 0 = 1 & 1 + 1 = 1 \end{array}$$



3) 表示逻辑的两种方法

逻辑表达式

$$Y_1 = \overline{A}$$

Y_1 与 A 相反

$$Y_2 = A \cdot B$$

A 、 B 同为1时 Y_2 为1

$$Y_3 = A + B$$

A 、 B 同为0时 Y_3 为0

真值表

A	B	Y_1	Y_2	Y_3
1	1	0	1	1
0	0	1	0	0
1	0	0	0	1
0	1	1	0	1



4) 如何根据逻辑表达式获得真值表?

$$Y = A \cdot (B + C)$$

Step1: 制表

Step2: 写出所有A、B、C的组合

Step3: 根据每个组合写出对应的Y

<i>A</i>	<i>B</i>	<i>C</i>	<i>Y</i>
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1



5) 如何根据真值表获得逻辑表达式?

<i>A</i>	<i>B</i>	<i>C</i>	<i>Y</i>
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Step1: 写出所有使得 Y 为1的 A 、 B 、 C 组合方式

$$\overline{A}\overline{B}C \rightarrow Y = 1$$

$$A\overline{B}\overline{C} \rightarrow Y = 1$$

$$ABC \rightarrow Y = 1$$

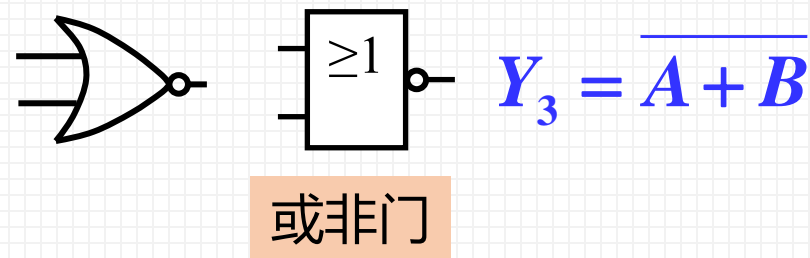
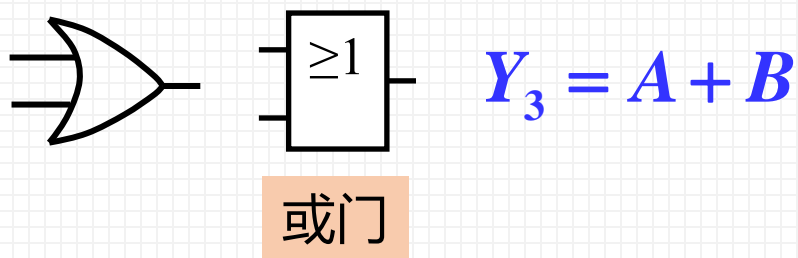
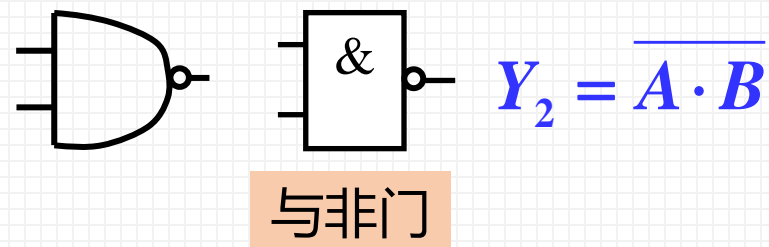
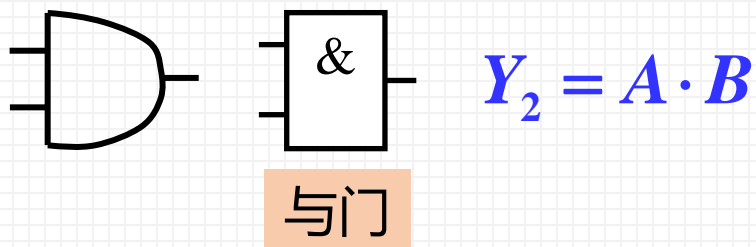
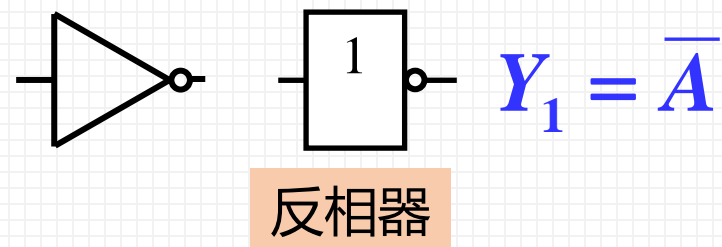
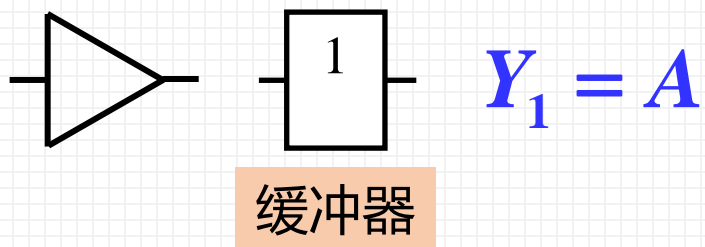
Step2: 将这些组合用“或”运算连接起来

$$Y = \overline{A}\overline{B}C + A\overline{B}\overline{C} + ABC$$

Step3: 利用某种方式化简得到的逻辑表达式

方法不唯一

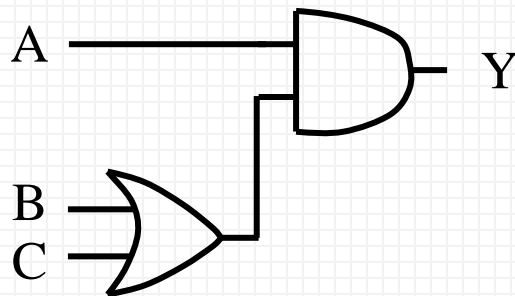
6) 几种最常用的逻辑门





7) 逻辑表达式的逻辑门实现

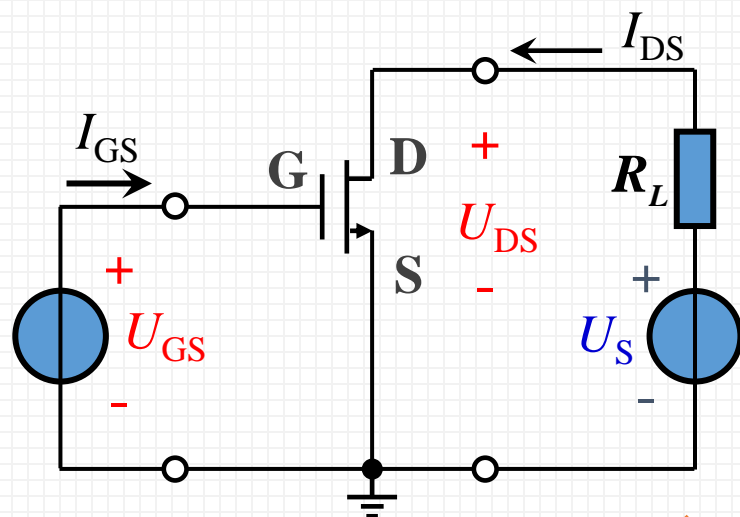
$$Y = A(B + C)$$



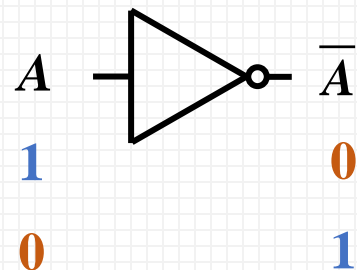
$$Y = A(B + C)$$



2、用MOSFET构成逻辑门



反相器



我们希望：

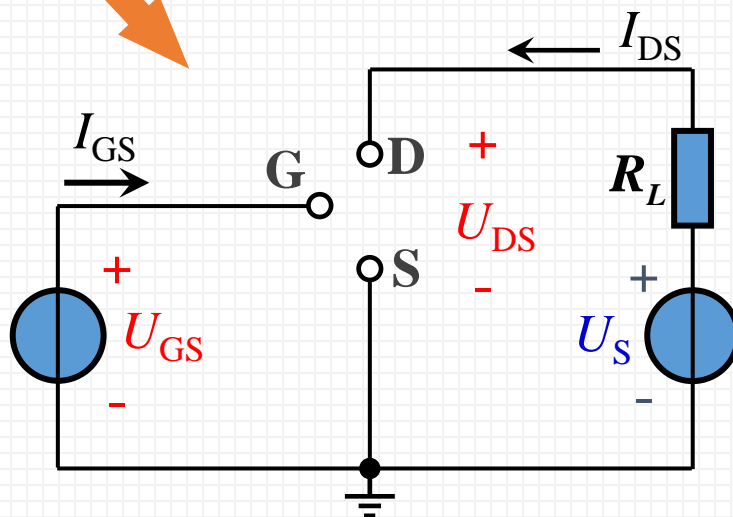
- (1) 输入 U_{GS} 为 "0" 时，输出 U_{DS} 为 "1"
- (2) 输入 U_{GS} 为 "1" 时，输出 U_{DS} 为 "0"

输入 U_{GS} 为 "0" 时

假设：

"0" \leftrightarrow 接近 0V

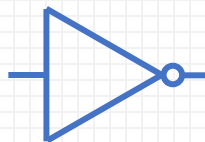
"1" \leftrightarrow 接近 5V



输出 U_{DS} 为 "1"

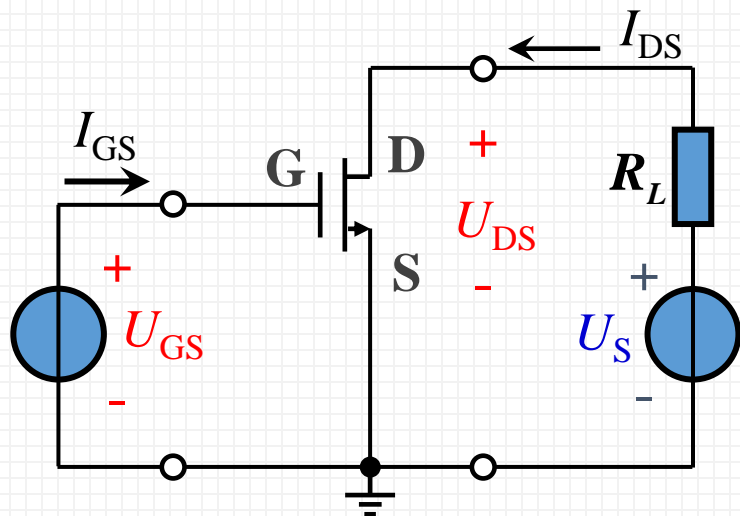


反相器 (Inverter)

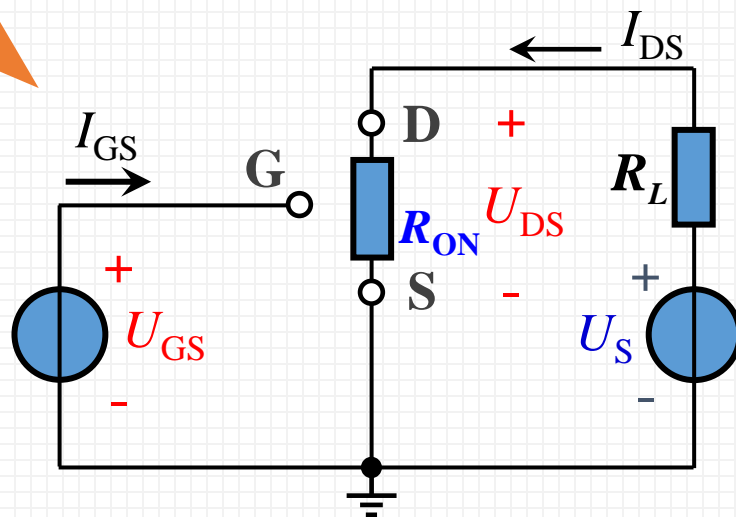
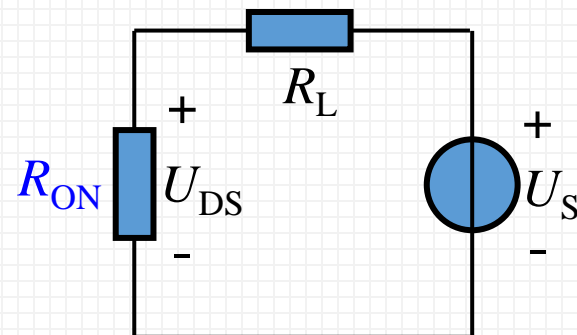
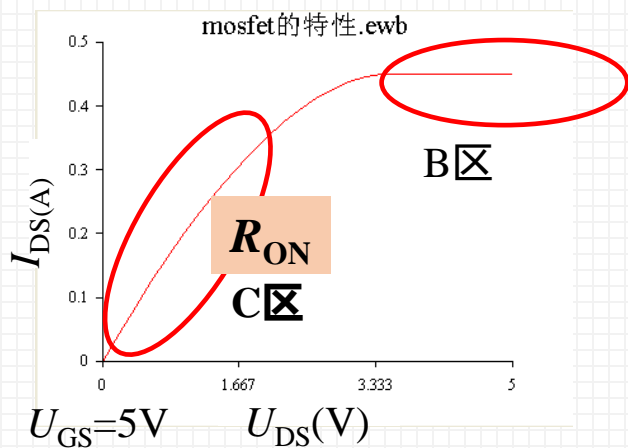


$$R_{ON} \ll R_L$$

如何保证 U_{GS} 为 "1" 时, 输出 U_{DS} 为 "0" ?

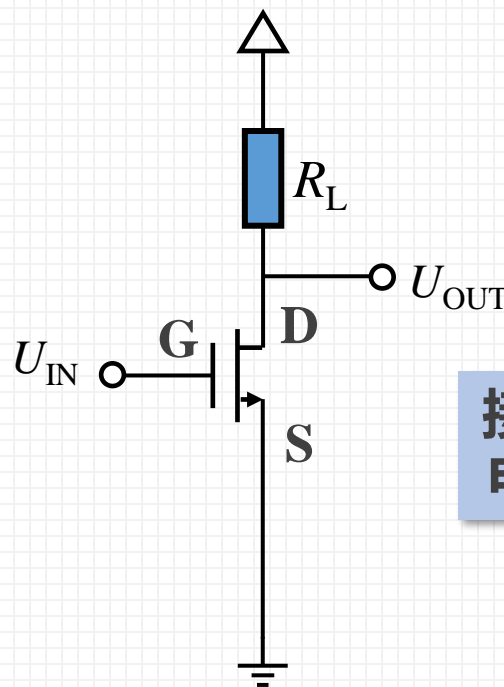
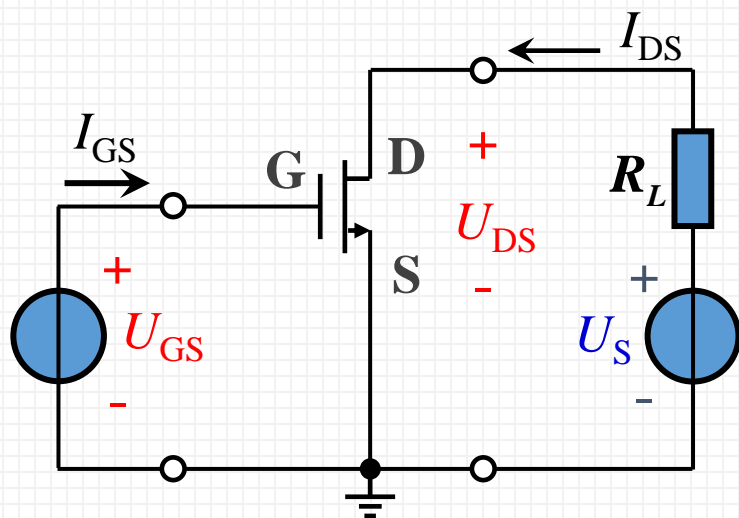
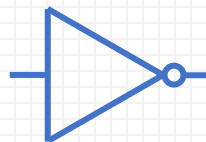


输入 U_{GS} 为 "1" 时



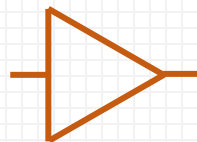


反相器



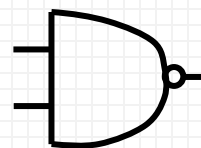
接后面门
电路的G

如何构成缓冲器?





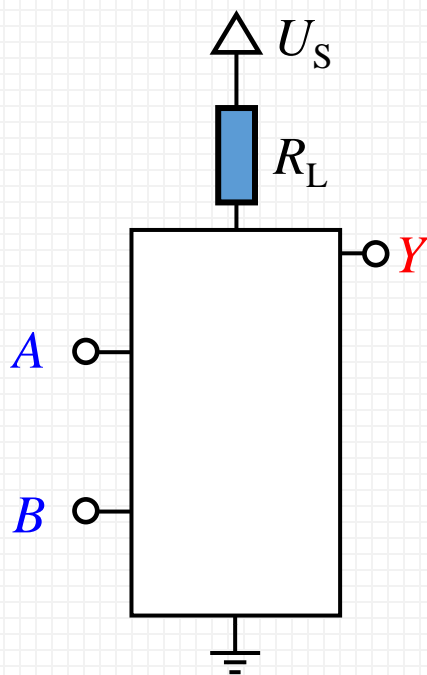
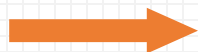
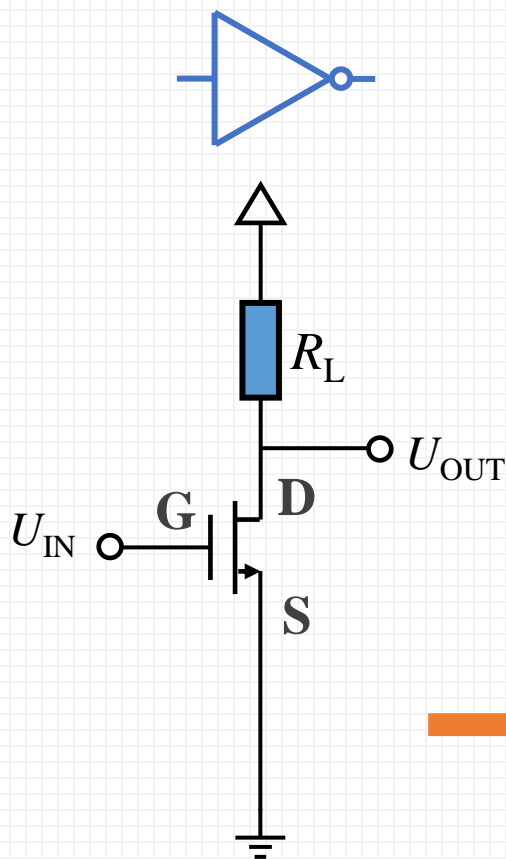
与非门 (NAND)



$$Y_2 = \overline{A \cdot B}$$

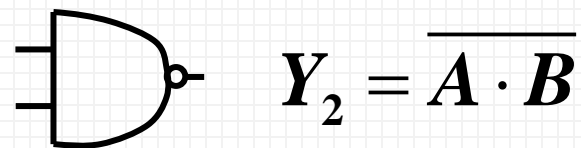
我们希望:

- (1) A 、 B 同时为 "1" 时, Y_2 为 "0" ;
- (2) 其余条件下, Y_2 为 "1" 。



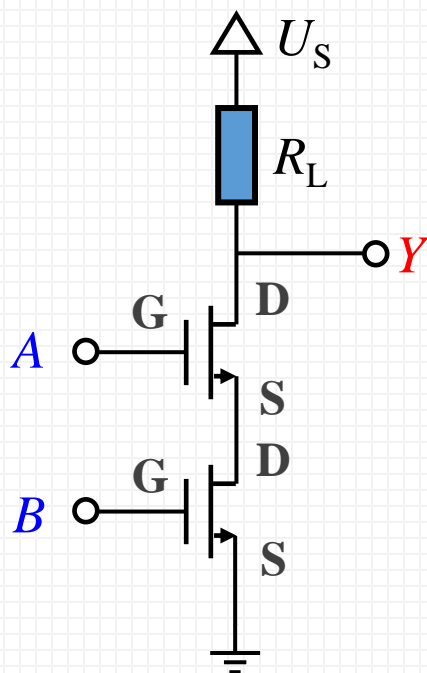
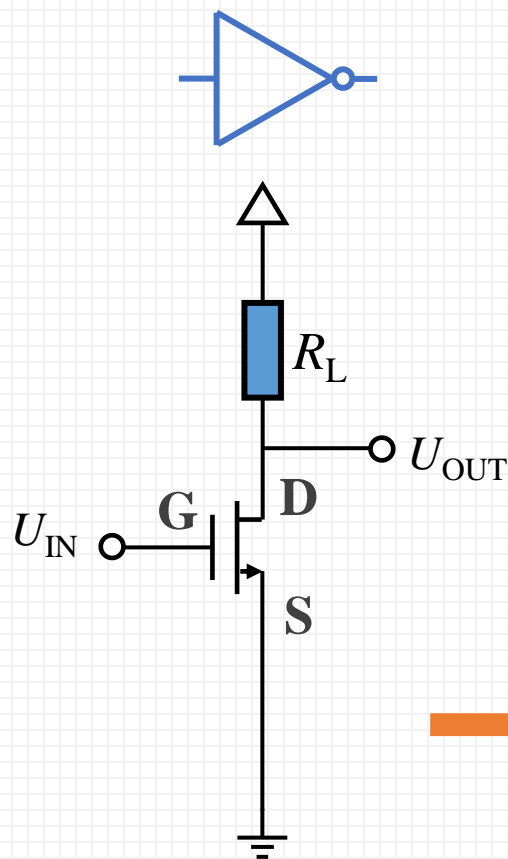


与非门 (NAND)

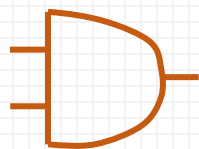
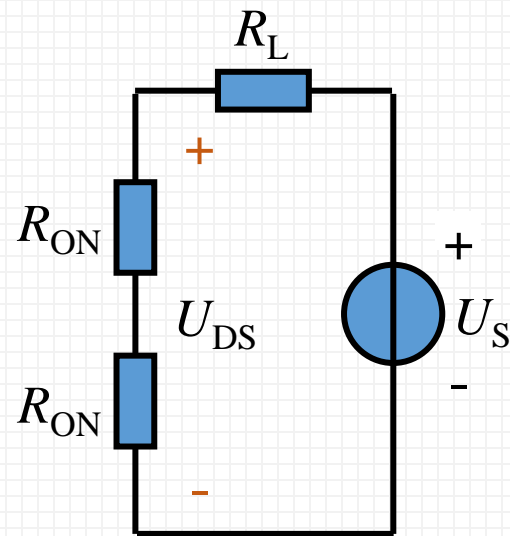


我们希望:

- (1) A 、 B 同时为“1”时, Y_2 为“0”;
- (2) 其余条件下, Y_2 为“1”。

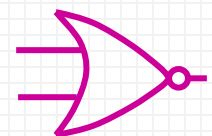


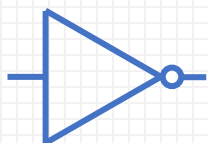
如何构成与门?

 $A=B=\text{“1”}$ 时



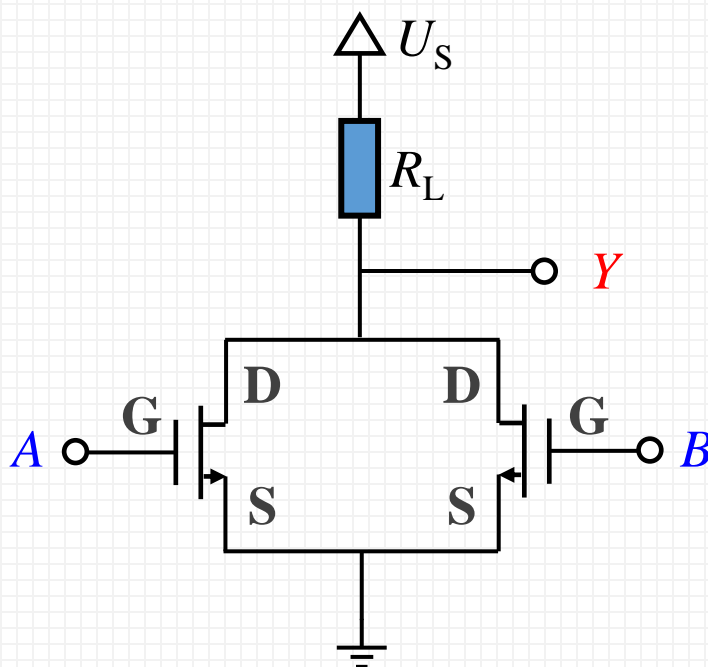
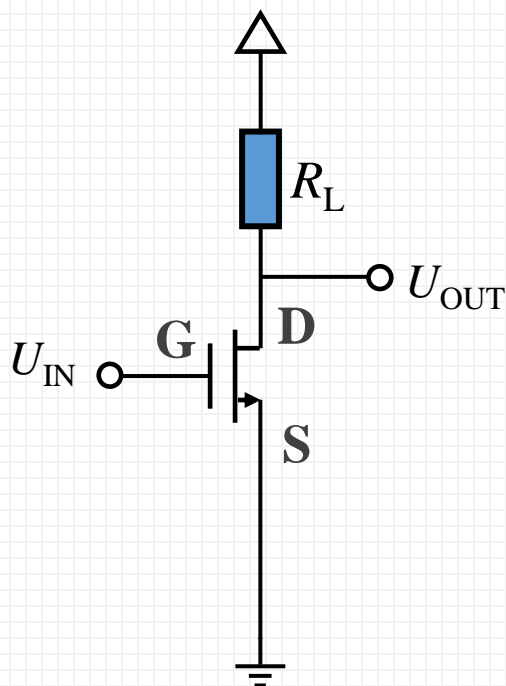
或非门 (NOR)


$$Y_3 = \overline{A + B}$$



我们希望:

- (1) A 、 B 同时为“0”时, Y_2 为“1”
- (2) 其余条件下, Y_2 为“0”





例子：安理会某投票表决系统

班上某同学受联合国委托开发一套安理会投票表决系统。要求用5V电源、MOSFET、电阻器、发光二极管和单刀双置开关来构成该系统。

- 安理会由中、美、俄、法、英5国组成。
- 每个国家只能有两种投票方式：赞成、反对。
- 只有5个国家全部投赞成票，提案才能通过。



Step 1: 逻辑表达式

法1: 先写真值表, 然后根据真值表得到逻辑表达式。

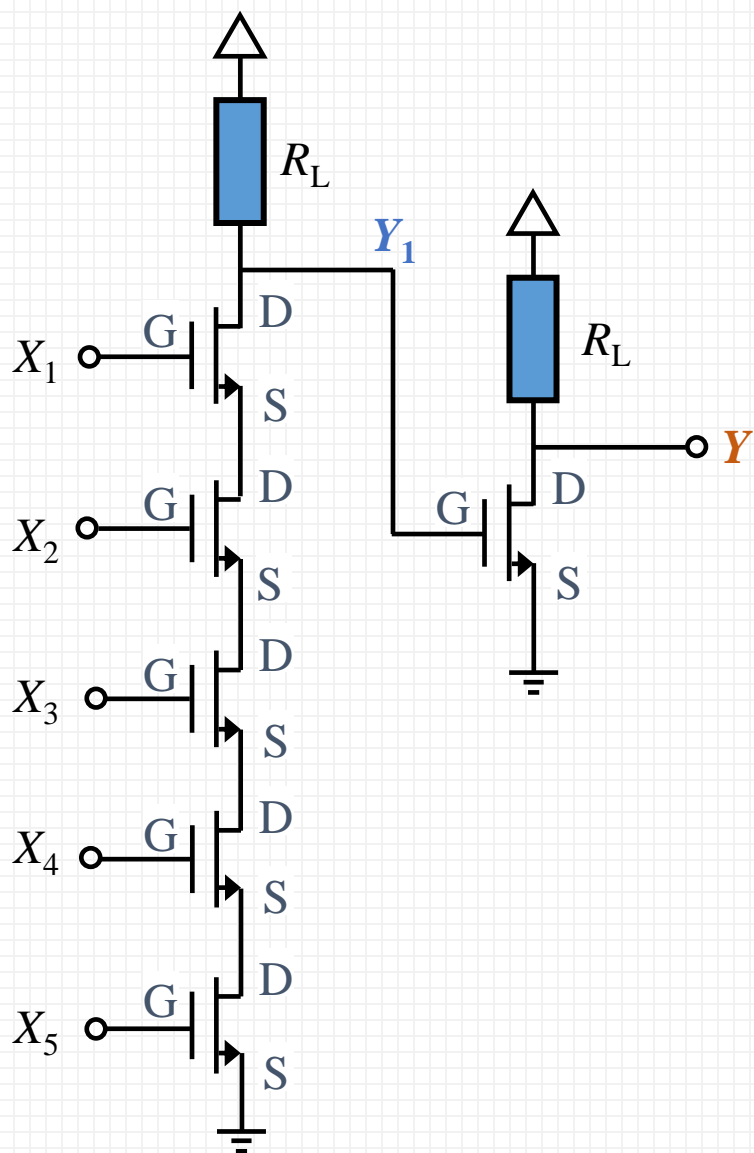
法2: 直接得到逻辑表达式。

$$Y = X_1 \cdot X_2 \cdot X_3 \cdot X_4 \cdot X_5$$

其中, X_1 、.....、 X_5 分别代表5个国家的投票情况, 均为逻辑值。

“1”为赞成, “0”为反对。

Step 2: 写成能够用MOSFET实现的逻辑门的组合



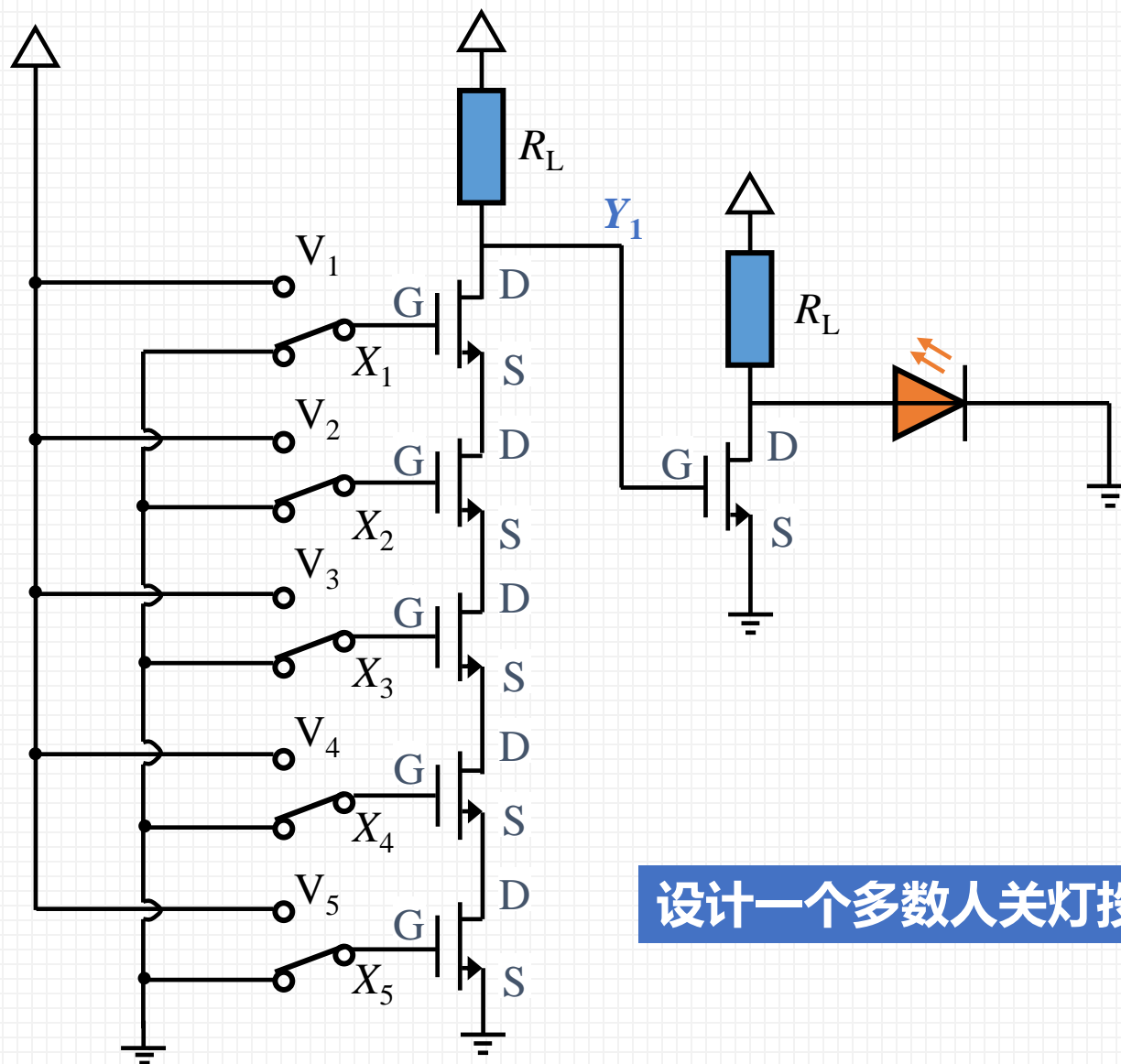
$$Y_1 = \overline{X_1 \cdot X_2 \cdot X_3 \cdot X_4 \cdot X_5}$$

$$Y = \overline{\overline{X_1 \cdot X_2 \cdot X_3 \cdot X_4 \cdot X_5}}$$

$$Y = \overline{Y_1}$$

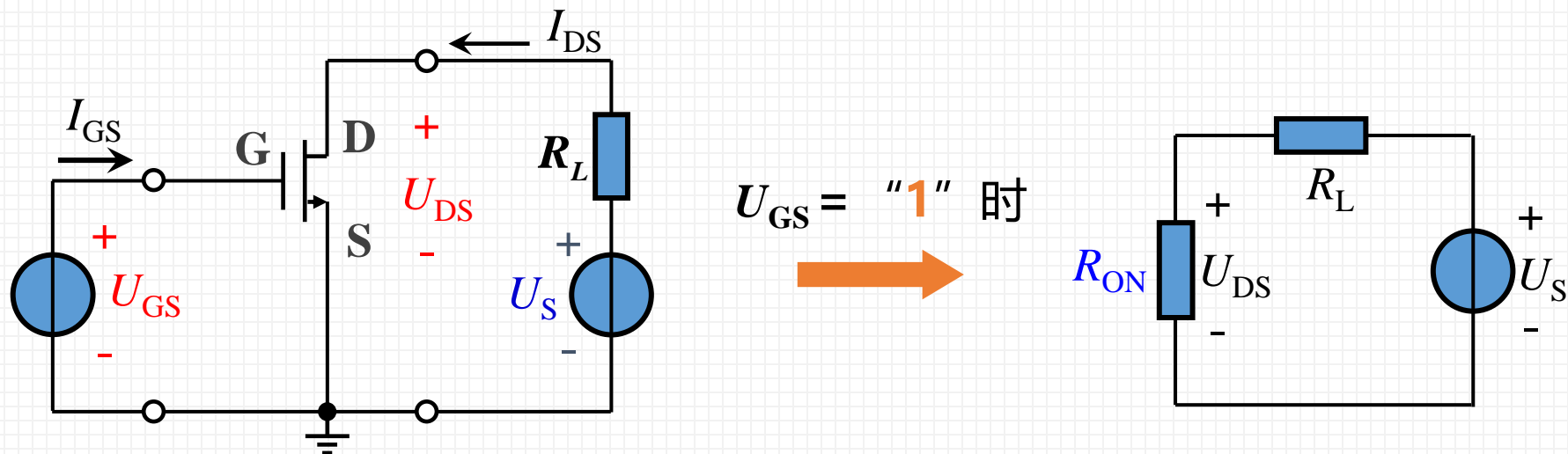


Step 3: 构成最终的投票系统



设计一个多数人关灯投票系统？

三、用MOSFET构成逻辑门电路的功率分析

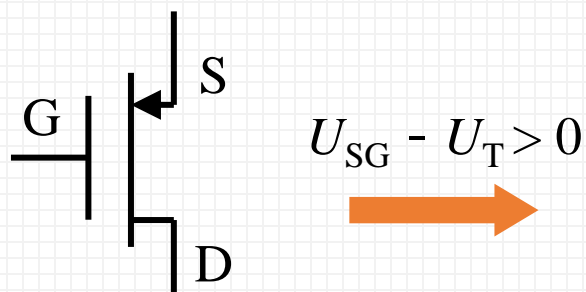


设 $U_S = 5V$, $R_L = 100k\Omega$, $R_{ON} = 1k\Omega$

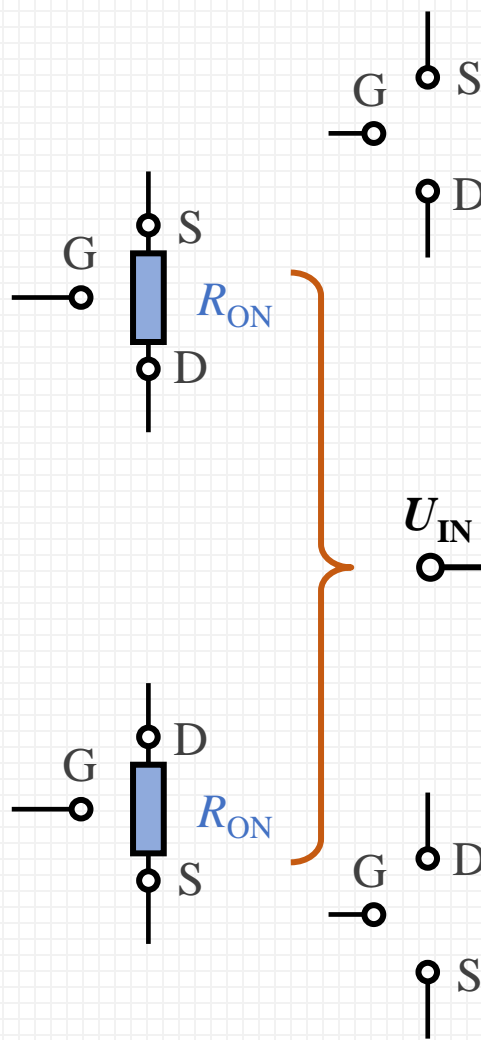
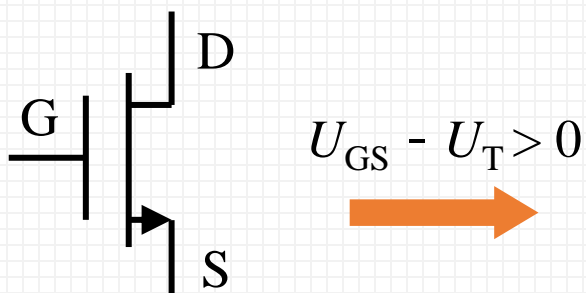
$$W_{\text{GATE_ABSORB}} = \frac{U_S^2}{R_L + R_{ON}} \approx \frac{25}{10^5} = 0.25\text{mW}$$

四、CMOS Complementary Metal–Oxide–Semiconductor

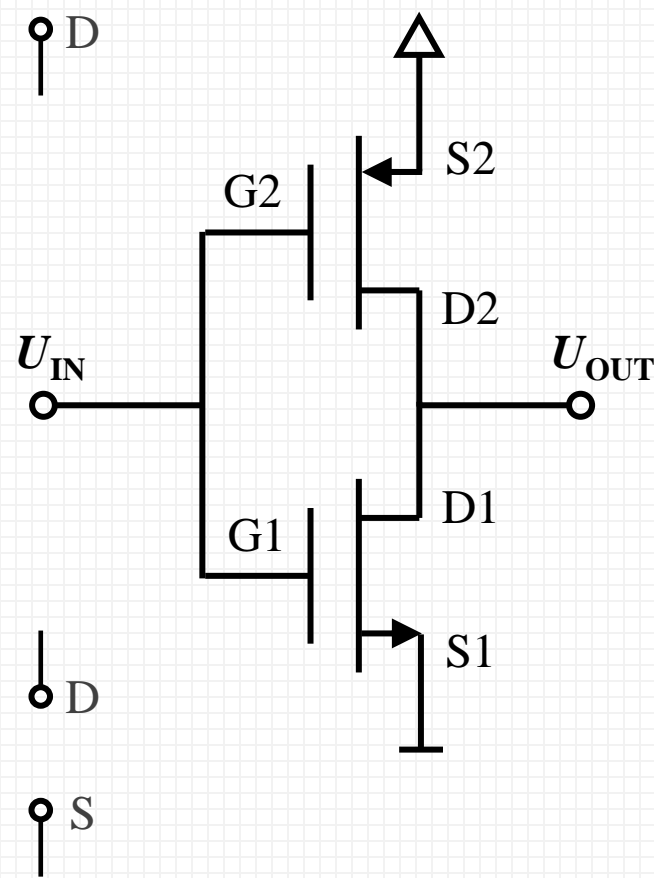
p沟道增强型MOSFET



n沟道增强型MOSFET

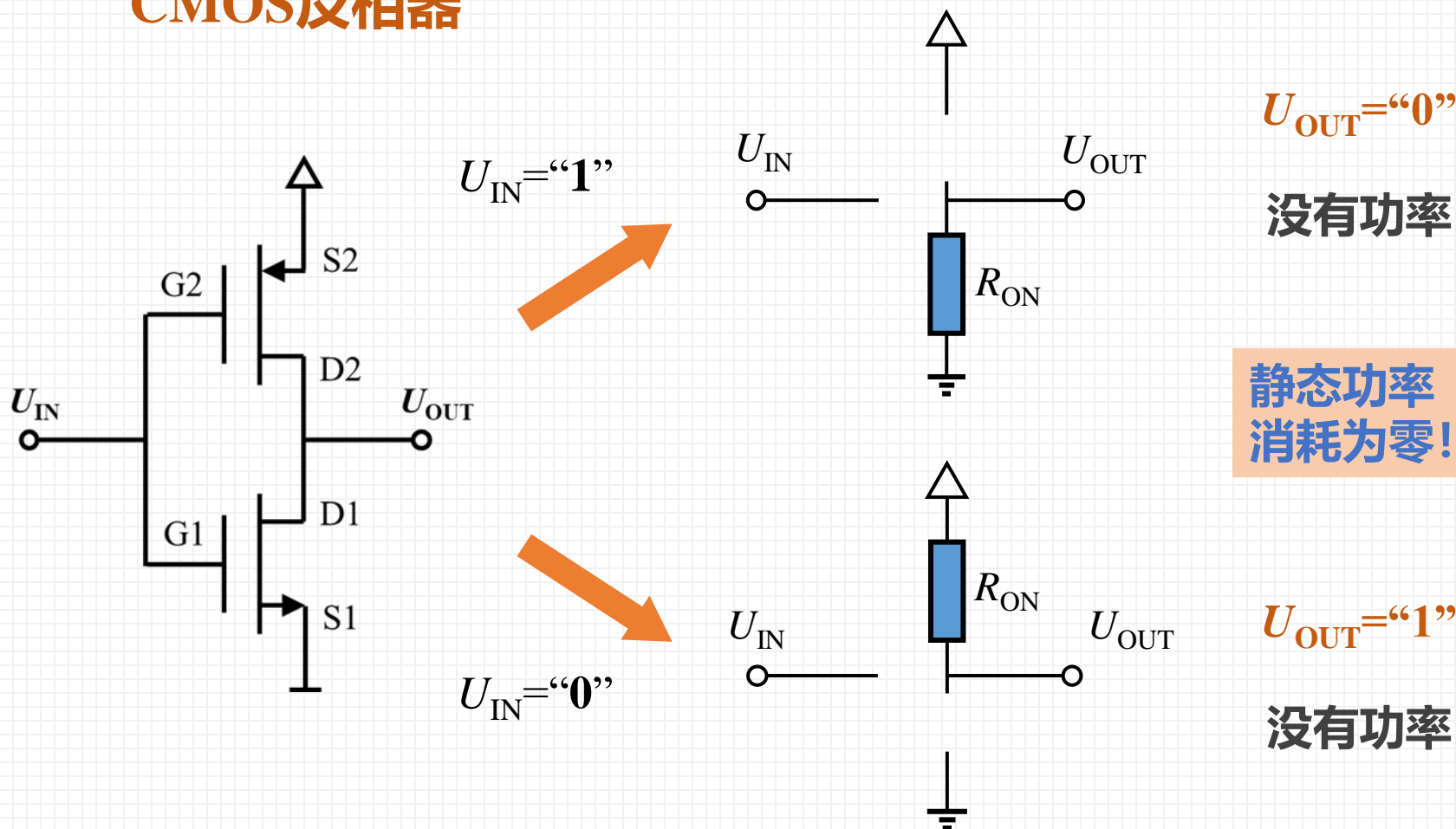


Complementary MOSFET





CMOS反相器



为什么不考虑 U_{out} 流出的电流?