

## 2018-2019 春季学期数字电子技术基础期末考试 A 卷

@电 74 考卷整理中心

2019.06.17

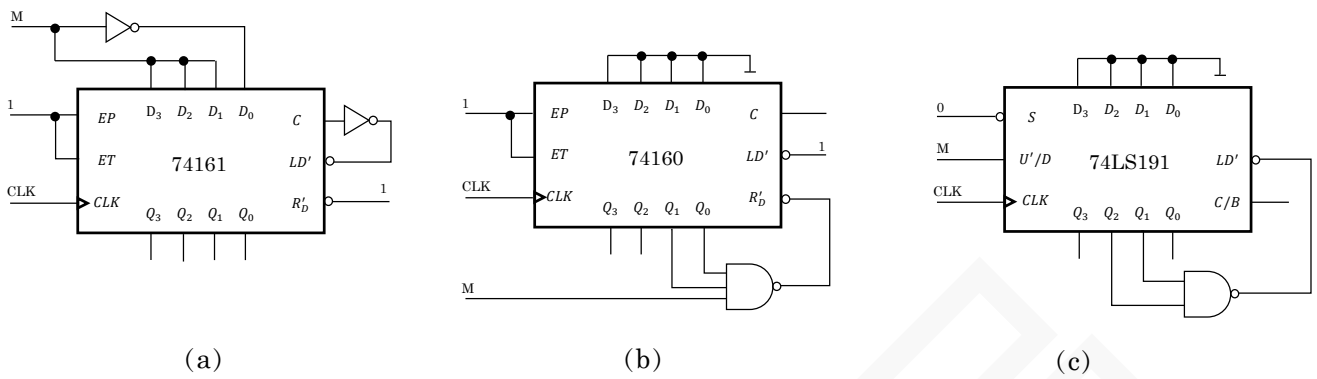
### 一、 判断 (6 分)

1. 电路中 ROM 和 RAM 不能替换使用。
2. Moore 型同步时序电路可以有输入逻辑变量。
3. 电平触发的 D 触发器可以直接用于流水线结构中插入触发器。
4. 同步时序电路中触发器个数多少与该电路的工作频率无关。
5. 积分型单稳态触发器输出脉冲的宽度与触发脉冲的宽度无关。
6. 课本第六版 p370 图 7.4.12 (a) 的振荡频率不会随 C 的增大而显著变化。

### 二、 填空 (26 分)

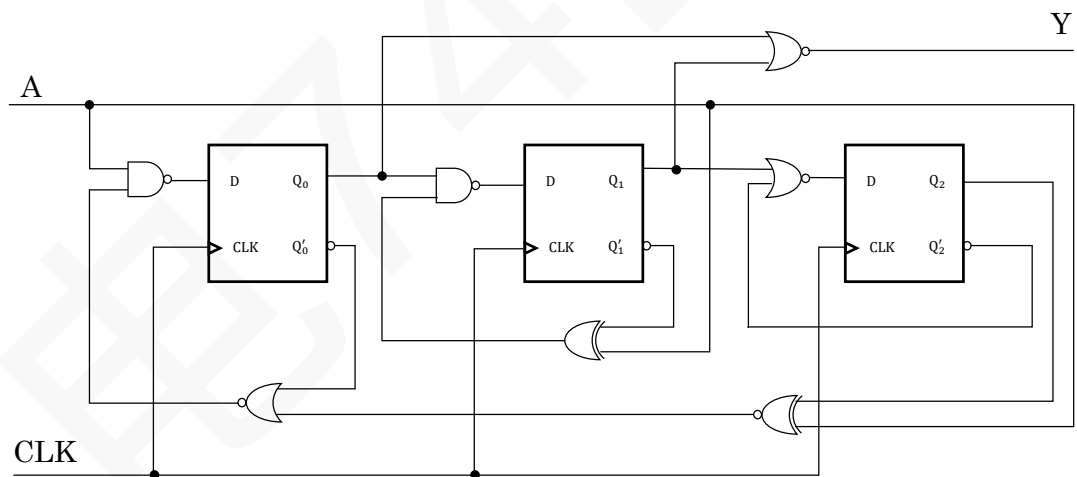
1. (4 分) 5 位并联比较型 A/D 转换器, 参考电压为  $V_{REF}$ , 该转换器的量化电平  $\Delta$  为 \_\_\_\_\_; 其电路设计实现中至少需要 \_\_\_\_\_ 个电压比较器。
2. (2 分) 现有有限状态机  $M_1$ , 有 4 个状态, 有限状态机  $M_2$  有 9 个状态, 如果把  $M_1$  的输出作为  $M_2$  的输入, 则构成了一个新的状态机  $M_3$ , 则  $M_3$  有至多 \_\_\_\_\_ 个状态。
3. (8 分) 现有一种 ROM 芯片  $IC_1$ , 有 10 条地址变量线, 8 条数据 I/O 线, 该芯片的储存容量为 \_\_\_\_\_ bits; 若用 4 片  $IC_1$  进行扩展, 则该储存系统的最大储存容量为 \_\_\_\_\_ bits; 若用 4 片  $IC_1$  仅进行位扩展, 该储存系统有 \_\_\_\_\_ 个地址, 每个字有 \_\_\_\_\_ 位; 若用 8 片  $IC_1$  仅进行字扩展, 该储存系统有 \_\_\_\_\_ 个地址, 每个字有 \_\_\_\_\_ 位。使用一片 74HC42 (p161) 和若干片  $IC_1$  构成 16 位的储存系统, 则该系统的最大储存容量为 \_\_\_\_\_ bits。

4. (12 分) 各图中是几进制计数器?



(a)	$m = 0$		$m = 1$	
(b)	$m = 0$		$m = 1$	
(c)	$m = 0$		$m = 1$	

三、 时序电路分析 (18 分)



1. 用最简与或式写出时序电路的状态方程和输出方程

状态方程

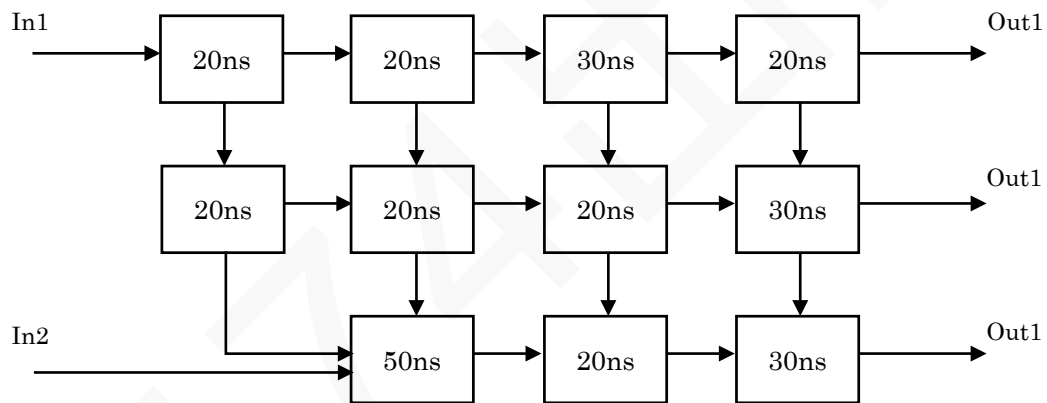
输出方程

2. 圈出该电路是 Moore / Mealy 型电路，填写状态转换表。

$\begin{matrix} Q_2Q_1Q_0 \\ A \end{matrix}$	000	001	010	011	100	101	110	111
0								
1								

3. 若已知所有的门电路的  $t_{pd} = 2ns$ ,  $t_{cd} = 1ns$ , 所有触发器的  $t_{pcq} = 8ns$ ,  $t_{ccq} = 2ns$ ,  $t_{setup} = 4ns$ ,  $t_{hold} = 3ns$ , 则输入信号 A 的  $t_{setup} \geq$  \_\_\_\_\_ns,  $t_{hold} \geq$  \_\_\_\_\_ns, 系统工作时钟的  $T_{clk(min)} =$  \_\_\_\_\_ns。

#### 四、 流水线 (12 分)



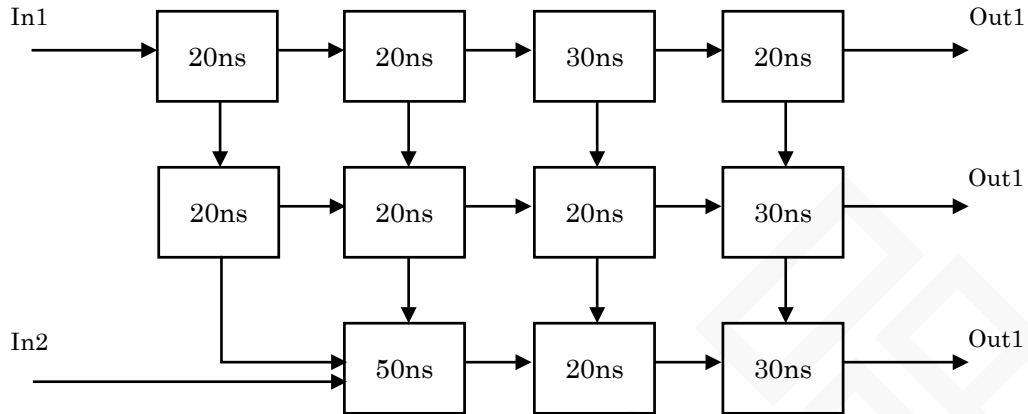
1、 (2 分) 在未进行流水线设计时，请求出该电路的吞吐率为

Throughout=\_\_\_\_\_ns<sup>-1</sup>和延迟时间 Latency=\_\_\_\_\_ns。

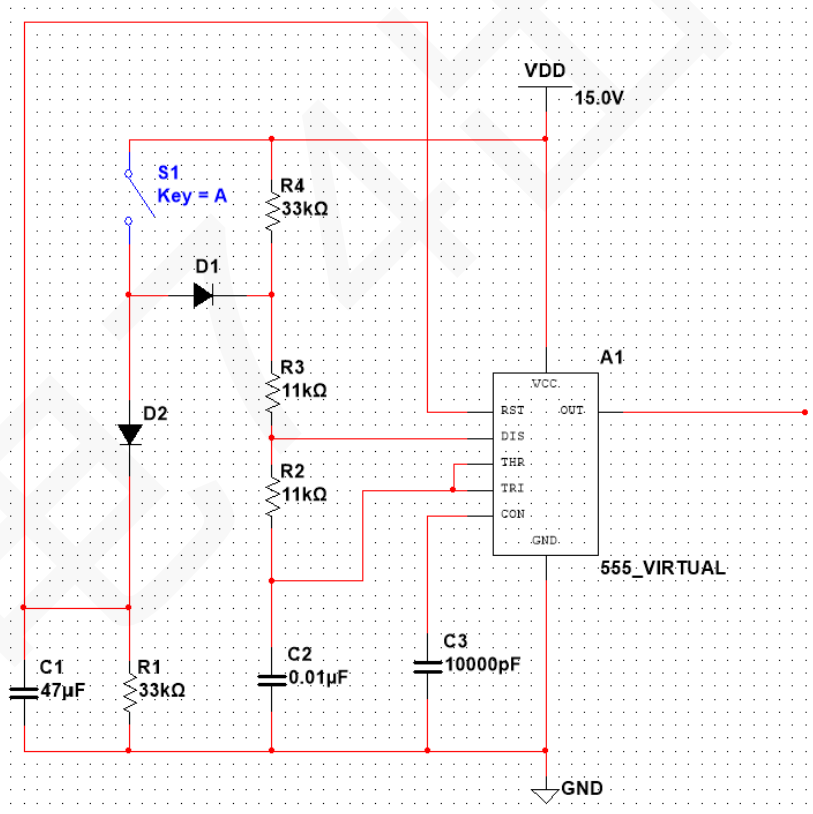
2、 (5 分) 画出流水线设计使得系统达到最大的吞吐率，此时系统的吞吐率为

Throughout=\_\_\_\_\_ns<sup>-1</sup>, 求出此时系统的延迟时间为 Latency=\_\_\_\_\_ns。

3、（5 分）复制上图，若要使吞吐率不小于  $\frac{1}{70} \text{ns}^{-1}$ ，请使用最少的触发器个数进行流水线设计，画出此时的流水线设计，用到了\_\_\_\_\_个触发器。



### 五、 叮咚电路（14 分）<sup>1</sup>



其中二极管取理想模型，开关常开，摁下闭合。现每次摁下 2s，摁下后 5s 内不会再次摁下。

<sup>1</sup> 图源自 62 回忆 2016 年题目第七题

1. (2 分) 开关闭合前,  $V_{c1}$  的电压为\_\_\_\_\_;  
开关闭合后,  $V_{c1}$  的电压为\_\_\_\_\_。
2. 解释三个电容的作用 (6 分)
3. (8 分) 以开关  $S$  按下 2s 后松开为时间零点, 做出 1s 内的图像, 画出输出  $V_o$  和电容电压  $V_{c1}$  的波形, 说明并计算  $V_o$  和  $V_{c1}$  的相关参数。

#### 六、 (6 分) 时序电路设计

设计一个串行数据检测器, 实时判断已经输入的二进制数是否能被 5 整除, 画出你所设计的状态转换图。

说明:

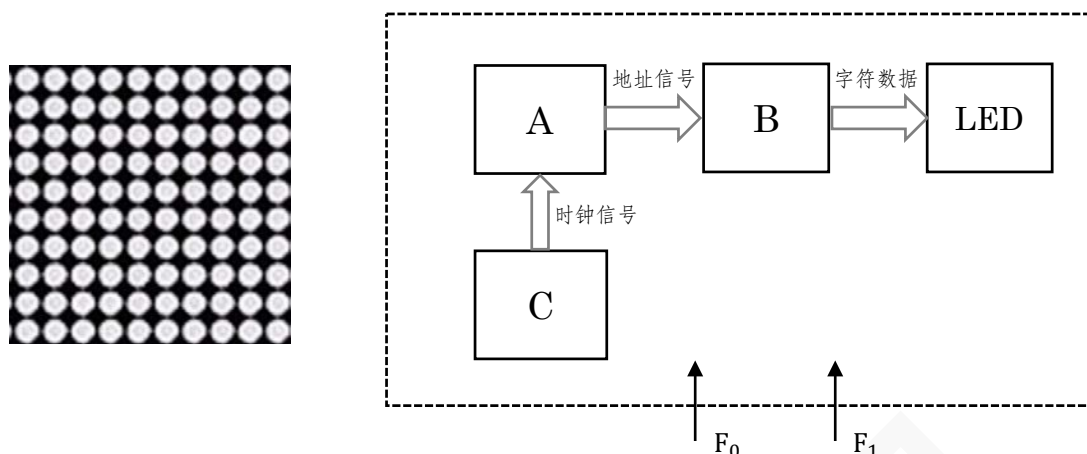
1. 有一位输入, 二进制数从左至右高位先输入
2. 用一个灯泡的亮灭表示二进制数是否能被 5 整除。开始时灯亮, 当已经输入的二进制数能被 5 整除, 灯亮; 不能被 5 整除, 灯灭。

要求:

1. 用同步时序电路中的 Moore 型电路设计
2. 简述设计思路
3. 画出你所设计的状态转换图, 说明每个状态的含义以及状态转换条件。
4. 注: 尽量使用最少的状态数

#### 七、 (14 分) 广告牌设计

一个简易的 LED 告示屏, 共有 100 支 ( $10 \times 10$ ) 发光二极管以共阴极 (p163) 的方式连接, 当  $LED(i, j) = 1$  时, 第  $(i, j)$  个 LED 灯亮。



$F_0$ 与 $F_1$ 是两个拨码开关：

当 $F_0 = 1$ 时，顺序显示“清华大学欢迎你们”；当 $F_0 = 0$ 时，顺序显示“自强不息厚德载物”。当 $F_1 = 1$ 时，每个字持续显示 1s；当 $F_1 = 0$ 时，每个字持续显示 0.5s。

1. (9 分) 试写出 A, B 和 C 的实现方式 (用文字简单描述, 如 4 位二进制计数器, 8 选 1 数据选择器, 单稳态触发器等)
2. (3 分) B 模块用于存放字符数据, 根据目前叙述, 其容量至少是\_\_\_\_\_bits。
3. (2 分)  $F_1$ 是\_\_\_\_\_模块的输入变量,  $F_0$ 是\_\_\_\_\_模块的输入变量。

以上为回忆题不一定准确

以上仅供学习和参考使用

版权所有⊕侵权必究

THUEEA 电 74