

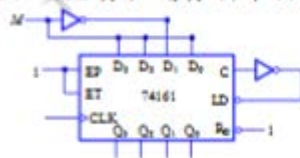
一、(10分) 判断正误：正确的在括号内画√，错误的画×。

1. 施密特触发器中 V_{T+} 一定大于 V_{T-} 。 ()
2. 边沿触发的 T 触发器不能直接用于流水线结构中插入触发器。 ()
3. D/A 转换器在实际应用中的转换精度受参考电压精度的影响。 ()
4. 同步时序电路中触发器个数增加会直接导致工作频率降低。 ()
5. 施密特触发器不能实现 0/1 数据的存储。 ()

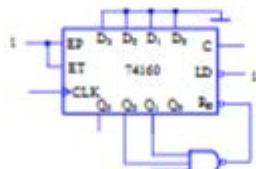
二、(26分) 填空。

1. (2分) 5 位并联比较型的 A/D 转换器，若 V_{REF} 为 10V，则理论上该转换器量化精度 Δ 为 () V (用分数表示)。
2. (12分) 现有一种 ROM 芯片 IC₁，有 4 条地址变量线，8 条数据 I/O 线：该芯片的存储容量为 ① () bits；
若 4 片 IC₁ 仅进行位扩展，该系统有 ② () 个地址，每个字有 ③ () 位；
若 4 片 IC₁ 仅进行字扩展，该系统有 ④ () 个地址，每个字有 ⑤ () 位；
使用 1 片 74HC138 (教材 159 页 (6 版) / 175 页 (5 版)) 和 若干片 IC₁ 构成 16 位的存储系统，则该系统的最大存储容量为 ⑥ () bits。

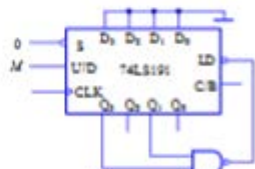
3. (12分) 请分析下面各图中是几进制计数器



(a)



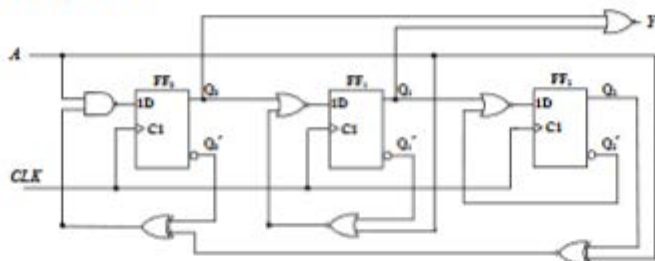
(b)



(c)

- a. $M=1$ 时为 ()， $M=0$ 时为 ()；
- b. $M=1$ 时为 ()， $M=0$ 时为 ()；
- c. $M=1$ 时为 ()， $M=0$ 时为 ()。

三、(20分) 分析电路。



- (2分) 该电路是 **Moore 型** 还是 **Mealy 型**?
- (4分) 请写出 (每个表达式都整理成最简“与或”表达式)
状态方程组: 输出方程:
- (8分) 填写该电路的状态转换表。

$Q_2 \cdot Q_1 \cdot Q_0$ $Q_2 \cdot Q_1 \cdot Q_0$ / Y	000	001	010	011	100	101	110	111
A								
0								
1								

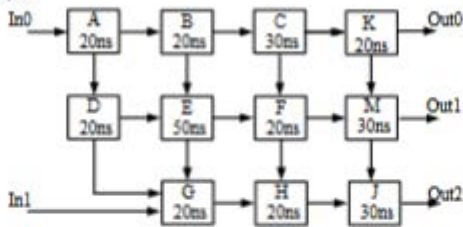
- (6分) 已知图中所有门电路的 $t_{PD} = 3ns$, $t_{CD} = 2ns$;
触发器的: $t_{PCQ} = 12ns$, $t_{CCQ} = 6ns$, $t_{setup} = 8ns$, $t_{hold} = 5ns$
为了保证电路中的触发器可靠正常工作:

试分析 A 信号应该满足的动态时间参数: $t_{setup} \geq (\quad) ns$;
 $t_{hold} \geq (\quad) ns$;

试分析该电路的时钟信号 Clk 的最小周期为:

$$T_{Clk(min)} = (\quad) ns.$$

四、(18 分) 有组合电路的信号流图如下, 电路中各个模块的传输延迟时间如图中标注所示。



- (4 分) 未进行流水线设计,
上图中电路的 Throughput = () ns^{-1} ;
对应的 Latency = () ns。
- (2 分) 若进行流水线设计, 该电路中 () 模块将是整个
电路吞吐率 Throughput 的瓶颈。

3. (6分) 为了获得最大吞吐率, 在上图中用画线的方式画出各级流水线, 标明各级的标号①②③...:

共有 () 级流水线;

对应的吞吐率 $\text{Throughput} = () \text{ ns}^{-1}$;

对应的 Latency = () ns;。

4. (6分) 对该电路重新进行流水线设计, 目标是获得 Throughput 不小于 $1/70 \text{ ns}^{-1}$, 且所插入的触发器个数最少:

用画线的方式画出各级流水线, 标明各级的标号①②③...;

在你的设计下对应的 Latency = () ns;

所插入的触发器个数是 ()。

五、(8分) 设计一个串行数据检测器, 实时判别已经输入的二进制数能否被 8 整除, 画出你所设计的状态转换图。

说明:

1. 该数据检测器有一位输入: 二进制数据串行依次从左到右, 从最高位顺序输入。

2. 该数据检测器用一个灯的亮灭作为输出。初态时, 灯亮; 随着二进制数从最高位依次输入, 每输入一位二进制数, 灯会实时地根据已经输入的二进制数能否被 8 整除亮灭 (灯亮表示截止目前已经输入的二进制数能被 8 整除; 灯灭表示截止目前已经输入的二进制数不能被 8 整除)。

要求:

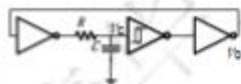
请用同步时序电路中的 Moore 型 FSM 设计该检测器:

简述你的设计思路

画出你所设计的状态转换图, 并说明每个状态的含义, 以及状态间转换的条件。

注: 请用最少的状态数。

六、(18分) 分析下面的电路图。



图中的反相器和施密特触发器都采用 CMOS 工艺，输出高低电平时的内阻是 1000Ω ；电源电压为 10 伏，反相器的 $t_{r0} = 9nS$ ， $t_{f0} = 3nS$ ，施密特触发器的 $t_{r0} = 3nS$ ， $t_{f0} = 1nS$ ；

施密特触发器 $V_{T+} = 8V$ ， $V_{T-} = 4V$ ，图中 $R = 3K\Omega$ ， $C = 0.2\mu F$

1. (2分) 上电后，该电路能否稳定在某一个静态工作点？
2. (2分) 该电路采用的是正反馈还是负反馈？
3. (6分) 分析电路从电容上无电荷，上电后到稳定工作的过程，画出分析过程中 V_c , V_o 的电压波形，并标出关键电压值。
4. (6分) 请根据分析，计算电路稳定工作后， V_o 的时间参数， $T_{clk}=?$ ；占空比 $q=?$ 。
5. (2分) 在上述电路的基础上稍加修改，实现对输出占空比的的调节。画出你修改后的电路图。