# 一、抄写承诺书(1分)

#### 清华大学在线考试诚信承诺书

我承诺, 在考试期间, 不使用、提供或接受未经授权的任何帮助或信息, 不 请人代考或者代替别人考试,按要求独立答卷,不与他人进行交流。

我承诺,严格遵守校规校纪,诚信考试!若有违反考试纪律行为,同意按照 据《清华大学学生纪律处分管理规定》《清华大学学生纪律处分管理规定实施细 则》给予处理。

考生签字:

2020 年 月

### 二、逻辑式的表达与化简(16分)

- Y = A'BD' + BC'D + ABD + A'C'D' + B'CD' + BC'D' + AB'D'
- (1) 请将上式化简成最简与-或逻辑式
- (2)将化简后的结果表达成适合与非门(不限制输入个数)实现的表达式

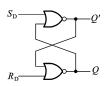
2、(6分) 
$$\begin{cases} Y = A'B'D' + ABC' + AB'CD' \\ 约束条件: B'D + AB'C' = 0 \end{cases}$$

将该逻辑函数表达成最小项之和(请写出标号) 最大项之积(请写出标号)。

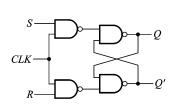
3、(5分)请画出卡诺图,并化简  $Y(ABCDE) = \sum m(0,1,3,4,5,7,8,9,11,12,13,15,16,19,20,23,24,27,28,31)$ 

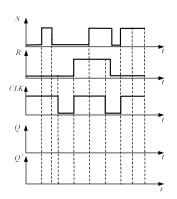
# 三、画波形(10 分)初态Q=0

1,



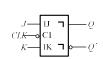
2,

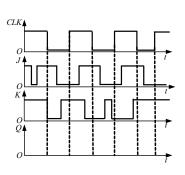




( )

3、



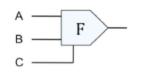


# 四、判断(10分)

- 1、半导体器件不是实现数字逻辑运算的唯一方式。
- 2、逻辑代数是数字电子技术的数学基础,能完备地描述数字电子电路的各种特性。
- 3、CMOS 门电路与 TTL 门电路相比较, 前者总功耗主要是动态功耗, 与电路工作频率相关: 后者的总功耗中不能忽略静态功耗,其总功耗受电路工作频率影响。 ( )
- 4、CMOS 门电路的动态功耗与电路的工艺尺寸/工作频率和工作电压密切相关。 ( )
- 5、门电路的传输延迟时间越长, 其交流噪声容限越大。 )

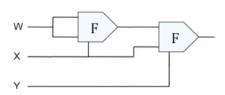
### 五、适空(44分)

- 1、 请将 10 进制数 78 转换为 3 进制 ( ), 转换为5进制(
- 2、 若用二进制补码表示-91, 至少需要( ) 位. 扩展成 10 位
- 3、 将-56.47 用二进制补码(8 位整数.4 位小数)表示( ):
- 4、 采用 5211 码的编码方式表示十进制数 4: ( );
- 5、 二进制补码 1110110101.101 表示的十进制数是: ( ):
- 6、 在本课程中, 我们采用( )表示信息: 在本课程中所学习的数字电 子电路的主要任务是( )。
- 7、 5 输入变量的逻辑函数能实现的逻辑功能共有( )种:其中任何一个5输入变 量逻辑函数 F 表示成最简**与或**项,该表达式最多能含有( ) 个相或的与项, 每个 ) 个变量。 与项最多含有(
- ①若以 CMOS 工艺直接实现这个 F 门 (不考虑缓冲级)。 F=(CA+AB)'



只需要()个PMOS管,()个NMOS管就能实现。

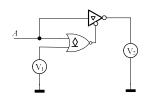
②用 F 门实现如下的逻辑电路图, 如的 F 门的  $t_{nd} = 4ns, t_{cd} = 2ns$ 



请问左图电路的 $T_{pd}=($ ),  $T_{cd} = ($ 

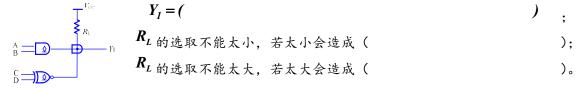
③请写出左图完成的逻辑运算式 (最简与或式): (

9、 如图所示的测量电路,图中为TTL门电路,电源电压为5V。空载时,输出的高电平为3.4V, 低电平为 0.2V。在输入端 A 加载不同的方式见表,通过电压表来观测输出的静态电压。请将 测试在数据表中填写完整。



A 端	通过电阻 10kΩ接地	通过电阻 20Ω接地	0.2V 电压源	3.5V 电压源
$V_1$				
$V_2$				

10、根据左图写出逻辑函数表达式,并化简成最简与或表达式:



### 六、设针(20分)

1、设计一个六段显示译码器。六段显示器如图所示(图中e是水平线, f是垂直线)。它可以 显示东南西北四个方向之一,实心线表示亮、虚心线表示不亮。



显示东南西北四个方向之一,使输出 a~f 中适当的段亮如图所示。设输出逻辑 1表示亮,逻辑 0表示不亮。列出真值表,给出最简与或逻辑式即可。

- 2、请列出 1 位二进制减法 (考虑来自低位的借位) 的真值表, 并整理出最简逻辑函数式。
- 3、设计实现一个电路,对 2 位无符号二进制数  $C_1C_0$  的和  $F_1F_0$  的乘法运算结果进行判别,如 果运算结果能被 3 整除,则输出为"1",否则为"0"。以下图所示的 4 选 1/MUX 为核心器件 (可以用多个), 画出逻辑电路图。可以附加必要的门电路, 力求简洁。

