

2022年 秋季学期

二、电压传输特性

* **AB段**: 截止区 $V_I < 0.6V$, $\therefore V_{B1} < 1.3V$
 T_1 导通, T_2, T_5 截止, T_4 导通 \Rightarrow
 $V_{OH} = V_{CC} - V_{R2} - V_{BE4} - V_{D2} = 3.4V$

* **BC段**: 线性区 $0.7V < V_I < 1.3V$
 T_2 导通且工作在放大区, T_5 截止, T_4 导通, $V_I \uparrow \Rightarrow V_O \downarrow$

wang_hong@tsinghua.edu.cn 清华大学

1

2022年 秋季学期

二、电压传输特性

* **CD段**: 转折区 $V_I = V_{TH} \approx 1.4V$, 所以 $V_{B1} \geq 2.1V$
 T_2, T_5 同时导通, T_4 截止, 所以 V_O 迅速 $\downarrow \Rightarrow V_{OL} \approx 0$

* **DE段**: 饱和区 V_I 继续 \uparrow , 而 V_O 不变
 $V_O = V_{OL}$

wang_hong@tsinghua.edu.cn 清华大学

2

2022年 秋季学期

需要说明的几个问题:

- T_2 的输出 V_{C2} 和 V_{e2} 变化方向相反, 故称倒相级。
- 输出级在稳态下, T_4 和 T_5 总有一个导通、一个截止。既能降低功耗又提高了带负载能力, 称**推挽式**。
- D_1 抑制负向干扰
 D_2 保证 T_2, T_5 导通时 T_4 可靠地截止。

| pullup | pulldown | F(A ₁ , ..., A _n) |
|--------|----------|--|
| on | off | driven "1" |
| off | on | driven "0" |
| on | on | driven "X" |
| off | off | no connection "Z" |

wang_hong@tsinghua.edu.cn 清华大学

3

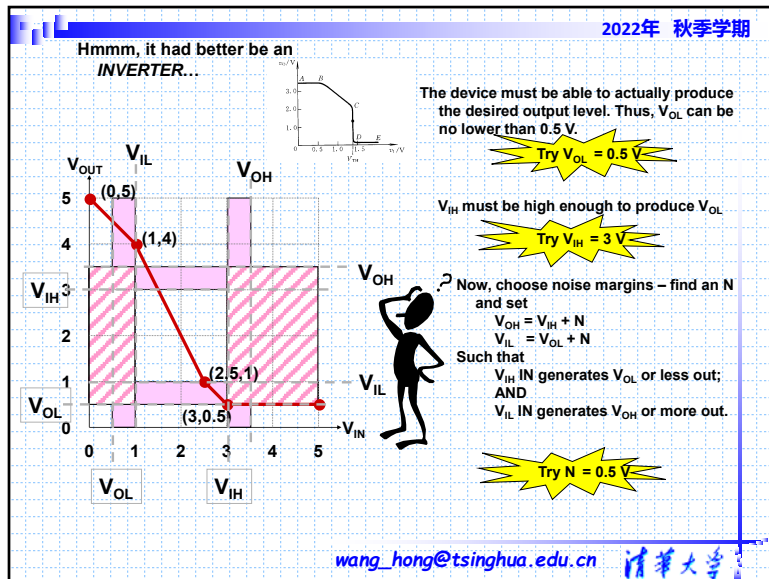
2022年 秋季学期

三、输入噪声容限 (直流)

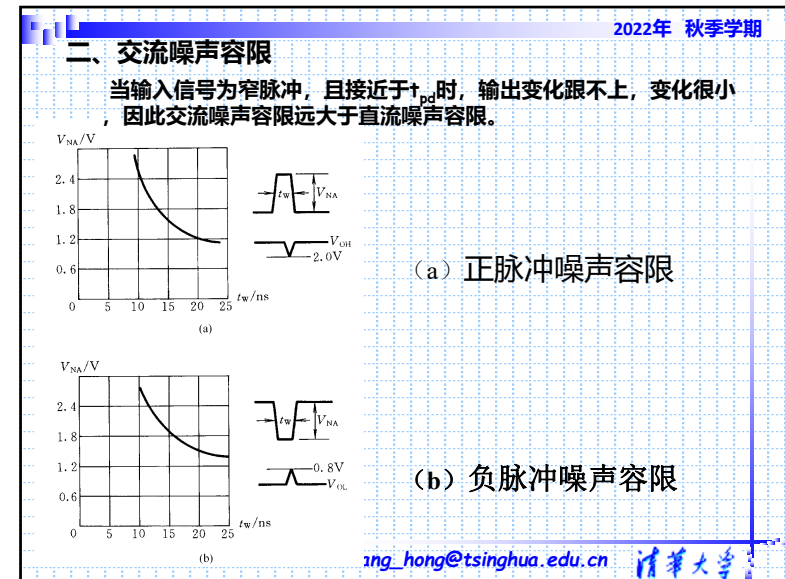
在 V_I 偏离 V_{IH} 和 V_{IL} 的一定范围内, V_O 基本不变;
 在输出变化允许范围内, 允许输入的变化范围称为输入噪声容限

wang_hong@tsinghua.edu.cn 清华大学

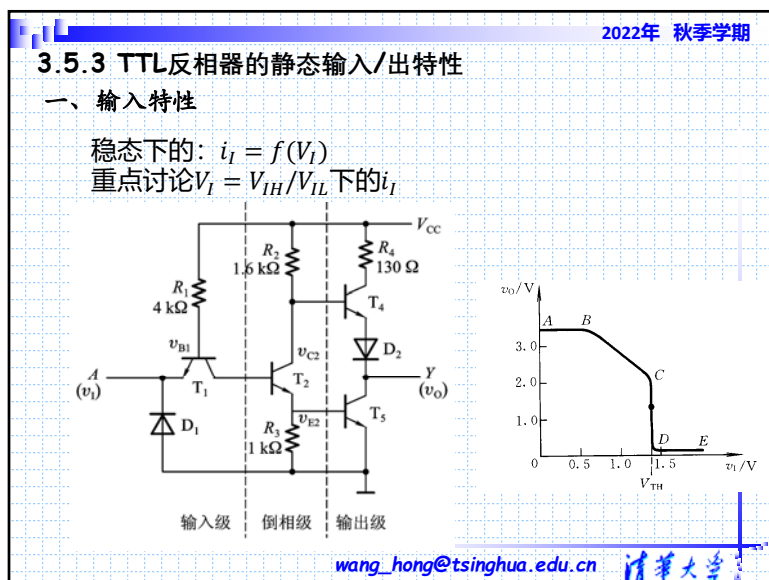
4



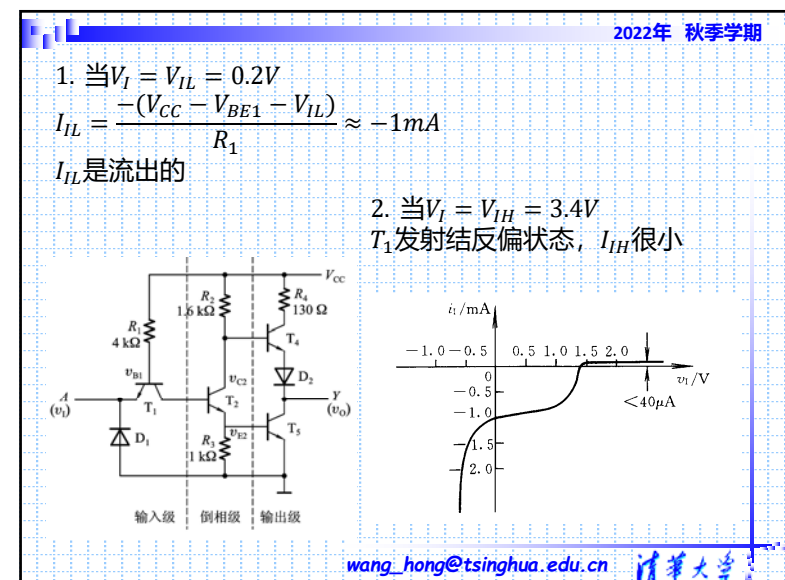
5



6

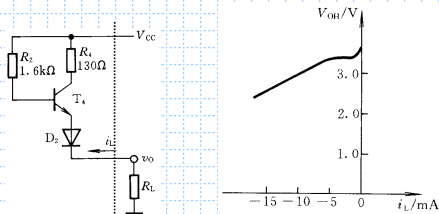
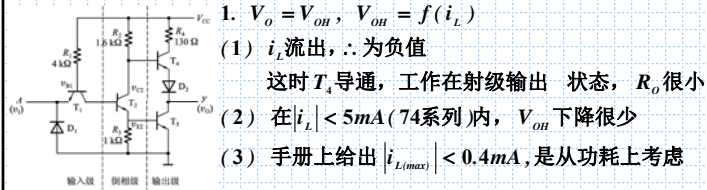


7



8

二、输出特性 (1)

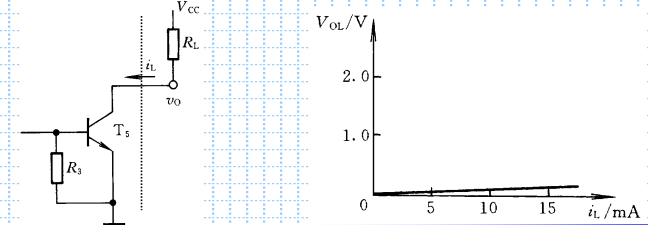
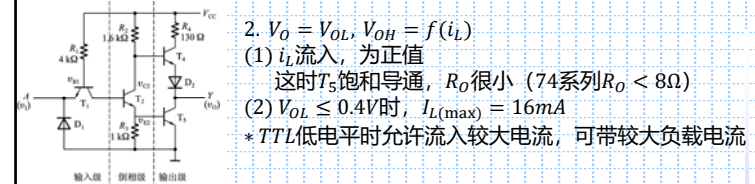


wang_hong@tsinghua.edu.cn

清华大学

9

二、输出特性 (2)

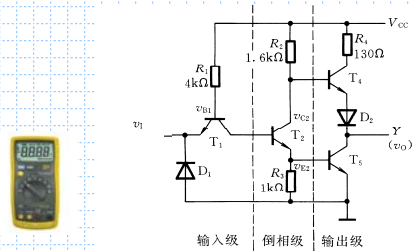


wang_hong@tsinghua.edu.cn

清华大学

10

三、输入端负载特性



- 当输入端经电阻接地, $V_I \neq 0$, 随 $R_P \uparrow \Rightarrow V_I \uparrow$
 \therefore 有 $V_I = f(R_P)$ 特性
 当 $V_{B1} = 2.1\text{V}$ 以后, $R_P \uparrow$ 时 V_I 不再 \uparrow

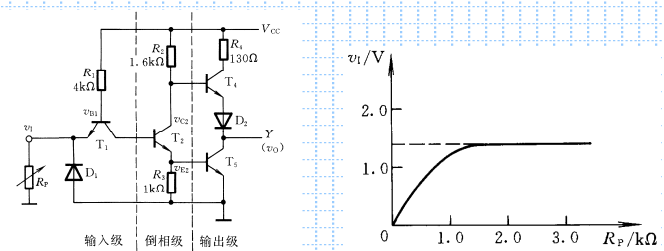
- 在 $V_{B1} < 2.1\text{V}$ ($V_I < 1.4\text{V}$) 以前, 有 $V_I = \frac{R_P}{R_1 + R_P} (V_{CC} - V_{BE1})$

wang_hong@tsinghua.edu.cn

清华大学

11

三、输入端负载特性



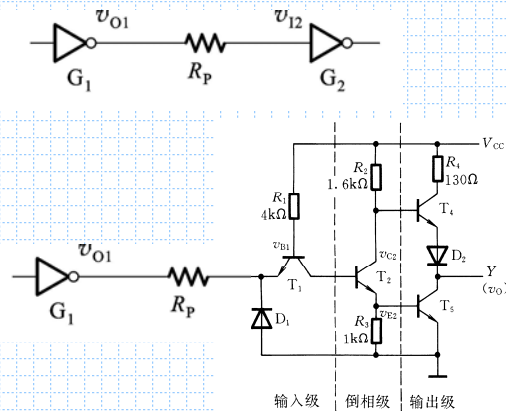
- 例: 对74系列, 若 $R_1 = 4\text{k}\Omega$, 则得
 $R_P = 0.9\text{k}\Omega$ 时, $V_I = 0.8\text{V}$ ($V_{IL(\max)}$)
 * $R_P \geq 2\text{k}\Omega$ 时, $V_I = 1.4\text{V}$ ($V_{B1} = 2.1\text{V}$) $\Rightarrow V_O = V_{OL}$
 * 输入悬空与接高电平等效 (从输出看)

wang_hong@tsinghua.edu.cn

清华大学

12

例：判断电路能否正常工作。



wang_hong@tsinghua.edu.cn

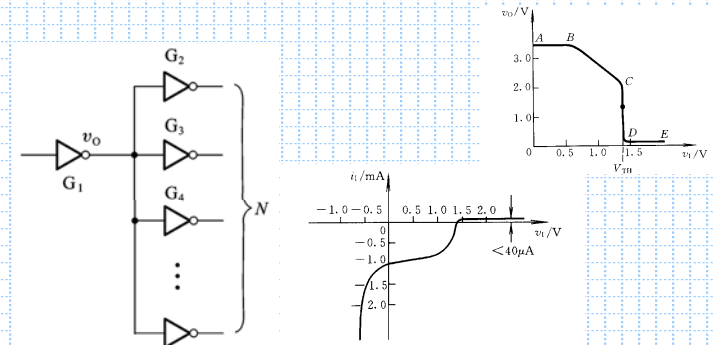
清华大学

13

四、扇出系数 (Fan-out)

试计算门G1能驱动多少个同样的门电路负载

要求G1满足: $V_{OH} \geq 3.2V$, $V_{OL} \leq 0.2V$;



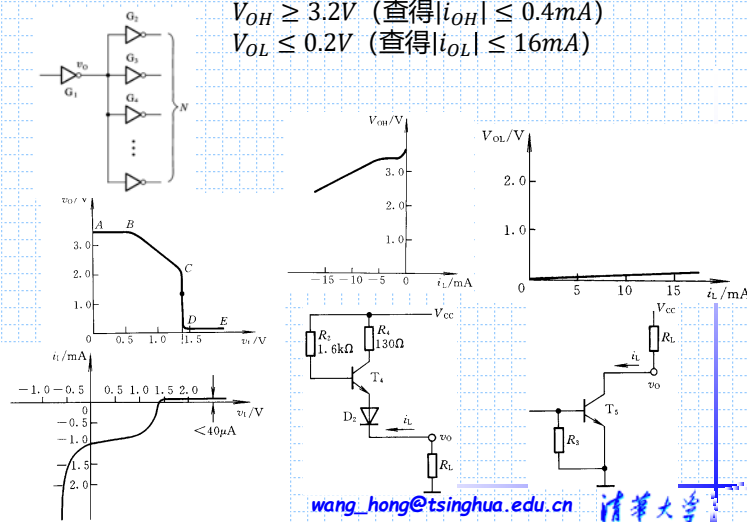
wang_hong@tsinghua.edu.cn

清华大学

14

$V_{OH} \geq 3.2V$ (查得 $|i_{OH}| \leq 0.4mA$)

$V_{OL} \leq 0.2V$ (查得 $|i_{OL}| \leq 16mA$)



wang_hong@tsinghua.edu.cn

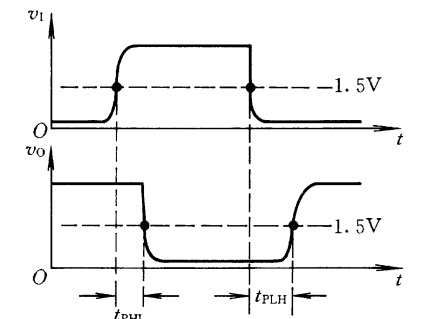
清华大学

15

3.5.4 TTL反相器的动态特性

一、传输延迟时间

1、现象



2、原因

结电容 (D和T) 的存在, 分布电容的影响

wang_hong@tsinghua.edu.cn

清华大学

16

2022年 秋季学期

Due to unavoidable delays...

Propagation delay (t_{PD}):
An UPPER BOUND on the delay from valid inputs to valid outputs.

GOAL: minimize propagation delay
ISSUE: keep Capacitances low and transistors fast

2022年 秋季学期

Contamination Delay

an optional, additional timing spec
INVALID inputs take time to propagate, too...

Do we really need t_{CD} ?
Usually not... it'll be important when we design circuits with registers (coming soon!)
If t_{CD} is not specified, safe to assume it's 0.

CONTAMINATION DELAY, t_{CD}
A LOWER BOUND on the delay from any invalid input to an invalid output

wang_hong@tsinghua.edu.cn 清华大学

17

2022年 秋季学期

三、电源的动态尖峰电流

1、两种静态下的电源负载电流不等
空载条件下:

- * $V_O = V_{OL}$ 时, $T_{2,5}$ 导通, T_4 截止
- $I_{CCL} = \frac{V_{CC} - V_{BE1}}{R_1} + \frac{V_{CC} - V_{C2}}{R_2} = 3.4mA$
- * $V_O = V_{OH}$ 时, 仅 T_1 导通
- $I_{CCH} = \frac{V_{CC} - V_{BE1}}{R_1} = 1.1mA$

wang_hong@tsinghua.edu.cn 清华大学

18

2022年 秋季学期

2、动态尖峰电流

成因: V_I 上升和下降过程中, 瞬时 T_4 、 T_5 同时导通。
影响: $f \uparrow \Rightarrow I_{CC} \uparrow$; 通过电源线和地线形成干扰源。

wang_hong@tsinghua.edu.cn 清华大学

19

2022年 秋季学期

3.5.5 其他类型的TTL门电路

一、其他逻辑功能的门电路

1. 与非门

* $A \cdot B$ 由多发射极三极管实现

当 A 和 B 有一个为 $0.2V$ 时, $V_{B1} = 0.9V$, T_5 截止, T_4 导通, $V_O = V_{OH} = 1$
当 A 和 B 同为高电平时, $V_{B1} = 2.1V$, T_4 截止, T_2 和 T_5 导通, $V_O = V_{OL} = 0$

* 输入电流计算:
 I_{IL} : 并联后与仅一个接地时相同
 I_{IH} : 每个值相同, 并联后加倍

ig@tsii

20

2022年 秋季学期

2. 或非门

3. 与或非门

* 两个完全一样的输入电路
 * 因为 T_2 和 T_2' 的输出并联
 所以 A 、 B 任何一个为1均使 T_5 导通, T_4 截止 $\Rightarrow V_O = V_{OL}$
 只有 A 、 B 同为0, 才有 T_5 截止, T_4 导通 $\Rightarrow V_O = V_{OH}$
 * 输入电流计算时, I_{IH} 和 I_{IL} 均加倍

wang_hong@tsinghua.edu.cn 清华大学

21

2022年 秋季学期

4. 异或门

wang_hong@tsinghua.edu.cn 清华大学

22

2022年 秋季学期

二、集电极开路的门电路 (OC门)

1、推拉式输出电路结构的局限性

- ① 输出电平不可调
- ② 负载能力不强, 尤其是高电平输出
- ③ 输出端不能并联使用

| pullup | pulldown | $F(A_1, \dots, A_n)$ |
|--------|----------|----------------------|
| on | off | driven "1" |
| off | on | driven "0" |
| on | on | driven "X" |
| off | off | no connection "Z" |

wang_hong@tsinghua.edu.cn 清华大学

23

2022年 秋季学期

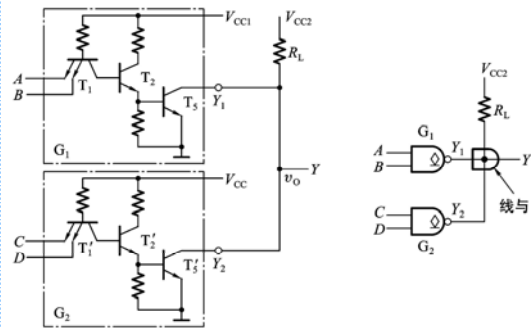
2、OC门的结构特点

* 输出端为OC三极管 T_5 , T_5 可承受较大电压、电流, 如SN7407: 40mA/30V
 * 工作时需要外接 R_L, V_{CC}' ; 只要 R_L, V_{CC}' 取值合适, 定可使
 A, B 同为高时, T_5 饱和 $V_{OL} \approx 0$
 A 或 B 为0时, T_5 截止 $V_O \approx V_{CC}'$ (V_{CC}' 可以不等于 V_{CC})
 * 输出端并联可实现“线与”

wang_hong@tsinghua.edu.cn 清华大学

24

OC门实现的线与



* 输出端为OC三极管 T_5 , T_5 可承受较大电压、电流, 如SN7407: 40mA/30V

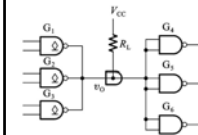
wang_hong@tsinghua.edu.cn

清华大学

3、外接上拉电阻 R_L 的计算

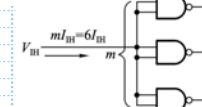
要求:

- 1、OC门输出管全部截止时, $V_O > V_{OH} \Rightarrow R_L$ 不能太大 (得 R_L 的上限)
- 2、OC门仅一个输出管道通, $V_O > V_{OL} \Rightarrow R_L$ 不能太小, 否则 i_L 过大 (得 R_L 下限)



要求:

- 1、OC门输出管全部截止时, $V_O > V_{OH} \Rightarrow R_L$ 不能太大 (得 R_L 的上限)
- 2、OC门仅一个输出管道通, $V_O > V_{OL} \Rightarrow R_L$ 不能太小, 否则 i_L 过大 (得 R_L 下限)

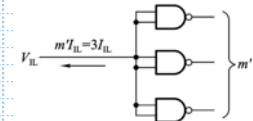


OC门同时截止, 截止漏电流为 I_{OH} , 负载输入电流为

$$I_{IH}$$

为保证 $V_O \geq V_{OH}$, 则 $V_{CC} - R_L(nI_{OH} + mI_{IH}) \geq V_{OH}$

所以 $R_L \leq \frac{V_{CC} - V_{OH}}{nI_{OH} + mI_{IH}} = R_{L(max)}$



wang_hong@tsinghua.edu.cn

清华大学