

EDA 实验 1 FPGA 设计入门

一．实验目的：

1. 使用逻辑图设计FPGA内部电路，并使用仿真工具检验逻辑关系；
2. 学习一种硬件描述语言；
3. 使用 FPGA 实验板进行设计验证。

二．实验内容（课内完成）：

1. 逻辑函数转成逻辑图。将逻辑函数 $Y = AC' + BC$ 转换成逻辑图。
2. 学习原理图设计逻辑电路。使用 QuartusII 软件原理图设计功能，绘制内容 1 中的逻辑图，并使用功能仿真得到电路逻辑功能波形图。
3. 学习硬件描述语言语法结构。使用 QuartusII 软件原理图转硬件语言功能，将必做 2 中的原理图电路转成硬件描述语言。

三．实验作业（必做）

将多输出逻辑函数 $Y_1 = A'B'$ 、 $Y_2 = AB'$ 、 $Y_3 = A'B$ 、 $Y_4 = AB$ 、转换成逻辑图，并在 QuartusII 中使用原理图输入方式绘制逻辑图，并且使用仿真功能验证逻辑关系。在实验报告中描述电路逻辑功能。

四．实验作业（选做）

用硬件描述语言实现必做内容，并使用功能仿真验证。

五．实验报告：

请按时在网络学堂提交实验报告。报告内容包括以下内容：

1. 处理图形和数据。实验报告中应有电路的设计文件（原理图和硬件描述语言）、仿真波形、综合出的电路结构等内容；并对相关内容做必要的标注和说明。注意：对波形截图时需包含时间标尺。
2. 总结使用 EDA 软件进行电路设计的流程；比较使用原理图输入方式和硬件描述语言输入方式进行电路设计的各自优势。