

实验四 时序逻辑电路的设计

2022 年秋季学期 自动化系

一、实验目的

1. 学习时序逻辑电路的分析方法和设计方法。
2. 掌握分模块的数字电路调试方法，提高调试能力。

二、预习任务

1. 阅读任务要求，完成电路设计，包括：
 - (1) 查阅实现电路设计所需芯片的数据手册。
 - (2) 根据**同步时序逻辑电路**的设计方法，写出设计星期显示电路的具体步骤，包括状态转换图、状态化简、方程组等。
 - (3) 画出星期显示电路的**纸版逻辑图**（手绘或打印均可）。
 - (4) 设计时钟信号发生电路。
 - (5) 可预先在面包板上搭接电路。
2. 调试中若使用函数信号发生器为星期显示电路提供时钟信号，选取该信号电压大小的依据是什么，写出此次实验中时钟信号的电压取值范围。
3. 写出分模块调试电路的方法和步骤、注意事项等。

三、必做任务

设计一个星期显示电路，可以显示星期且具有手动清零功能。

该任务在两个实验平台上联合实现，其中在面包板上实现星期显示电路，在FPGA板上实现时钟信号发生电路。具体要求如下：

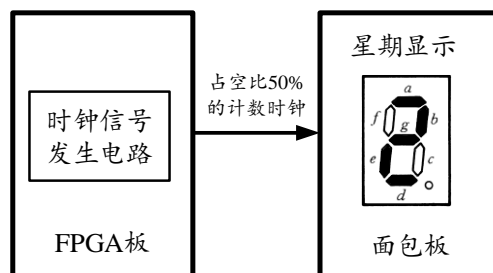


图1 电路结构图

1. 时钟信号发生电路

在FPGA板上设计一个电路，为星期显示电路提供时钟信号。该信号频率为1~5Hz，占空比为50%。

电路的设计输入方式不限，即可用原理图输入、硬件描述语言输入或两种方式混合输入。如用原理图输入方式，可选用元件库中的中规模芯片。

2. 星期显示电路

用**D触发器74HC74**和必要的门电路设计星期显示电路，且具有手动清零的功能。电路搭建在面包板上，用实验板上的1位数码管显示1~6和8，代表显示星期一~星期六和星期日；用拨码开关或按键实现手动清零功能。

调试该电路时可使用函数信号发生器或实验板上其他外设做为该电路的时钟。

3. 两个电路的连接

FPGA板上的电路为面包板上的电路提供的连续时钟信号。该信号由FPGA板扩展端口输出，通过杜邦线接入星期显示电路。

FPGA板扩展端口的引脚表见“FPGA实验板说明书”。杜邦线的选用参见六、附录。

四、实验报告

在网络学堂规定时间内提交报告。报告包括：

1. 写出设计星期显示电路的具体步骤，并画出电路图。
2. 说明时钟信号发生电路的设计思路，附设计文件截图。
3. 总结
 - (1) 时序逻辑电路的设计和调试步骤。
 - (2) 在实验中遇到的问题及解决方法。（如：出现的故障、如何分析及查找、采取措施、结果如何等等）
 - (3) 此次实验的收获。
4. 回答思考题。

五、思考题

在 EDA 平台上用 4 位同步二进制加/减计数器 74191 设计一个 12 秒报时器，要求分别使用加计数和减计数两种方式实现。附电路图和仿真波形图。

六、附录

杜邦线实物如图 2 所示。请根据 FPGA 板上扩展端口的模式，到实验室自行取用。



(a) 公头对母头



(b) 公头对公头

图 2 杜邦线实物图