

EDA 实验 2 基于 FPGA 的简易计算器

一．实验目的：

1. 使用硬件描述语言，采用结构化模式，设计组合逻辑电路；
2. 学习一种仿真工具检验电路正确性，合理性；
3. 使用 FPGA 实验板进行设计验证。

二．实验内容（课内完成）：

1. 学习结构化、层次化设计方法。
2. 学习使用 modelsim 仿真软件，检验逻辑电路。
3. 熟悉 FPGA 实验板，下载验证硬件电路。

三．实验作业（必做）

在可编程逻辑器件上设计一个运算电路，可以实现 $S = M + N$ 。M 和 N 为 4 位二进制数，其中 1 位是符号位，3 位是有效数字。要求用原理图的输入方式完成。

用实验板上的拨码开关模拟运算数（原码输入），用发光二极管表示运算数的正负标志；用数码管显示运算数、运算结果（原码）及运算结果的正负标志。具体内容及步骤如下：

1. 用门电路设计一个 1 位二进制全加器。使用功能仿真检查逻辑功能正确后，将其封装成 1 位全加器模块。

2. 使用层次化设计方式，以 1 中已封装的 1 位全加器模块为基础实现一个多位二进制全加器，并仿真检查功能正确与否。再以多位全加器模块为基础设计一个二进制运算器，实现 $S = M + N$ 运算功能。

3. 使用 modelsim 仿真软件，检验二进制运算器逻辑功能是否正确。要求仿真文件中有自校验功能；逻辑表达式出现错误时，仿真输出界面能给出提示信息。

4. 设计译码器、编码器等电路，使实验板上显示出正确的十进制数。

(1) 将运算器的两个运算数和运算结果根据按键开关 KEY1、KEY0 的状态在 4 位数码管上轮流显示，如表 1 所示。（提示：可以选用库中的译码器 7448 或使用硬件描述语言自行设计译码器）与此同时，运算数的正负标志在发光二极管上显示。

(2) 拨码开关、按键开关、数码管实物图与引脚编号，见表 2。


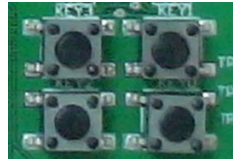


表 1 拨码开关与数码管状态表

KEY1、KEY0	数码管3 (DIG3)	数码管2 (DIG2)	数码管1 (DIG1)	数码管0 (DIG0)
00	不亮	不亮	不亮	N
01	不亮	不亮	M	不亮
10	不亮	S（低位）	不亮	不亮
11	S（高位）	不亮	不亮	不亮

5. 下载到实验板上验证功能。

6. 第 9、10、11 周课上检查实验作业。

表 2 FPGA 实验板器件列表

器件名称	编号	引脚号	备注	实物图
拨码开关	DIP1	PIN_12	L ↑ ↓ H	
	DIP2	PIN_11		
	DIP3	PIN_10		
	DIP4	PIN_8		
	DIP5	PIN_6		
	DIP6	PIN_5		
	DIP7	PIN_4		
	DIP8	PIN_3		
独立按键	KEY3	PIN_116	低电平有效	
	KEY2	PIN_115		
	KEY1	PIN_114		
	KEY0	PIN_113		
LED	D7	PIN_56	高电平有效	
	D6	PIN_57		
	D5	PIN_58		
	D4	PIN_59		
	D3	PIN_60		
	D2	PIN_61		
	D1	PIN_63		
	D0	PIN_64		
数码管	DIG3	PIN_39	高电平有效	
	DIG2	PIN_37		
	DIG1	PIN_36		
	DIG0	PIN_35		
	DP	PIN_46	高电平有效	
	G	PIN_43		
	F	PIN_41		
	E	PIN_48		
	D	PIN_47		
	C	PIN_45		
	B	PIN_40		
	A	PIN_44		

四．实验报告：

请按时在网络学堂提交实验报告。报告内容包括以下内容：

1. 处理图形和数据。实验报告中应有电路的设计文件（原理图和硬件描述语言）、仿真波形、综合出的电路结构等内容；并对相关内容做必要的标注和说明。注意：对波形截图时需包含时间标尺。

2. 总结使用 EDA 软件进行电路设计的流程；比较使用原理图输入方式和硬件描述语言输入方式进行电路设计的各自优势。