

2022年 秋季学期

2. BCD七段字符显示译码器 (代码转换器) 7448

数字	A_3	A_2	A_1	A_0	Y_a	Y_b	Y_c	Y_d	Y_e	Y_f	字形
0	0	0	0	0	1	1	1	1	1	0	0
1	0	0	0	1	0	1	1	0	0	0	1
2	0	0	1	0	1	1	0	1	1	0	2
3	0	0	1	1	1	1	1	0	0	1	3
4	0	1	0	0	0	1	1	0	0	1	4
5	0	1	0	1	1	0	1	1	0	1	5
6	0	1	1	0	0	0	1	1	1	1	6
7	0	1	1	1	1	1	0	0	0	0	7
8	1	0	0	0	1	1	1	1	1	1	8
9	1	0	0	1	1	1	0	0	1	1	9
10	1	0	1	0	0	0	0	1	1	0	10
11	1	0	1	1	0	0	1	1	0	0	11
12	1	1	0	0	1	0	0	0	0	1	12
13	1	1	0	1	1	0	0	1	0	1	13
14	1	1	1	0	0	0	1	1	1	1	14
15	1	1	1	1	0	0	0	0	0	0	15

真值表 → 卡诺图

wang_hong@tsinghua.edu.cn 清华大学

1

2022年 秋季学期

BCD-七段显示译码器74 48的逻辑图

$$Y_a = (A_3A_2A_1A_0 + A_3A_1 + A_2A_0)'$$

$$Y_b = (A_3A_1 + A_2A_1A_0' + A_2A_1A_0)$$

$$Y_c = (A_3A_2 + A_2A_1A_0)'$$

$$Y_d = (A_2A_1A_0 + A_2A_1A_0' + A_2A_1A_0)$$

$$Y_e = (A_2A_1 + A_0)'$$

$$Y_f = (A_3A_2A_0 + A_2A_1 + A_1A_0)$$

$$Y_g = (A_3A_2A_1 + A_2A_1A_0)'$$

wang_hong@tsinghua.edu.cn 清华大学

2

2022年 秋季学期

7448的附加控制信号: (1)

- 灯测试输入 LT'

当 $LT' = 0$ 时, $Y_a \sim Y_g$ 全部置为1

wang_hong@tsinghua.edu.cn 清华大学

3

2022年 秋季学期

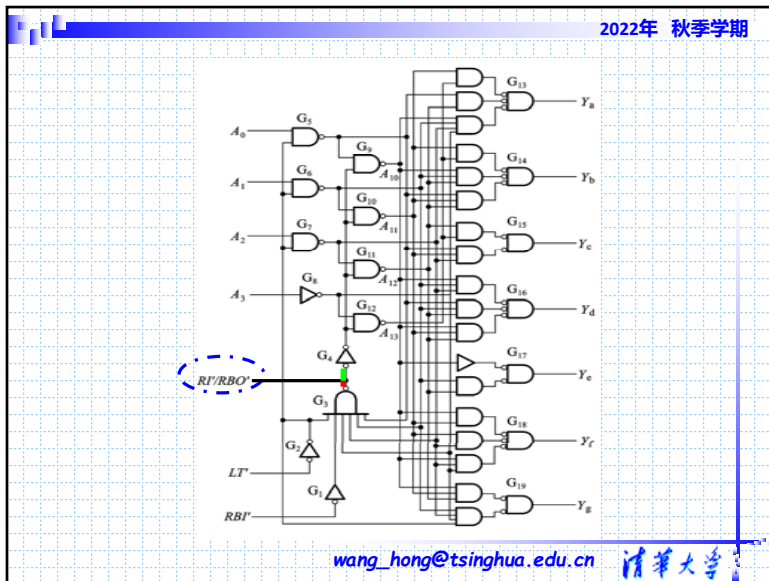
7448的附加控制信号: (2)

- 灭零输入 RBI'

当 $A_3A_2A_1A_0 = 0000$ 时, $RBI' = 0$ 时, 则灭灯

wang_hong@tsinghua.edu.cn 清华大学

4



5

2022年 秋季学期

7448的附加控制信号: (3)

- 灭灯输入/灭零输出 RBI'/RBO'

输入信号, 称灭灯输入控制端:
 $RBI' = 0$ 无论输入变量取值是什么, 数码管熄灭

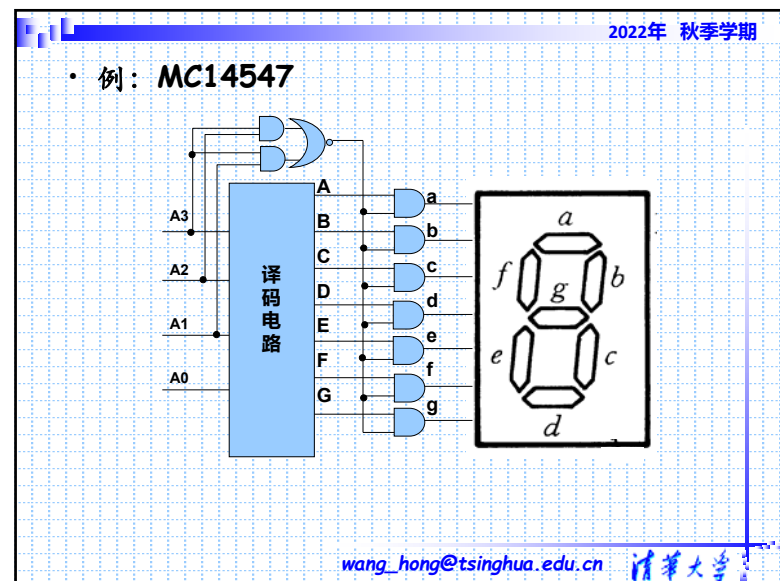
输出信号, 称灭零输出端:
 只有当输入 $A_3A_2A_1A_0 = 0$, 且灭零输入信号 $RBI' = 0$ 时, RBO' 才给出低电平
 因此 $RBO' = 0$ 表示译码器将本来应该显示的零熄灭了

wang_hong@tsinghua.edu.cn 清华大学

6



7

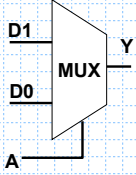


8

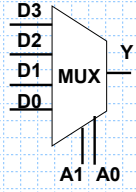
2022年 秋季学期

4.3.3 数据选择器

一、工作原理



$$Y = D_0 A' + D_1 A$$



$$Y = D_0(A_1'A_0') + D_1(A_1'A_0) + D_2(A_1A_0') + D_3(A_1A_0)$$

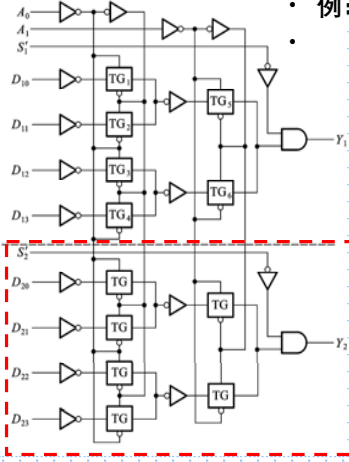
wang_hong@tsinghua.edu.cn 清华大学

9

2022年 秋季学期

例：“双四选一”，74HC153

分析其中的一个“四选一”



$$Y_2 = S_2 [D_{20}(A_1'A_0') + D_{21}(A_1'A_0) + D_{22}(A_1A_0') + D_{23}(A_1A_0)]$$

S_2	A_1	A_0	Y_2
1	X	X	0
0	0	0	D_{20}
0	0	1	D_{21}
0	1	0	D_{22}
0	1	1	D_{23}

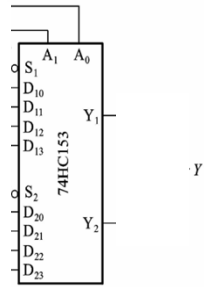
wang_hong@tsinghua.edu.cn 清华大学

10

2022年 秋季学期

例：用两个“四选一”接成“八选一”

- “四选一”只有2位地址输入，从四个输入中选中一个
- “八选一”的八个数据需要3位地址代码指定其中任何一个



$$Y = (A_2'A_1'A_0')D_0 + (A_2'A_1'A_0)D_1 + (A_2'A_1A_0')D_2 + (A_2'A_1A_0)D_3 + (A_2A_1'A_0')D_4 + (A_2A_1'A_0)D_5 + (A_2A_1A_0')D_6 + (A_2A_1A_0)D_7$$

wang_hong@tsinghua.edu.cn 清华大学

11

2022年 秋季学期

二、用数据选择器设计组合电路

1. 基本原理

$$Y_1 = D_0(A_1'A_0') + D_1(A_1'A_0) + D_2(A_1A_0') + D_3(A_1A_0)$$

↓

具有n位地址输入的数据选择器，至少可产生输入变量不大于n+1的组合函数

wang_hong@tsinghua.edu.cn 清华大学

12

2022年 秋季学期

例如: $Z = R'A'G' + R'AG + RA'G + RAG' + RAG$
 $= R'(A'G') + R'(AG) + R(A'G') + 1 \cdot (AG)$

$Y_1 = S_1[D_0(A_1A_0) + D_1(A_1A_0) + D_2(A_1A_0) + D_3(A_1A_0)]$

wang_hong@tsinghua.edu.cn 清华大学

13

2022年 秋季学期

4.3.4 加法器

一、1位加法器

1. 半加器 不考虑来自低位的进位，将两个1位的二进制数相加

输入	输出
A B	S CO
0 0	0 0
0 1	1 0
1 0	1 0
1 1	0 1

$S = A \oplus B$
 $CO = AB$

wang_hong@tsinghua.edu.cn 清华大学

14

2022年 秋季学期

2. 全加器: 将两个1位二进制数及来自低位的进位相加

输入	输出
A B CI	S CO
0 0 0	0 0
0 0 1	1 0
0 1 0	1 0
0 1 1	0 1
1 0 0	1 0
1 0 1	0 1
1 1 0	0 1
1 1 1	1 1

$S = (A'B'CI' + A'B \cdot CI + AB'CI + ABCI')$
 $CO = (A'B' + B'CI' + A'CI')$

74HC183

15

2022年 秋季学期

二、多位加法器

1. 串行进位加法器

优点: 简单
 缺点: 慢

$(CI)_i = (CO)_{i-1}$

$S_i = A_i \oplus B_i \oplus (CI)_i$

$(CO)_i = A_i B_i + (A_i + B_i)(CI)_i$

wang_hong@tsinghua.edu.cn 清华大学

16

2022年 秋季学期

$i = 0: (CI)_0 = 0$
 $S_0 = A_0 \oplus B_0 \oplus (CI)_0$
 $(CO)_0 = A_0 B_0 + (A_0 + B_0)(CI)_0$

$i = 1: (CI)_1 = (CO)_0$
 $S_1 = A_1 \oplus B_1 \oplus (CO)_0$
 $= A_1 \oplus B_1 \oplus (A_0 B_0 + (A_0 + B_0)(CI)_0)$
 $(CO)_1 = A_1 B_1 + (A_1 + B_1)(CO)_0$
 $= A_1 B_1 + (A_1 + B_1)(A_0 B_0 + (A_0 + B_0)(CI)_0)$

$i = 2: (CI)_2 = (CO)_1$
 $= A_1 B_1 + (A_1 + B_1)(A_0 B_0 + (A_0 + B_0)(CI)_0)$
 $(CO)_2 = A_2 B_2 + (A_2 + B_2)(CI)_2$
 $= A_2 B_2 + (A_2 + B_2)(A_1 B_1 + (A_1 + B_1)(A_0 B_0 + (A_0 + B_0)(CI)_0))$
 $S_2 = A_2 \oplus B_2 \oplus (CI)_2$
 $= A_2 \oplus B_2 \oplus (A_1 B_1 + (A_1 + B_1)(A_0 B_0 + (A_0 + B_0)(CI)_0))$

wang_hong@tsinghua.edu.cn 清华大学

17

2022年 秋季学期

2. 超前进位加法器

基本原理：加到第*i*位的进位输入信号是两个加数第*i*位以前各位(0 ~ *i*-1)的函数，可在相加前由A,B两数确定。

优点：快，每1位的和及最后的进位基本同时产生。
 缺点：电路复杂。

74HC283
wang_hong@tsinghua.edu.cn 清华大学

18

2022年 秋季学期

三、用加法器设计组合电路

- 基本原理：
 - 若能生成函数可变换成输入变量与输入变量相加
 - 若能生成函数可变换成输入变量与常量相加

例：将BCD的8421码转换为余3码
 $Y_3 Y_2 Y_1 Y_0 = DCBA + 0011$

输 入				输 出			
D	C	B	A	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0

wang_hong@tsinghua.edu.cn 清华大学

19

2022年 秋季学期


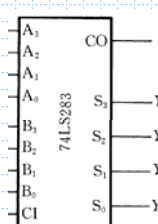
思考：试实现 $Y=3X$ 并用7段数码管进行显示？
 注，X是3位二进制数

wang_hong@tsinghua.edu.cn 清华大学

20

2022年 秋季学期

思考： 当 $F=0$ 时， $Y = A + B$ ；
 当 $F=1$ 时， $Y = A - B$ 。
 注：A, B为无符号数。

wang_hong@tsinghua.edu.cn 清华大学

21

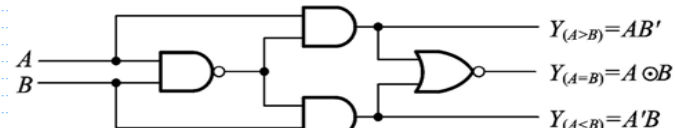
2022年 秋季学期

4.4.5 数值比较器

用来比较两个二进制数的数值大小

一、1位数值比较器 A,B比较有三种可能结果

- * $A > B (A = 1, B = 0)$ 则 $AB' = 1, \therefore Y_{(A>B)} = AB'$
- * $A < B (A = 0, B = 1)$ 则 $A'B = 1, \therefore Y_{(A<B)} = A'B$
- * $A = B (A, B \text{同为 } 0 \text{ 或 } 1), \therefore Y_{(A=B)} = (A \oplus B)'$



wang_hong@tsinghua.edu.cn 清华大学

22

2022年 秋季学期

二、多位数值比较器

1. 原理：从高位比起，只有高位相等，才比较下一位。

例如：

比较 $A_3A_2A_1A_0$ 和 $B_3B_2B_1B_0$

$$Y_{(A<B)} = A_3'B_3 + (A_3 \oplus B_3)' A_2'B_2 + (A_3 \oplus B_3)' (A_2 \oplus B_2)' A_1'B_1 + (A_3 \oplus B_3)' (A_2 \oplus B_2)' (A_1 \oplus B_1)' A_0'B_0$$

$$Y_{(A=B)} = (A_3 \oplus B_3)' (A_2 \oplus B_2)' (A_1 \oplus B_1)' (A_0 \oplus B_0)'$$

$$Y_{(A>B)} = (Y_{(A<B)} + Y_{(A=B)})'$$

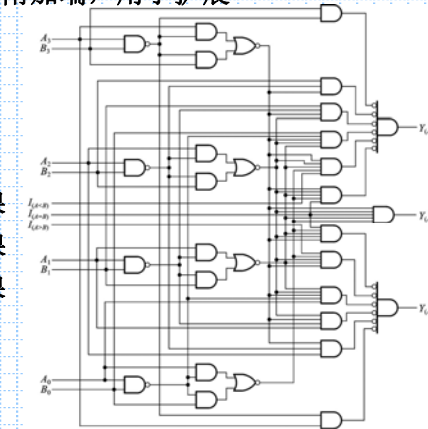
wang_hong@tsinghua.edu.cn 清华大学

23

2022年 秋季学期

2. 集成电路74HC85 实现4位二进制数的比较

$I_{(A<B)}$, $I_{(A=B)}$ 和 $I_{(A>B)}$ 为附加端，用于扩展



$I_{(A<B)}$, 来自低位的比较结果
 $I_{(A=B)}$, 来自低位的比较结果
 $I_{(A>B)}$, 来自低位的比较结果

wang_hong@tsinghua.edu.cn 清华大学

24

一些常用的模块:

- 编码器
- 译码器
- 数据选择器
- 加法器
- 数值比较器
-