

2022年 秋季学期

## 二、绝缘栅型场效应管

### 1. 增强型管

大到一定值才开启

$u_{GS}$  增大, 反型层 (导电沟道) 将变厚变长。当反型层将两个N区相接时, 形成导电沟道。

wang\_hong@tsinghua.edu.cn 清华大学

1

2022年 秋季学期

## 增强型MOS管 $u_{DS}$ 对 $i_D$ 的影响

$i_D$  随  $u_{DS}$  的增大而增大, 可变电阻区

$u_{GD} = U_{GS(th)}$ , 预夹断

$u_{GS}$  的增大几乎全部用来克服夹断区的电阻

$i_D$  几乎仅仅受控于  $u_{GS}$ , 恒流区

用场效应管组成放大电路时应使之工作在恒流区。N沟道增强型MOS管工作在恒流区的条件是什么?

wang\_hong@tsinghua.edu.cn 清华大学

2

2022年 秋季学期

## 特性曲线 (分三个区域)

- 截止区
- 可变电阻区
- 恒流区

(a) (b)

wang\_hong@tsinghua.edu.cn 清华大学

3

2022年 秋季学期

## 2. 耗尽型 MOS 管

$u_{GS}=0$  时就存在导电沟道

小到一定值才夹断

耗尽型MOS管在  $u_{GS} > 0$ 、 $u_{GS} < 0$ 、 $u_{GS} = 0$  时均可导通, 且与结型场效应管不同, 由于  $SiO_2$  绝缘层的存在, 在  $u_{GS} > 0$  时仍保持g-s间电阻非常大的特点。

wang\_hong@tsinghua.edu.cn 清华大学

4

2022年 秋季学期

### 3. MOS管的特性

在恒流区时,  $i_D = I_{DO} \left( \frac{u_{GS}}{U_{GS(th)}} - 1 \right)^2$   
 式中  $I_{DO}$  为  $u_{GS} = 2U_{GS(th)}$  时的  $i_D$

#### 1) 增强型MOS管

开启电压

#### 2) 耗尽型MOS管

夹断电压

wang\_hong@tsinghua.edu.cn 清华大学

5

2022年 秋季学期

### 3. 场效应管的分类

工作在恒流区时g-s、d-s间的电压极性

场效应管	结型	N沟道 ( $u_{GS} < 0, u_{DS} > 0$ )
		P沟道 ( $u_{GS} > 0, u_{DS} < 0$ )
	绝缘栅型	增强型
		耗尽型
		N沟道 ( $u_{GS} > 0, u_{DS} > 0$ ) P沟道 ( $u_{GS} < 0, u_{DS} < 0$ ) N沟道 ( $u_{GS}$ 极性任意, $u_{DS} > 0$ ) P沟道 ( $u_{GS}$ 极性任意, $u_{DS} < 0$ )

问题:  $u_{GS} = 0$  可工作在恒流区的场效应管有几种?  
 只有  $u_{GS} > 0$  才可能工作在恒流区的场效应管有几种?  
 只有  $u_{GS} < 0$  才可能工作在恒流区的场效应管有几种?

wang\_hong@tsinghua.edu.cn 清华大学

6

2022年 秋季学期

### NFET Summary

Operating regions:  
 cut-off:  $V_{GS} < V_{TH}$   
 linear:  $V_{GS} \geq V_{TH}, V_{DS} < V_{Dsat}$   
 saturation:  $V_{GS} \geq V_{TH}, V_{DS} \geq V_{Dsat}$

wang\_hong@tsinghua.edu.cn 清华大学

7

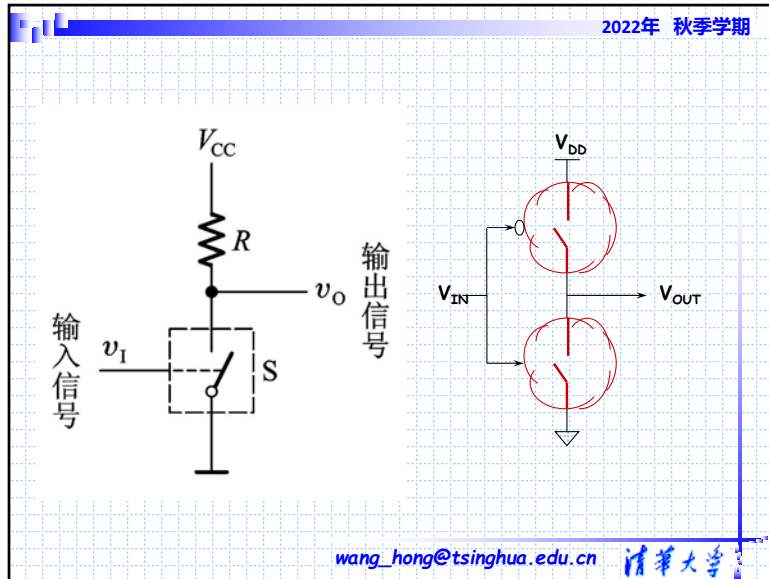
2022年 秋季学期

### PFET Summary

Operating regions:  
 cut-off:  $V_{GS} < V_{TH}$   
 linear:  $V_{GS} \leq V_{TH}, V_{DS} > V_{Dsat}$   
 saturation:  $V_{GS} \leq V_{TH}, V_{DS} \leq V_{Dsat}$

wang\_hong@tsinghua.edu.cn 清华大学

8



9

2022年 秋季学期

### 3.3 CMOS门电路 (Complementary)

#### 一、CMOS反相器的工作原理

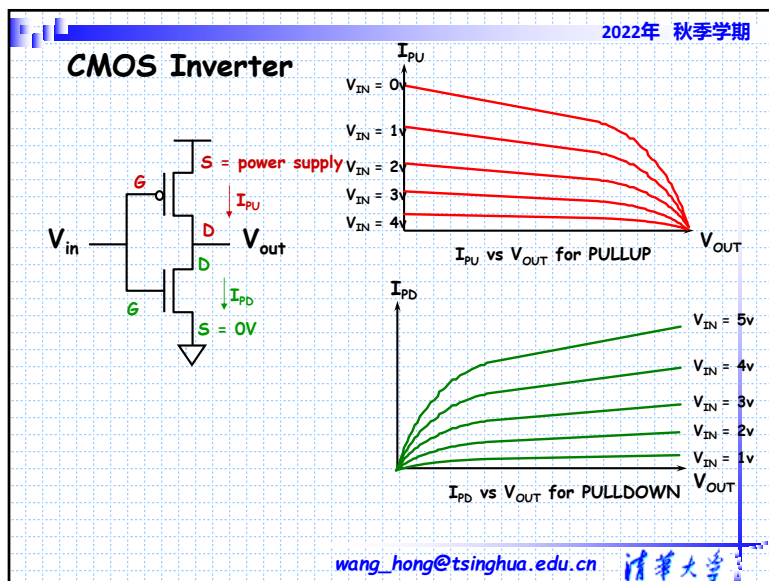
FETs come in two flavors

By embedding p-type source and drain in a n-type substrate, we can fabricate a complement to the N-FET:

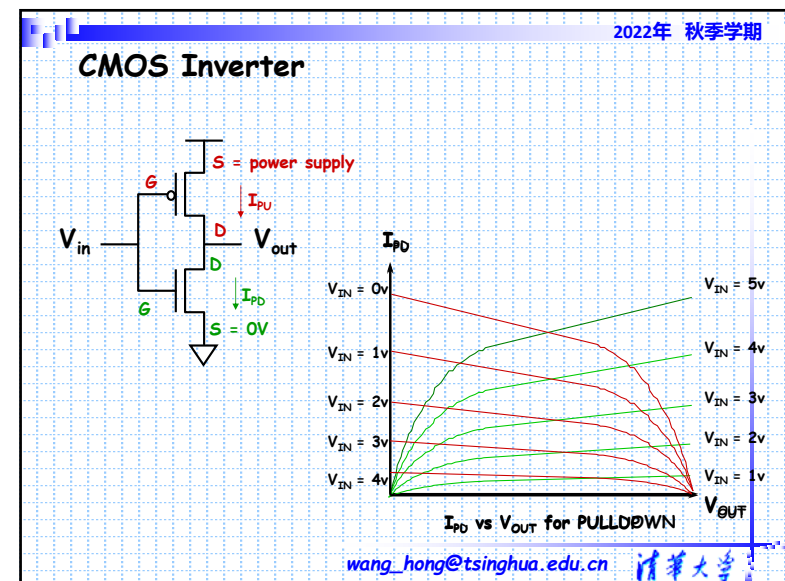
The use of both NFETs and PFETs - complementary transistor types - is a key to CMOS (complementary MOS) logic families.

wang\_hong@tsinghua.edu.cn 清华大学

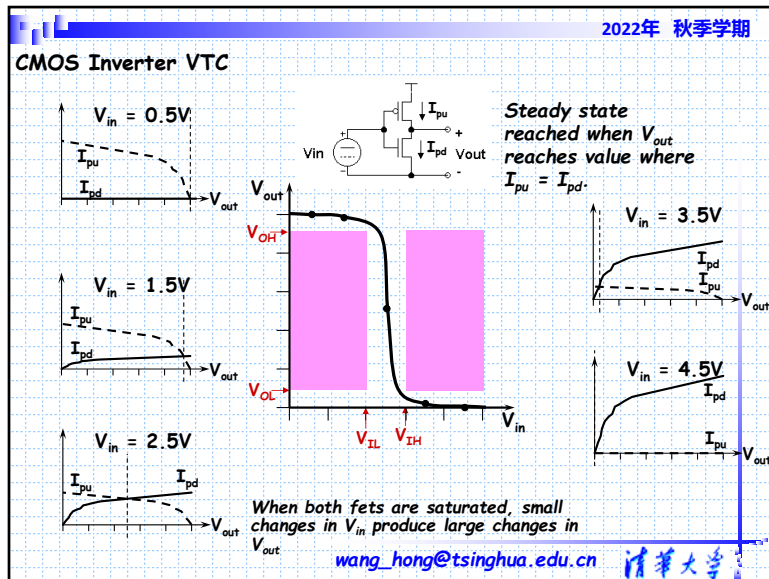
10



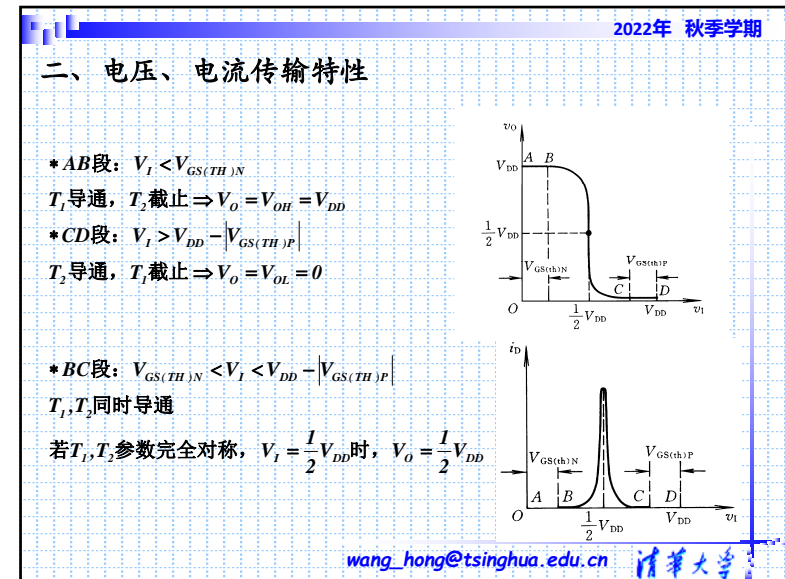
11



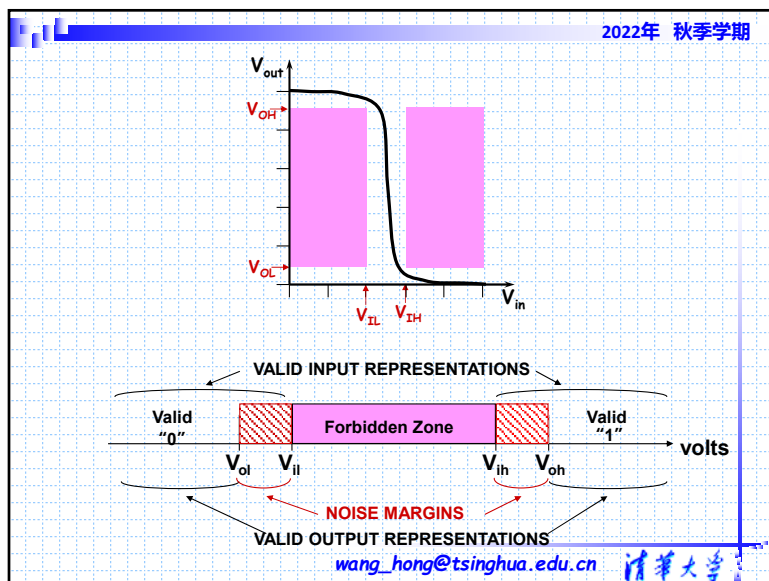
12



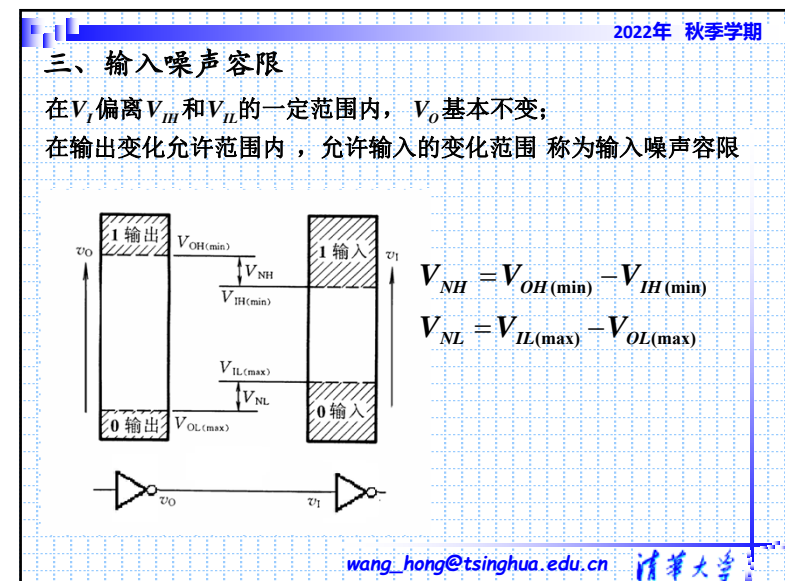
13



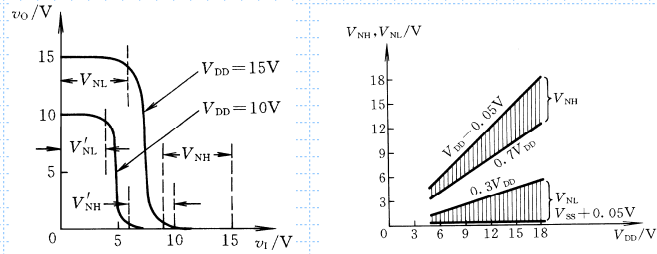
14



15



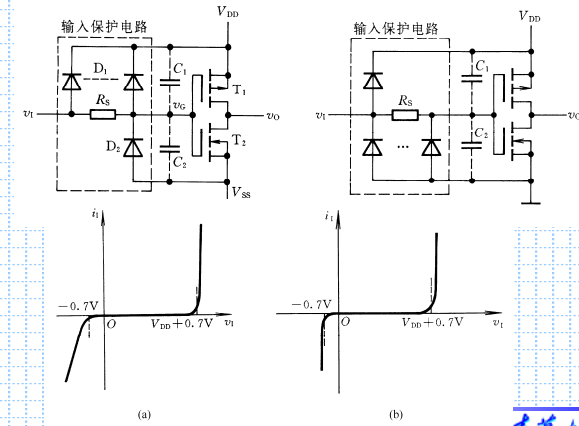
16



• 结论：可以通过提高 $V_{DD}$ 来提高噪声容限

#### 四、CMOS 反相器的静态输入/出特性

##### 1、输入特性



(a)

(b)