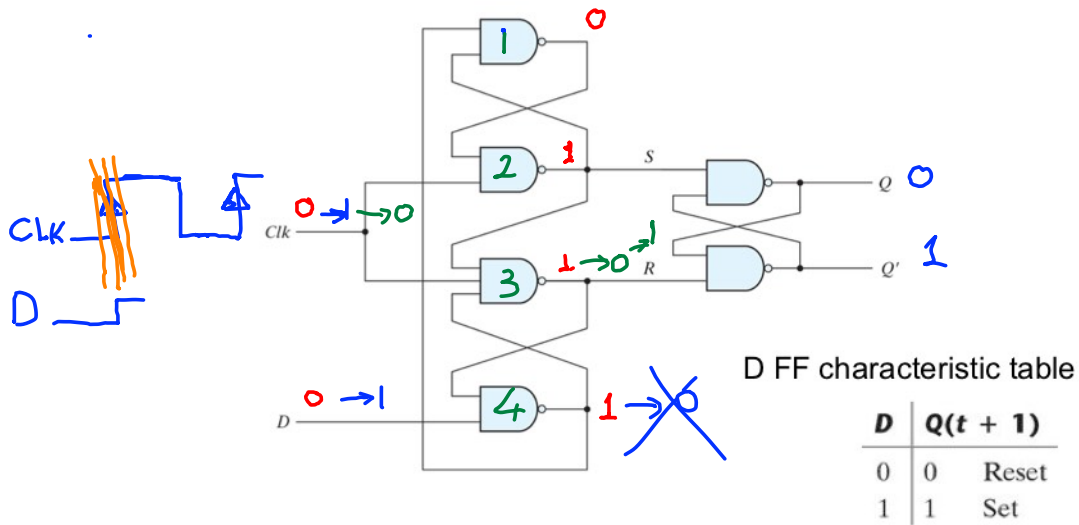
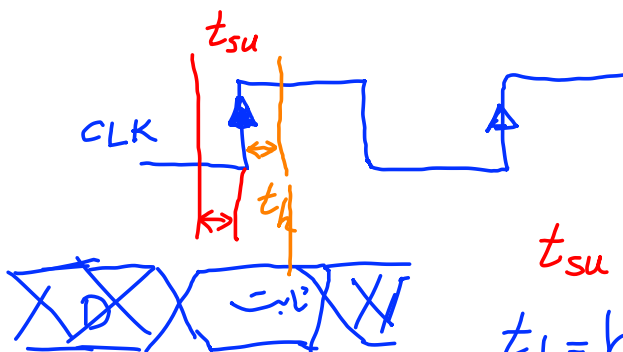
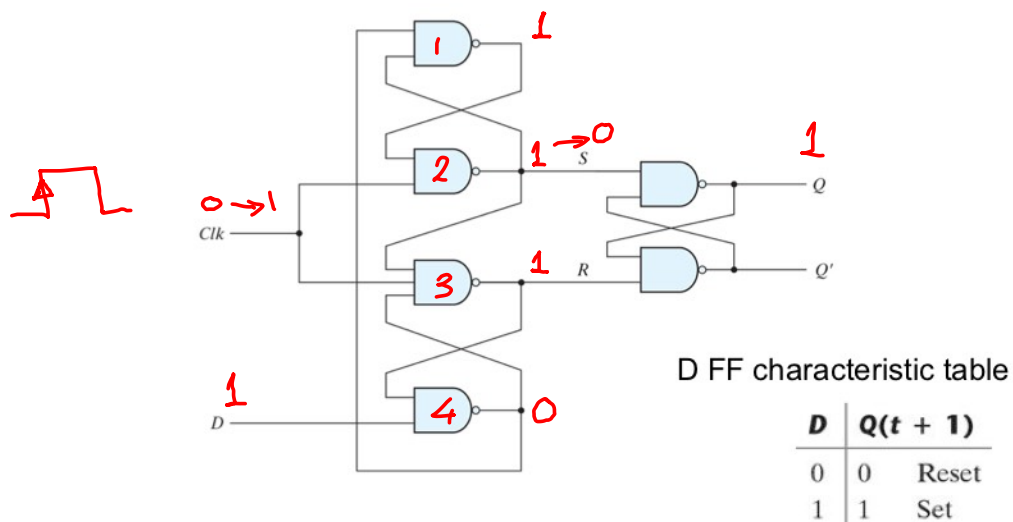


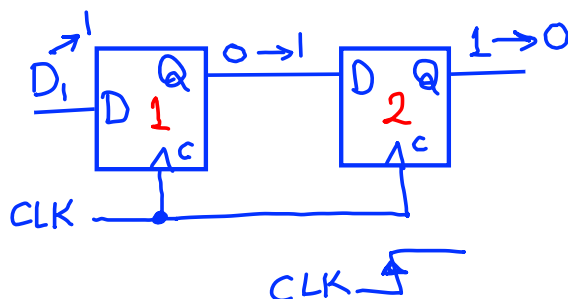
D-type positive-edge-triggered flip-flop



D-type positive-edge-triggered flip-flop



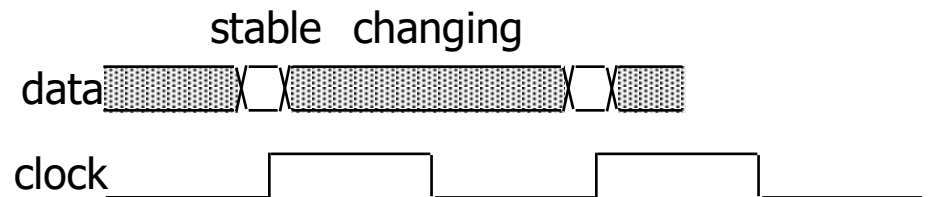
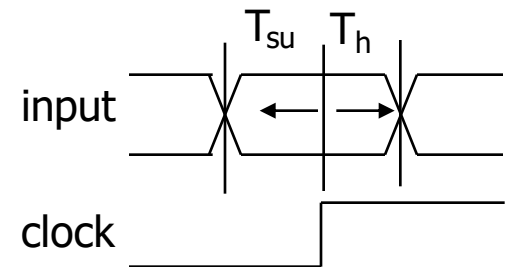
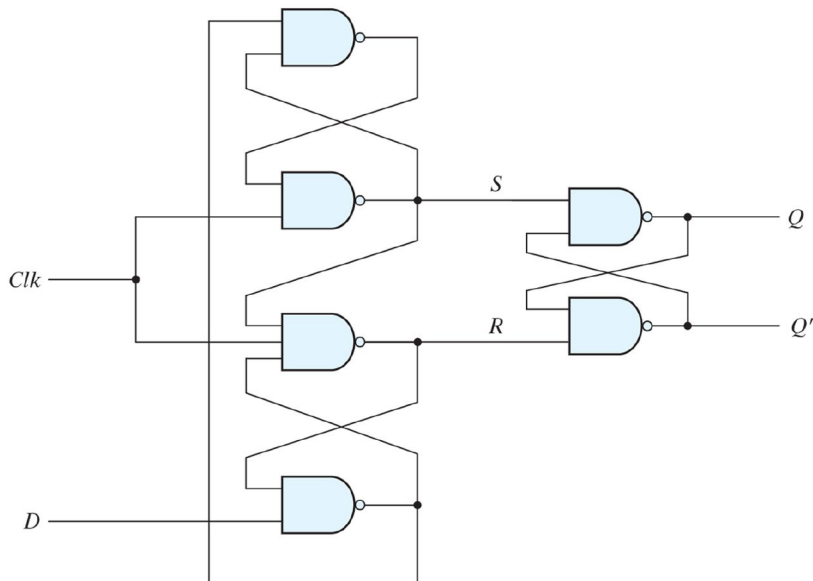
t_{su} = setup time: زمان راه اندازی
 t_h = hold time: زمان نگهداری



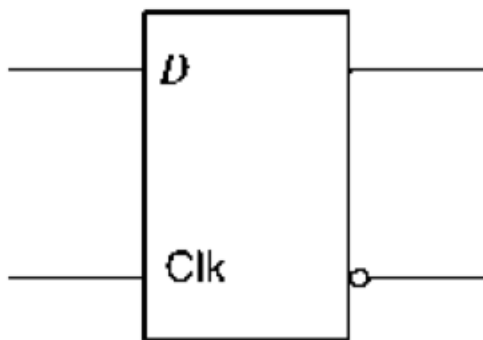
clock skew

Setup and Hold Time

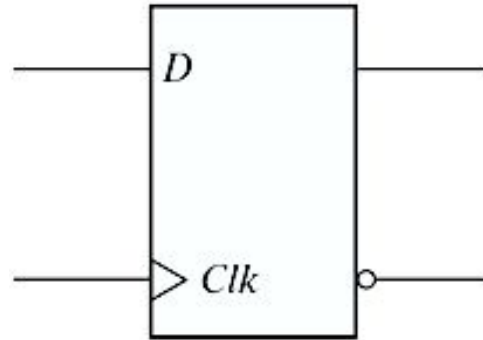
- Setup time : minimum time before the clocking event by which the input must be stable (T_{su})
- Hold time : minimum time after the clocking event until which the input must remain stable (T_h)
- FF delay : delay time for Q to stabilize, when the FF is triggered (Clk to Q)



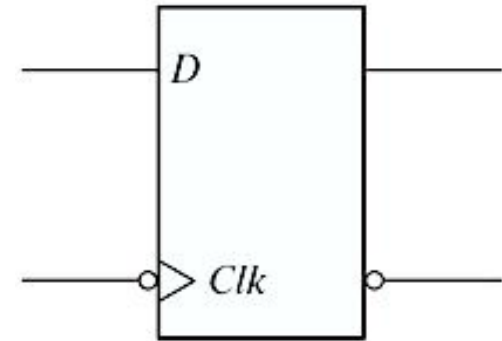
Graphic symbol for edge-triggered *D* flip-flop



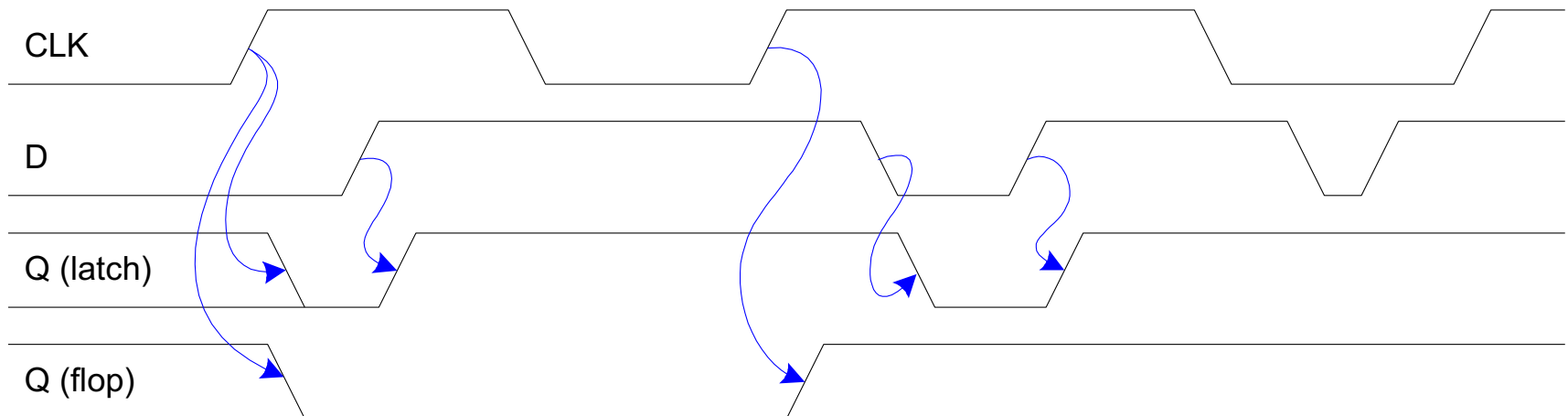
D latch



Positive edge-triggered
D FF



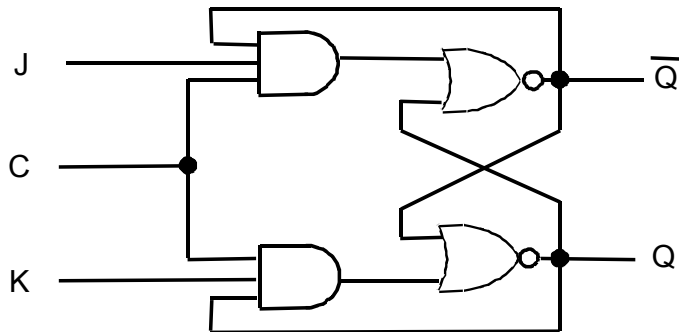
Negative edge-triggered
D FF



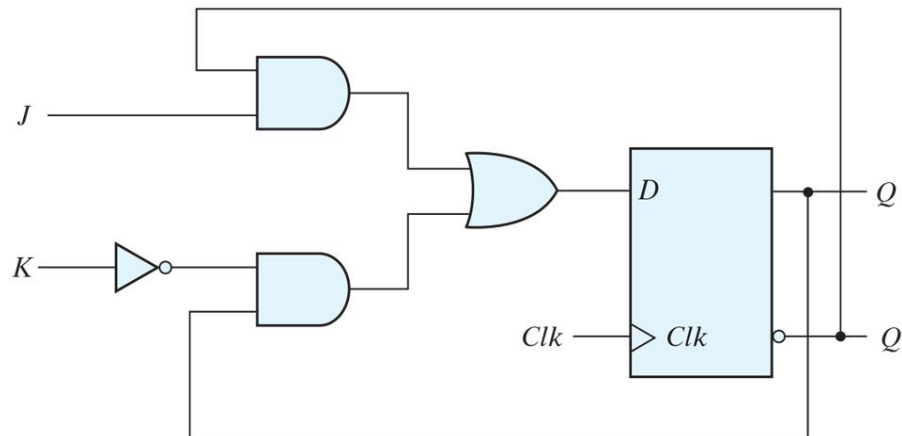
JK flip-flop

JK FF characteristic table

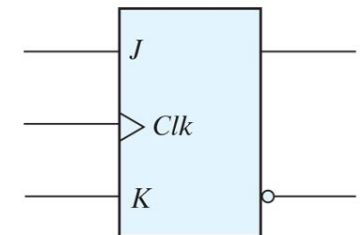
<i>J</i>	<i>K</i>	<i>Q(t + 1)</i>	
0	0	<i>Q(t)</i>	No change
0	1	0	Reset
1	0	1	Set
1	1	<i>Q'(t)</i>	Complement



$$Q(t+1) = D = JQ' + K'Q$$



(a) Circuit diagram



(b) Graphic symbol

5 of 14 T flip-flop

JK Flip-Flop

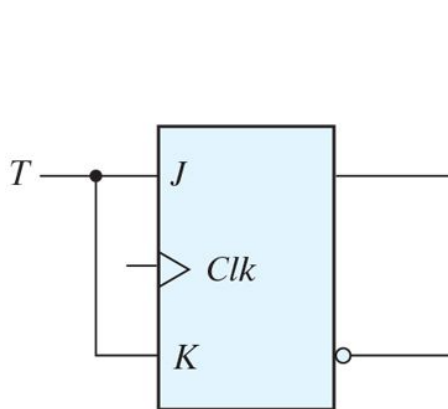
J	K	$Q(t + 1)$	
0	0	$Q(t)$	No change
0	1	0	Reset
1	0	1	Set
1	1	$Q'(t)$	Complement

T FF characteristic table

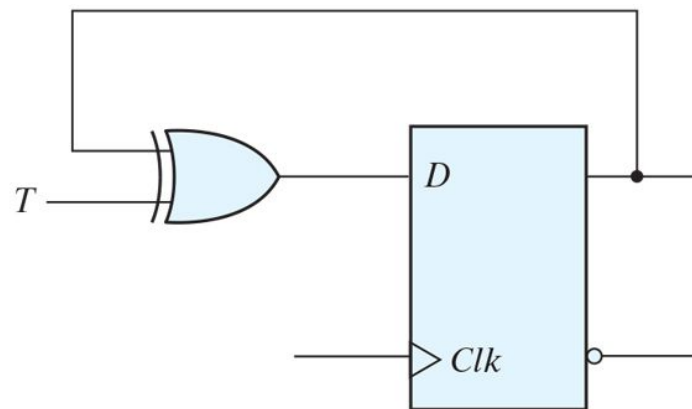


T	$Q(t + 1)$	
0	$Q(t)$	No change
1	$Q'(t)$	Complement

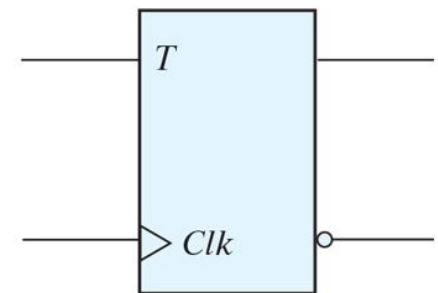
$$Q(t+1) = D = T \oplus Q = TQ' + T'Q$$



(a) From JK flip-flop



(b) From D flip-flop



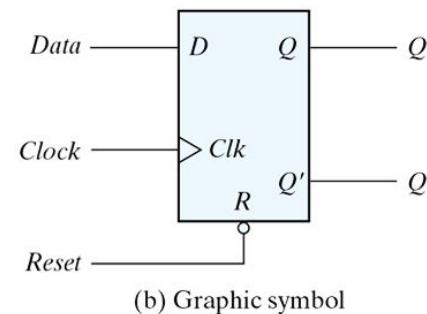
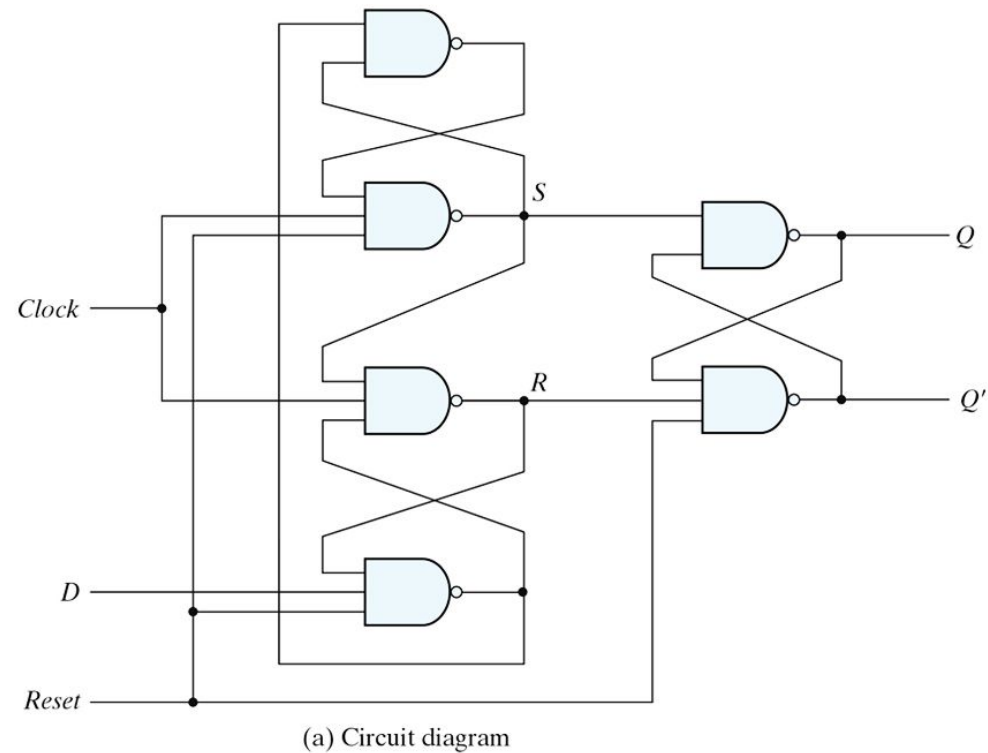
(c) Graphic symbol

Direct Inputs

- Direct (asynchronous) input :

خروجی FF را مستقل از clk صفر یا یک می کند.

- Preset = direct set
- Clear = direct reset



R	Clk	D	Q	Q'
0	X	X	0	1
1	↑	0	0	1
1	↑	1	1	0

(c) Function table

مدار منطقی

فصل ۵: مدارهای ترتیبی (Sequential Circuits)

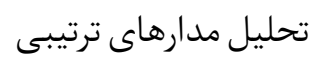
بخش سوم: تحلیل مدارهای ترتیبی

اکثر شکل‌های این درس از اسلایدهای ویرایش ۶ کتاب مانو
اخذ شده است.

تحلیل و طراحی

8 of 14

- تحلیل (analysis): به دست آوردن رفتار مدار از روی ساختار آن.
- طراحی (design): به دست آوردن ساختار مدار از روی رفتار آن.
- نمایش رفتار مدارهای ترتیبی همگام با استفاده از:
 - ❖ جدول حالت (state table)
 - ❖ نمودار حالت (state diagram)
 - ❖ معادلات حالت (state equations)
 - ❖ نمودار زمانی (timing diagram)



جدول حالت (State Table) مدار

- جدول حالت (state table or transition table): نمایش حالت بعدی و خروجی‌ها، بر حسب ورودی‌های و حالت فعلی
- مداری با m فلیپ‌فلاپ و n ورودی $\leftarrow 2^{m+n}$ سطر برای خروجی یا حالت بعدی

Present State		Input	Next State		Output
<i>A</i>	<i>B</i>		<i>A</i>	<i>B</i>	
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	1	0	0

نمایش دیگری برای جدول حالت

Present State		Next State				Output	
		$x = 0$		$x = 1$		$x = 0$	$x = 1$
<i>A</i>	<i>B</i>	<i>A</i>	<i>B</i>	<i>A</i>	<i>B</i>	<i>y</i>	<i>y</i>
0	0	0	0	0	1	0	0
0	1	0	0	1	1	1	0
1	0	0	0	1	0	1	0
1	1	0	0	1	0	1	0

- معادلات حالت (state equations): حالت بعدی بر حسب ورودی‌ها و حالت فعلی

- $A^+ = (A+B).x$ $B^+ = A'.x$

- معادلات خروجی (output equation): خروجی بر حسب ورودی‌ها و حالت فعلی

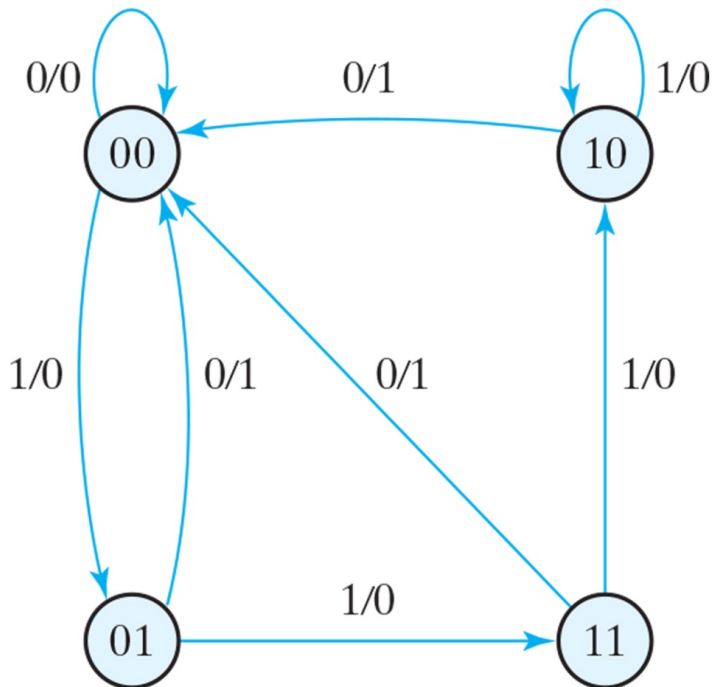
$$y=(A+B).x'$$

- معادلات ورودی یا تحریک (excitation or input equations):

- $D_A = (A+B).x, D_B = A'.x$

نمودار حالت (State diagram) مدار

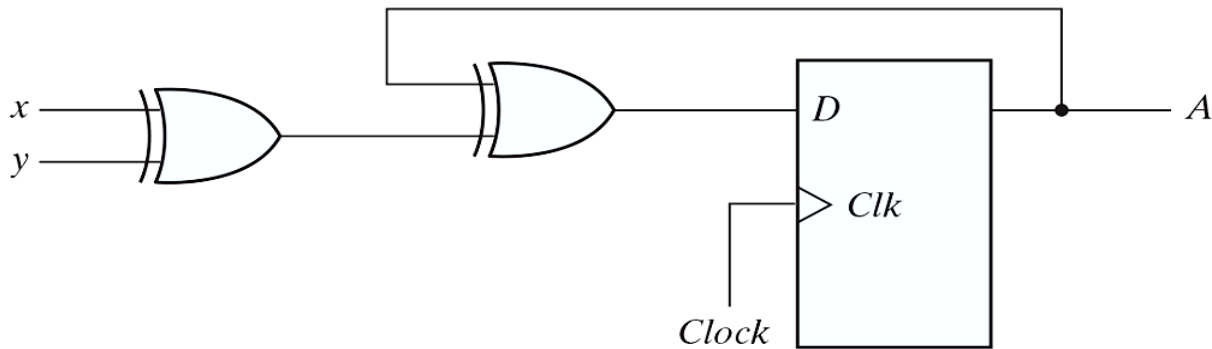
Present State		Next State				Output	
		$x = 0$		$x = 1$		$x = 0$	$x = 1$
A	B	A	B	A	B	y	y
0	0	0	0	0	1	0	0
0	1	0	0	1	1	1	0
1	0	0	0	1	0	1	0
1	1	0	0	1	0	1	0



- هر گره: حالت مدار
- خط جهت دار: گذر بین دو حالت
- input/output
- تغییر خروجی در حالت فعلی رخ می دهد

مثال: D FF

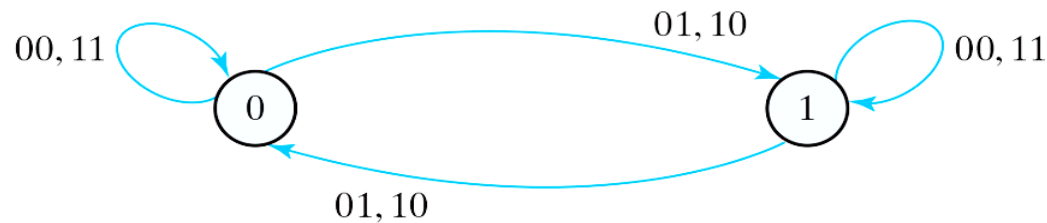
مداری با معادله ورودی $D_A = A \oplus x \oplus y$



(a) Circuit diagram

Present state	Inputs		Next state
A	x	y	A
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(b) State table



(c) State diagram