

3-state gate

in → out = in

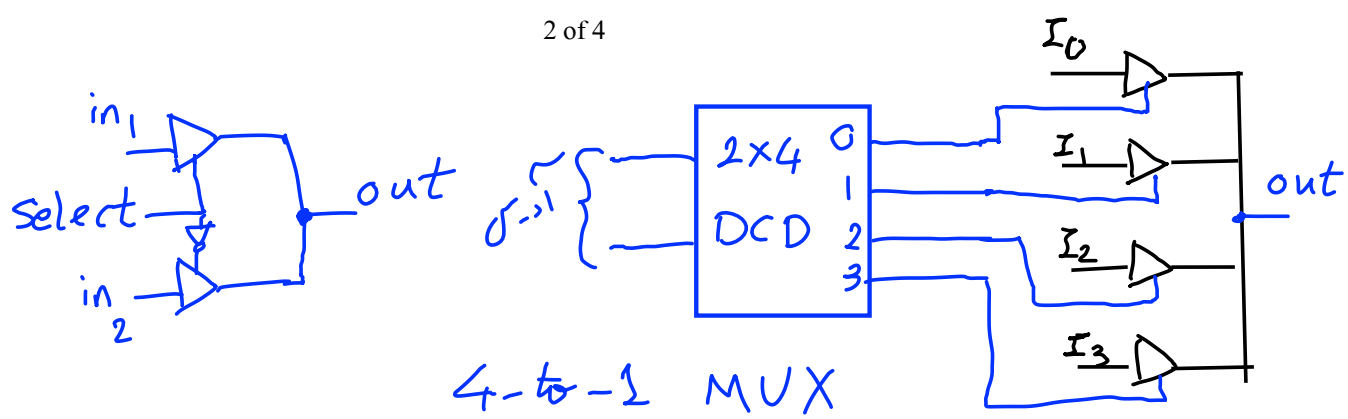
buffer (non-inverting)

in → out =  $\begin{cases} \text{in} & \text{if } En=1 \\ Z & \text{if } En=0 \end{cases}$

0 in<sub>1</sub> → out  
1 in<sub>2</sub> → out

in<sub>1</sub> → out =  $\begin{cases} \text{in}_1 & \text{if } En=1 \\ \text{in}_2 & \text{if } En=0 \end{cases}$

2-to-1 MUX



Decimal Decoder ( $ABCD \rightarrow d_0 \dots d_9$ )

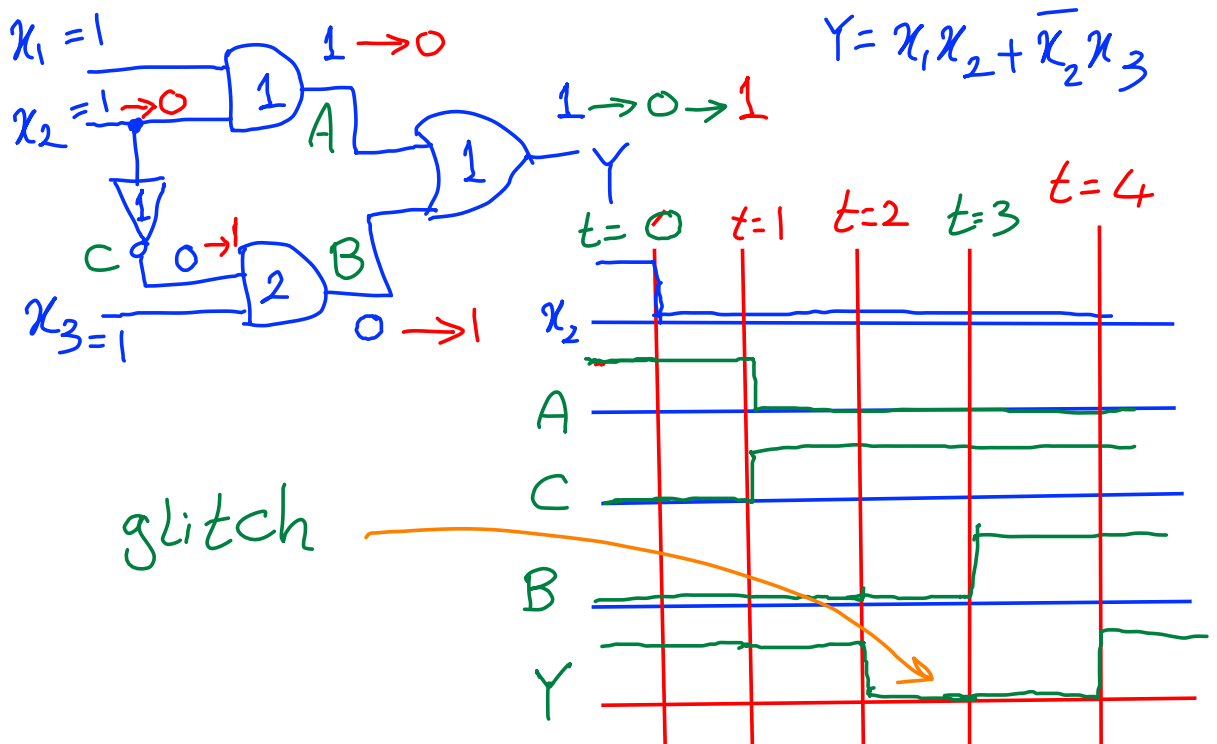
CD	00	01	11	10
AB	$d_0$	$d_1$	$d_3$	$d_2$
01	$d_4$	$d_5$	$d_7$	$d_6$
11	X	X	X	X
10	$d_8$	$d_9$	X	X

$d_0 = \bar{A}\bar{B}\bar{C}\bar{D}$   
 $d_1 = \bar{A}\bar{B}\bar{C}D$   
 $d_2 = \bar{B}\bar{C}\bar{D}$   
 $d_3 = \bar{B}C\bar{D}$   
 $d_4 = B\bar{C}\bar{D}$

$$d_5 = B\bar{C}D \quad d_6 = BC\bar{D} \quad d_7 = BCD$$

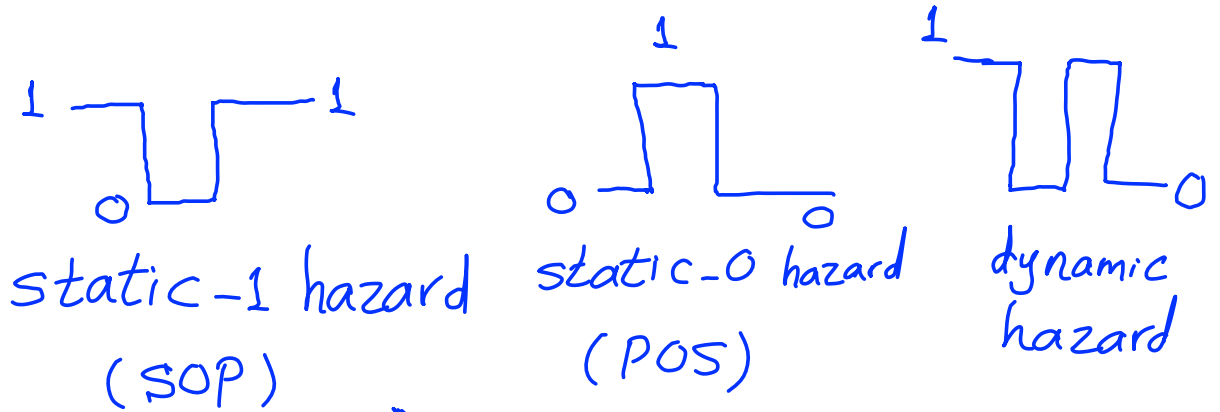
$$d_8 = A\bar{D} \quad d_9 = AD$$

Hazard (خطره)



race: سابقه ← glitch (یا پس ناخواسته) ممکن است

مداری که در آن احتمال رخداد glitch باشد دارای خطاها است.  
 hazard

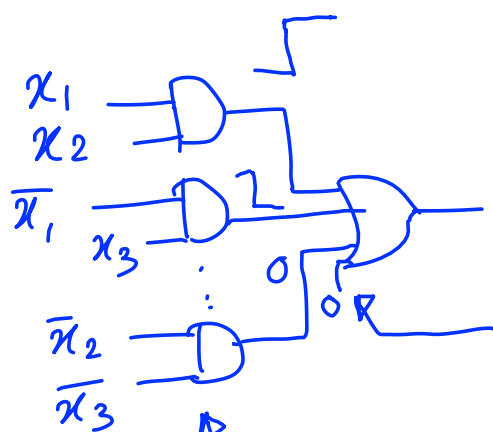


مدار SOP فقط می تواند خطاها اینتای "1" داشته باشد.

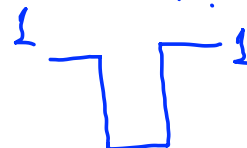
خطاها پنهانی (potential hazard): اگر با تغییر فقط یک ورودی، احتمال رخداد glitch وجود داشته باشد  
 خطاها عملکردی (functional hazard): اگر با تغییر بیش از یک ورودی امکان رخداد glitch وجود داشته باشد

cube ← AND (SOP)

جدول کارنو مدار

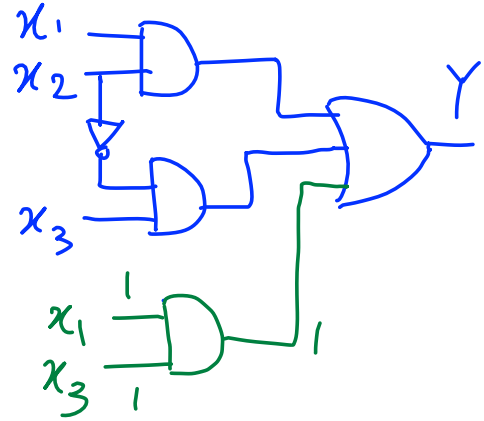
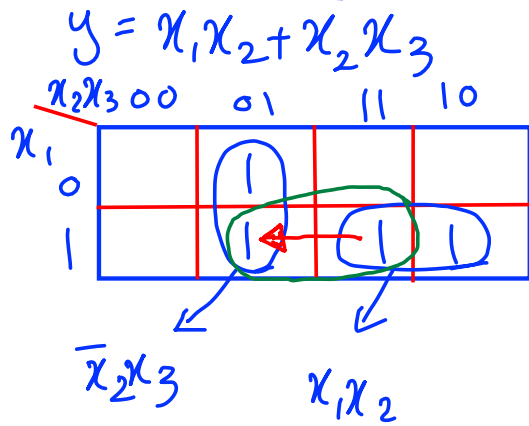


مدار SOP دو طبقه



در ورودی یک ها AND سابقه نداریم  
 (مغز یک ورودی تغییر کند)

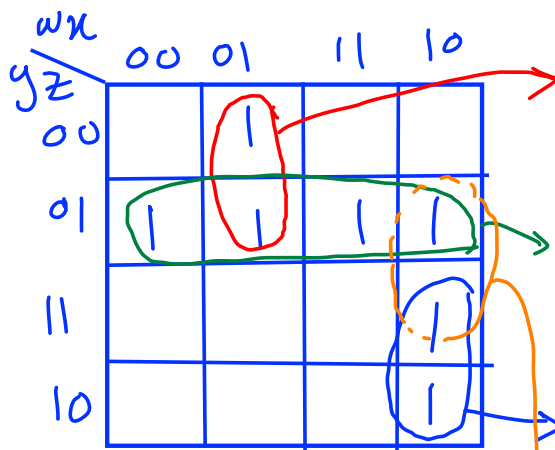
درای مخاطره



$$x_1x_2x_3 = 111 \rightarrow 101$$

$$Y = x_1x_2 + \bar{x}_2x_3 + x_1x_3$$

hazard خطه



$$wxyz = 1001 \rightarrow 1011$$

