

طراحی با JK FF

جدول حالت زیر را با JK FF طرح کنید.

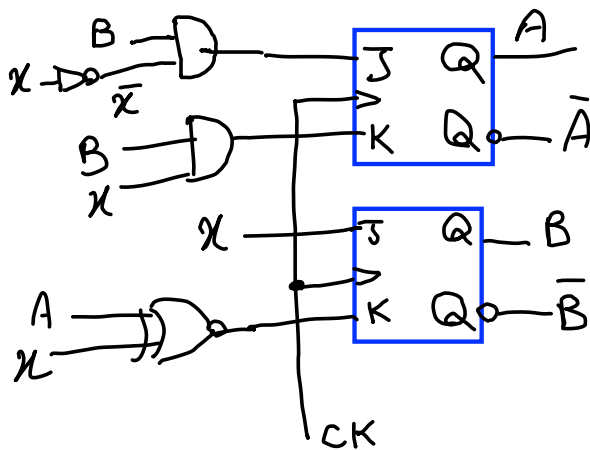
P.S. in			N.S.		Flip Flops Inputs			
A	B	χ	A	B	J_A	K_A	J_B	K_B
0	0	0	0	0	0	X	0	X
0	0	1	0	1	0	X	1	X
0	1	0	1	0	1	X	X	1
0	1	1	0	1	0	X	X	0
1	0	0	1	0	X	0	0	X
1	0	1	1	1	X	0	1	X
1	1	0	1	1	X	0	X	0
1	1	1	0	0	X	1	X	1

$Q \rightarrow Q^+$		J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

AB		00	01	11	10
χ	0	0	1	X	X
1	0	0	X	X	

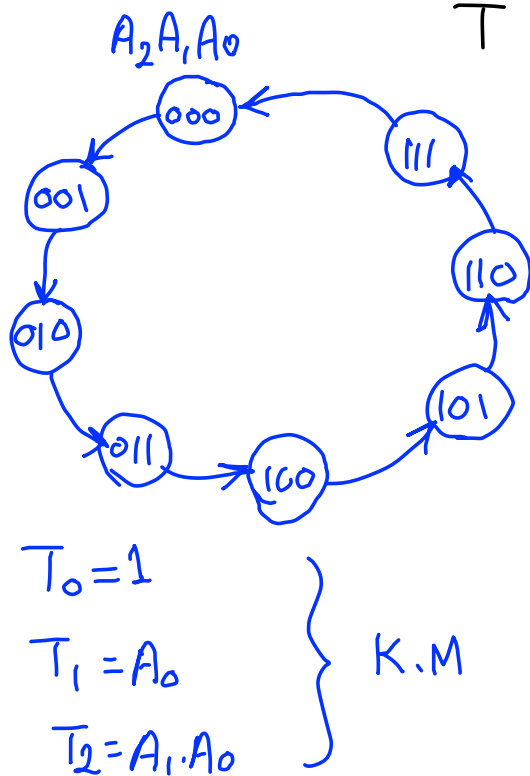
$$K_A = B \cdot \chi \quad J_B = \chi \quad K_B = A \cdot \chi$$

$$J_A = B \bar{\chi}$$

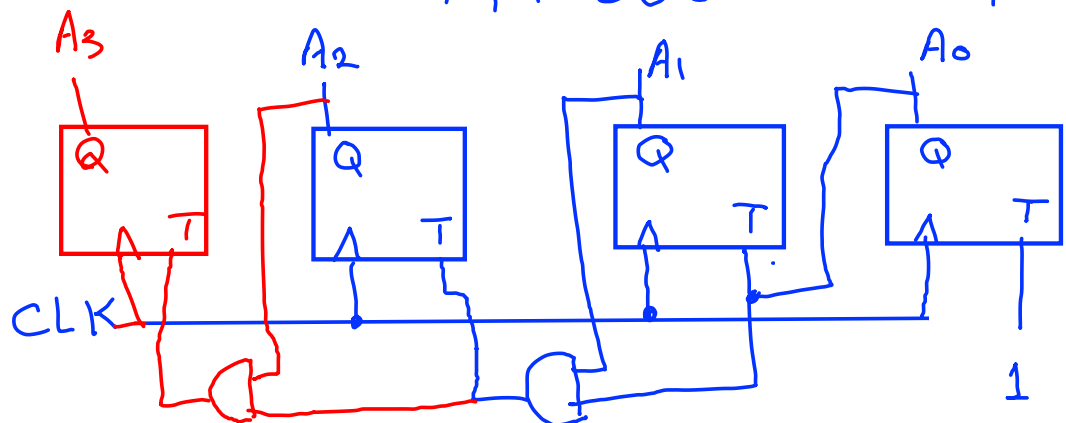


طراحی شمارنده سبیتی با T FF

خرابی ها از نوع Moore هستند.



P.S.			N.S.			FF Inputs		
A_2	A_1	A_0	A_2^+	A_1^+	A_0^+	T_2	T_1	T_0
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	0	1
1	1	1	0	0	0	1	1	1

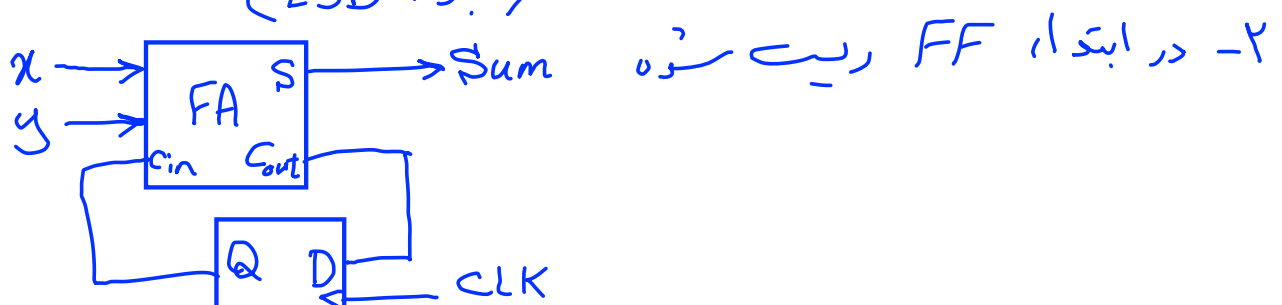


شمارنده ۴ بیتی

جمع کننده ترکیبی n بیتی: $n > FA$

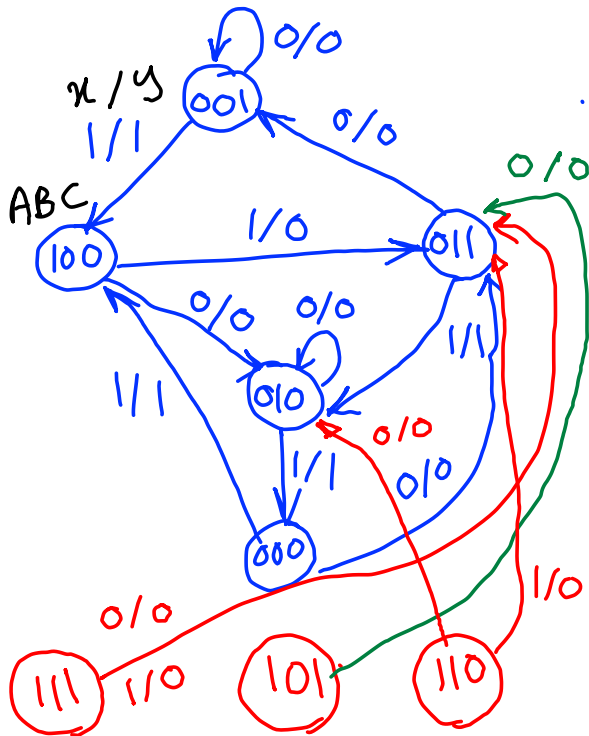
جمع کننده ترتیبی (sequential Adder):

۱- بیت های مربوط به دو عدد به طور متوالی (سری) دریافت می شوند
 (ابتدا: LSB)



حالت‌های استفاده نشده: Unused states

مقدار: m حالت: $m < 2^n$ \Leftarrow تعدادی از حالت‌ها مورد نیاز نیست.
 حالت بعدی: don't care



مثال: نمودار مقابلی را با D FF طراحی کنید.

حالت‌های unused: 101, 110, 111

P.S. ABC	input x	N.S. $A^+B^+C^+$	out y
000	0	011	0
000	1	100	1
001	0	001	0
001	1	100	1
010	0	010	0
010	1	000	1
011	0	001	0
011	1	010	1
100	0	010	0
100	1	011	0

AB \ CX	00	01	11	10
00	0	1	1	0
01	0	0	0	0
11	X	X	X	X
10	0	0	X	X

$$D_A = A^+ = A'B'x$$

AB \ CX	00	01	11	10
00	1	0	0	0
01	1	0	1	0
11	X	X	X	X
10	1	1	X	X

$$D_B = B^+ = \bar{C}\bar{x} + BCx + A$$

AB \ CX	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	X	X	X	X
10	0	1	X	X

$$D_C = C^+ = A'B'x + Cx + Ax$$

AB \ CX	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	X	X	X	X
10	0	0	X	X

$$y = A'x$$

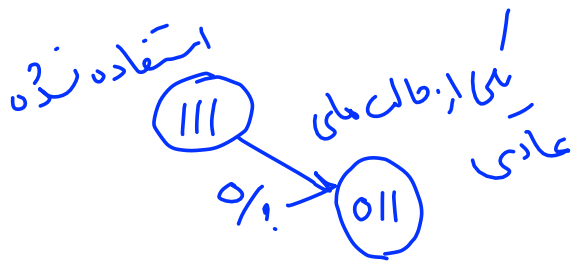
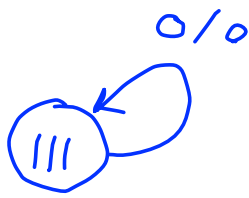
آیا مدار self starting ؟ (self correcting)

مثال: اگر در ابتدا $ABC = 111$ باشد چه می‌شود ؟

$$x=0 \rightarrow D_A=0, D_B=1, D_C=1 \Rightarrow A^+B^+C^+=011$$

در مدار دیگری،

اگر مدار self starting نباشد:

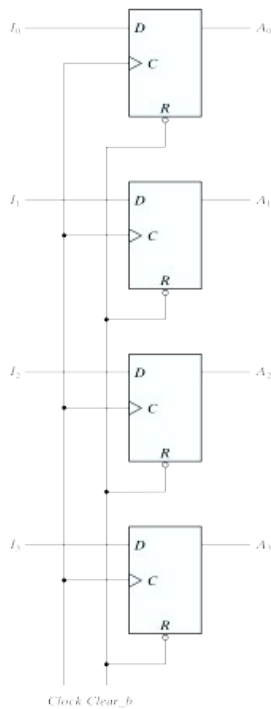


$$D_A = X \rightarrow 0$$

X مربوط به خانه 1110
را مثلاً 0 میگیریم.

Register : ثبات

تعدادی FF با Clock مشترک



Parallel Input / Parallel output

→ 4-bit Register (PIPO)

Load/update : نوشتن بیتها/ ورودی
به روز کردن / بارگذاری در ثبت

$I_0 \rightarrow I_3$: inputs

$A_0 \rightarrow A_3$: outputs

→ asynchronous active-low reset