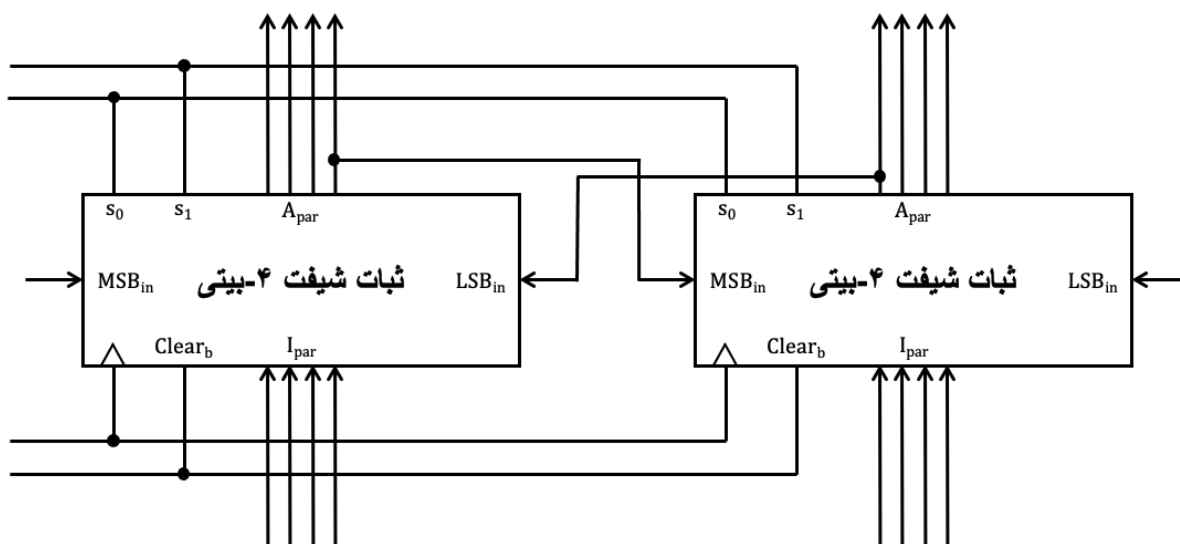




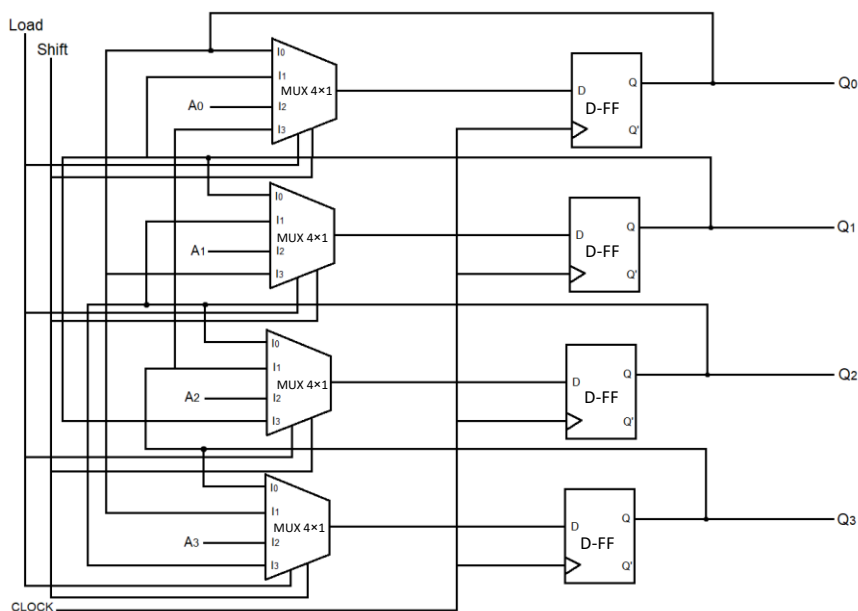
- (۱) محتوای اولیه ثبات :
- 0111
- 1111 محتوای پس از اولین شیفت :
- 1110 محتوای پس از دومین شیفت :
- 1101 محتوای پس از سومین شیفت :
- 1010 محتوای پس از چهارمین شیفت :
- 0101 محتوای پس از پنجمین شیفت :

(۲)



(۳)

load	shift	function
0	0	بدون تغییر
0	1	شیفت حلقوی به راست
1	0	بازگذاری موازی
1	1	شیفت حلقوی به چپ



(۴)

برای ساخت این مدار کفایت مقادیر یک شمارنده ۳ بیتی بالاشمار با JK-FF را به ورودی های select یک مولتی پلکسر وصل کرده و ورودی های آن را مقادیر دنباله قرار دهیم.

Present state			Next state			JK-FF inputs					
$a_2$	$a_1$	$a_0$	$a_2^+$	$a_1^+$	$a_0^+$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	0	1	1	0	X	X	0	1	X
0	1	1	1	0	0	1	X	X	1	X	1
1	0	0	1	0	1	X	0	0	X	1	X
1	0	1	1	1	0	X	0	1	X	X	1
1	1	0	1	1	1	X	0	X	0	1	X
1	1	1	0	0	0	X	1	X	1	X	1

		$a_1a_0$			
		00	01	11	10
$a_2$	0	1	X	X	1
	1	1	X	X	1

		$a_1a_0$			
		00	01	11	10
$a_2$	0	0	1	X	X
	1	0	1	X	X

		$a_1a_0$			
		00	01	11	10
$a_2$	0	0	0	1	0
	1	X	X	X	X

**$J_0 = 1$**

		$a_1a_0$			
		00	01	11	10
$a_2$	0	X	1	1	X
	1	X	1	1	X

**$J_1 = a_0$**

		$a_1a_0$			
		00	01	11	10
$a_2$	0	X	X	1	0
	1	X	X	1	0

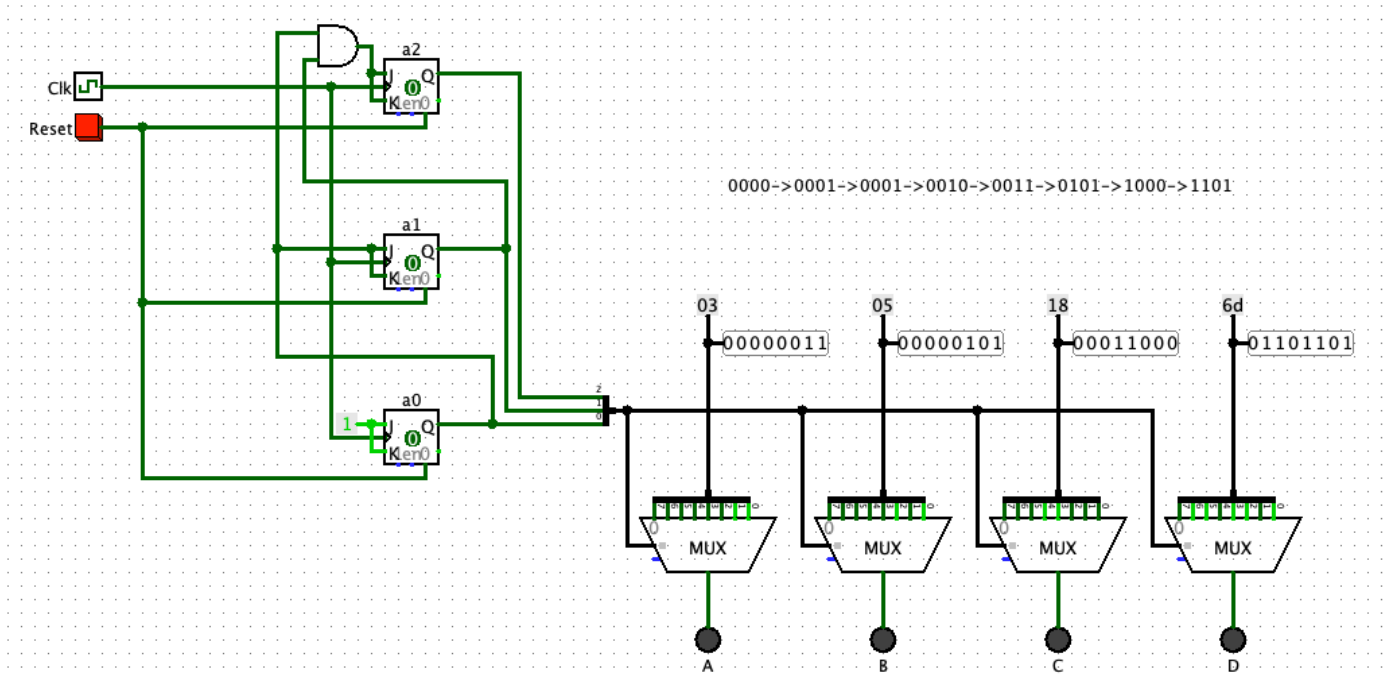
**$J_2 = a_1a_0$**

		$a_1a_0$			
		00	01	11	10
$a_2$	0	X	X	X	X
	1	0	0	1	0

$$K_0 = 1$$

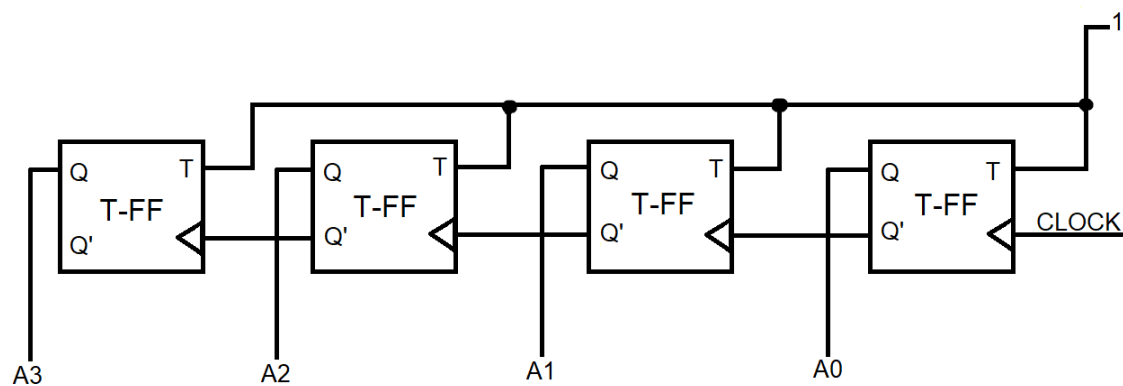
$$K_1 = a_0$$

$$K_2 = a_1a_0$$



A3	A2	A1	A0
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

ورودی همه فلیپ فلاپ‌ها یک است. با توجه به بالا شمار بودن و کار کردن با لبه بالارونده کلاک، هر فلیپ فلاپ کلاک خود را از نقیض خروجی فلیپ فلاپ قبلی می‌گیرد.



$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3^+$	$Q_2^+$	$Q_1^+$	$Q_0^+$	$T_3$	$T_2$	$T_1$	$T_0$
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	1	0	0	1	0
0	0	1	1	0	1	1	0	0	1	0	1
0	1	1	0	1	0	0	1	1	1	1	1
1	0	0	1	0	0	0	0	1	0	0	1

$Q_3Q_2 \rightarrow$

$Q_1Q_0 \downarrow$

	00	01	11	10
00	0	X	X	X
01	0	X	X	1
11	0	X	X	X
10	X	1	X	X

$Q_3Q_2 \rightarrow$

$Q_1Q_0 \downarrow$

	00	01	11	10
00	0	X	X	X
01	0	X	X	0
11	1	X	X	X
10	X	1	X	X

$T_3 = Q_3 + Q_2$

$Q_3Q_2 \rightarrow$

$Q_1Q_0 \downarrow$

	00	01	11	10
00	0	X	X	X
01	1	X	X	0
11	0	X	X	X
10	X	1	X	X

$$T_1 = Q_2 + Q_3'Q_1'Q_0$$

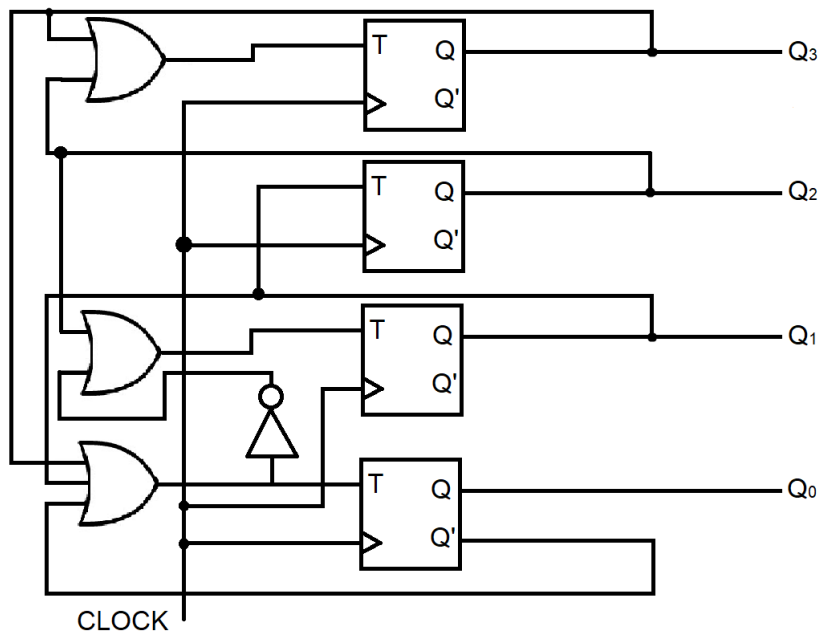
$T_2 = Q_1$

$Q_3Q_2 \rightarrow$

$Q_1Q_0 \downarrow$

	00	01	11	10
00	1	X	X	X
01	0	X	X	1
11	1	X	X	X
10	X	1	X	X

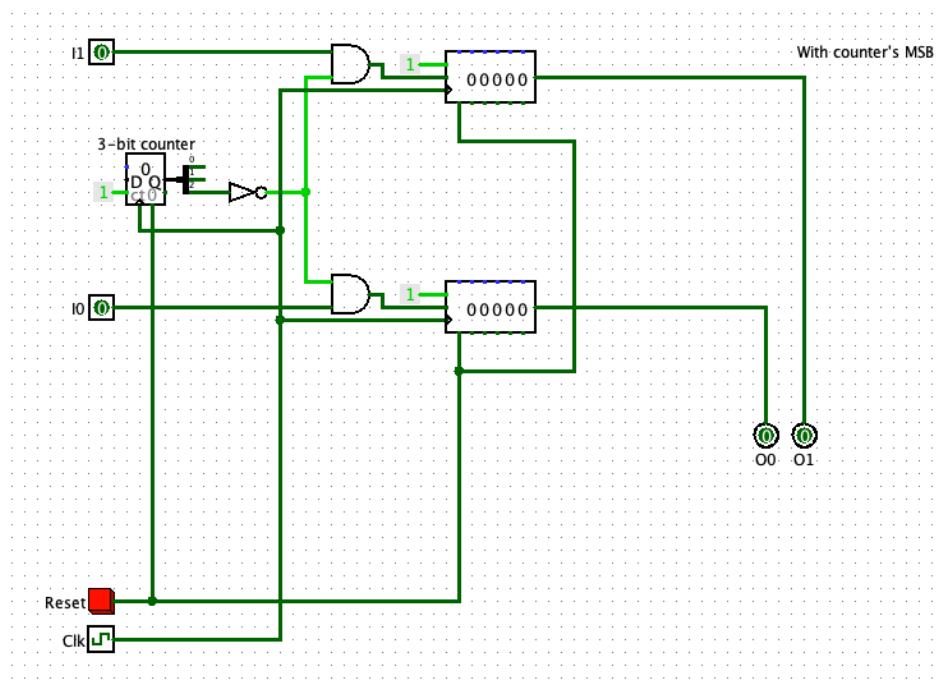
$$T_0 = Q_3 + Q_1 + Q_0'$$



(۷)

راه حل (۱)

دو شیفت رجیستر ۵-بیتی و یک شمارنده بالا شمار ۳-بیتی قرار می‌دهیم که اگر مقدار خروجی آن ۴، ۵، ۶ یا ۷ باشد ( $MSB = 1$ )، مقدار ورودی شیفت رجیسترها صفر و در غیر این صورت همان مقدار  $I_0$  و  $I_1$  خواهد شد. شمارنده هر بار به پایان چرخه خود برسد، به ۰ باز می‌گردد.



راه حل (۲)

مدار ترتیبی‌ای می‌سازیم که حالت ورودی یا خروجی بودن آن را تعیین کند.

$A \rightarrow B \rightarrow C \rightarrow D \rightarrow E \rightarrow F \rightarrow G \rightarrow H \rightarrow A$

$abc = 000 \rightarrow 001 \rightarrow 010 \rightarrow 011 \rightarrow 100 \rightarrow 101 \rightarrow 110 \rightarrow 111 \rightarrow 000$

Present state			Next state			output
$a$	$b$	$c$	$a^+$	$b^+$	$c^+$	$isOutput$
$X$	0	0	$a$	0	1	$a$
$X$	0	1	$a$	1	0	$a$
$X$	1	0	$a$	1	1	$a$
$X$	1	1	$a'$	0	0	$a$

$$a^+ = (b.c) \oplus a \quad b^+ = b \oplus c \quad c^+ = c' \quad isOutput = a$$

حال مانند راه حل اول مقدار  $a'$  را به ورودی‌های tri-state های وصل می‌کنیم و سایر مدار مانند راه حل اول است.

