



سوال ۱) توابع زیر را با کمک یک مالتی پلکسر ۴ به ۱ طراحی کنید.

الف) $f_1(a, b, c) = \sum m(2, 4, 5, 7)$

ب) $f_2(a, b, c) = (a + \bar{b})(\bar{b} + c)$

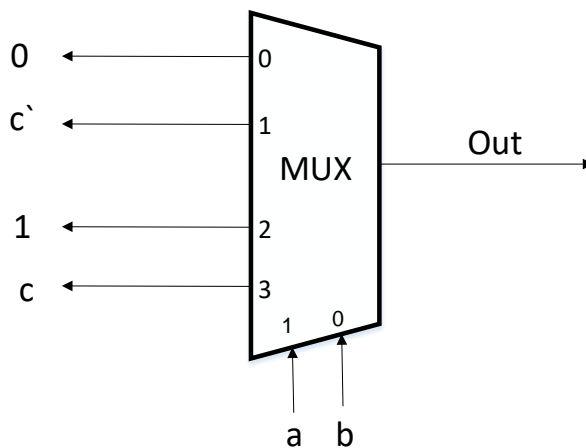
ج) $f_3(a, b, c, d) = \prod M(4, 5, 9, 12)$

پاسخ:

الف) ابتدا جدول کارنو تابع مورد نظر را رسم می کنیم.

ab \ c	00	01	11	10
0	0	1	0	1
1	0	0	1	1

حال با توجه به این جدول درستی، و با استفاده از یک مالتی پلکسر، تابع مورد نظر را با استفاده از ورودی های a و b به عنوان سیگنال های کنترلی ایجاد می کنیم. (انتخاب سیگنال های کنترلی دلخواه است) برای این کار، و به ازای مقادیر مختلف سیگنال های کنترلی، رابطه خروجی با ورودی را مشخص می کنیم.



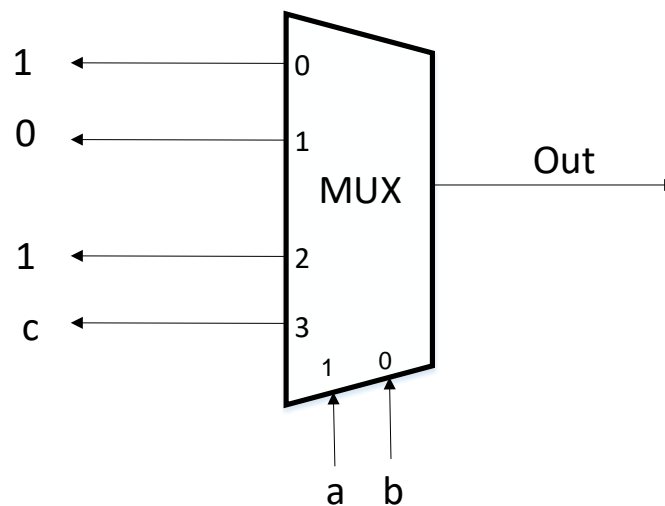
ب) تابع مورد نظر را گسترش می‌دهیم:

$$f_3(a, b, c) = (a + \bar{b})(\bar{b} + c) = a\bar{b} + ac + \bar{b} + \bar{b}c$$

حال می‌توانیم جدول کارنو را برای این تابع تشکیل دهیم (البته از خود همین تابع هم به صورت مستقیم می‌توان پیاده‌سازی مورد نظر را انجام داد).

ab \ c	00	01	11	10
0	1	0	0	1
1	1	0	1	1

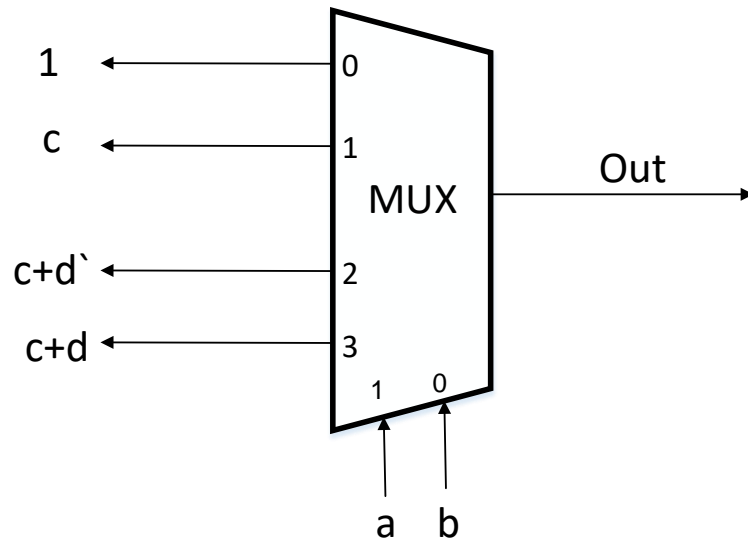
حال، با در نظر گرفتن ورودی‌های a و b به عنوان سیگنال‌های کنترلی داریم.



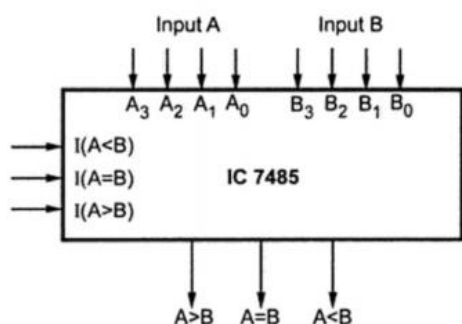
ج) در این قسمت، چهار ورودی داریم، پس باید جدول کارنو را برای هر ۱۶ حالت مختلف ترسیم کنیم.

ab \ cd	00	01	11	10
00	1	0	0	1
01	1	0	1	0
11	1	1	1	1
10	1	1	1	1

حال، با در نظر گرفتن ورودی‌های a و b به عنوان سیگنال‌های کنترلی داریم.



سوال ۲) تراشه ۷۴۸۵ یک مقایسه کننده ۴ بیتی است، که سه پایه cascade دارد. طرز کار این تراشه به صورت زیر است. با استفاده از این تراشه یک مقایسه کننده ۱۴ بیتی بسازید.



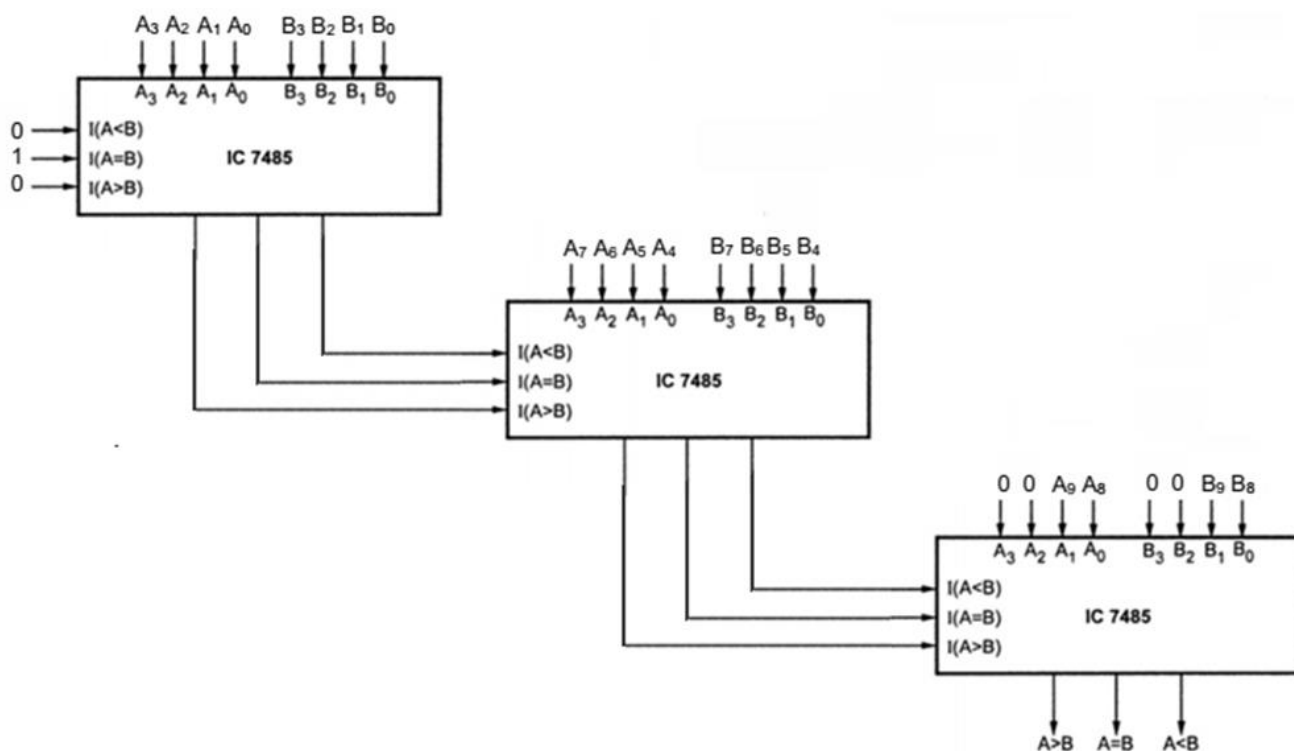
پاسخ:

برای مقایسه اعداد n بیتی در ابتدا به با ارزش ترین بیت دو عدد نگاه می کنیم و تنها در صورتی که با ارزش ترین بیت دو عدد برابر بود مقایسه را با بررسی با ارزش ترین بیت بعدی ادامه می دهیم تا جایی که به بیتی برسیم که برابر نباشد و اگر همه بیت ها برابر بودند دو عدد برابر خواهند بود.

در این سوال ما مقایسه کننده ۴ بیتی در اختیار داریم و اعداد ما ۱۰ بیتی هستند، لذا می توان ۴ تا ۴ از جایگاه با ارزش ترین بیت جدا کرد و مقایسه را انجام داد و با استفاده از پایه های cascade نتیجه مقایسه را به مقایسه کننده های بعدی اطلاع داد.

در نظر داشته باشید که در ابتدا پایه های cascade مقایسه کنند اول را بایستی مقدار دهی اولیه کرد. برای انجام مقایسه صحیح مقدار دهی اولیه را به صورت $(A=B) = 1$ ، $(A>B) = 0$ ، $(A<B)$ قرار می دهیم تا مقایسه را از بیت دهم شروع کند. در صورتی که ورودی $(A<B)$ و $(A>B)$ مقایسه کننده اول را برابر ۱ قرار دهیم مقایسه در همین جا تمام خواهد شد. در آخر هم در مقایسه کننده آخر باید دو بیت کم ارزش دو عدد را برابر هم قرار دهیم به این علت که در صورت برابری دو عدد، دو بیت کم ارزش دو عدد در نتیجه نهایی مقایسه تاثیر گذار نباشند.

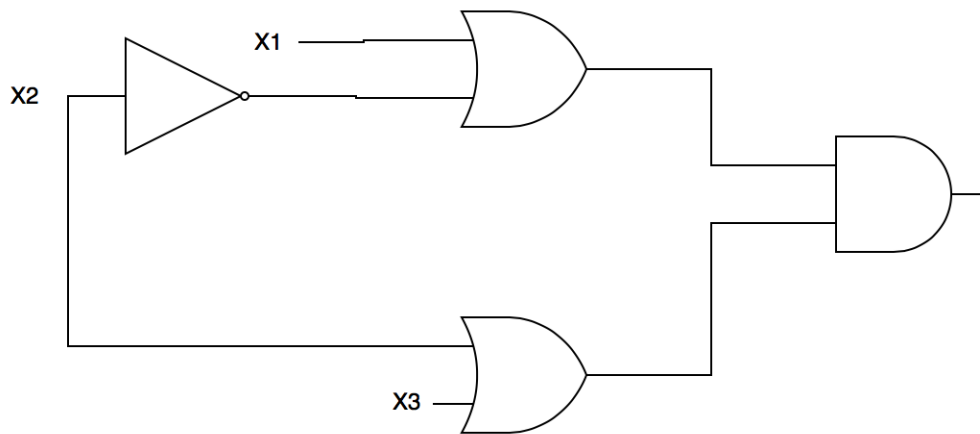
با توجه به توضیحات کاتالوگ ۷۴۸۵ ورودی‌های $A < B$ و $A > B$ و $A = B$ وقتی تاثیرگذارند که چهاربیت ورودی A و چهار بیت ورودی B دو به دو با هم مساوی باشند. بنابراین در این جا برعکس عمل می‌کنیم، یعنی اول چهاربیت ارزش پایین مقایسه شوند و نتیجه $>$ یا $<$ بودن آنها به یک مقایسه‌کننده ۷۴۸۵ دیگر وارد شود که در آن چهار بیت بعدی مقایسه شوند و سرانجام دو بیت ارزش بالا در ۷۴۸۵ سوم مقایسه شوند.



سوال ۳) مدار منطقی مربوط به عبارت $Y = (x_1 + x_2')(x_2 + x_3)$ را رسم کنید. نشان دهید اگر ورودی‌های $x_1x_2x_3$ از ۰۰۰ به ۰۱۰ تغییر کنند، مخاطره رخ می‌دهد.

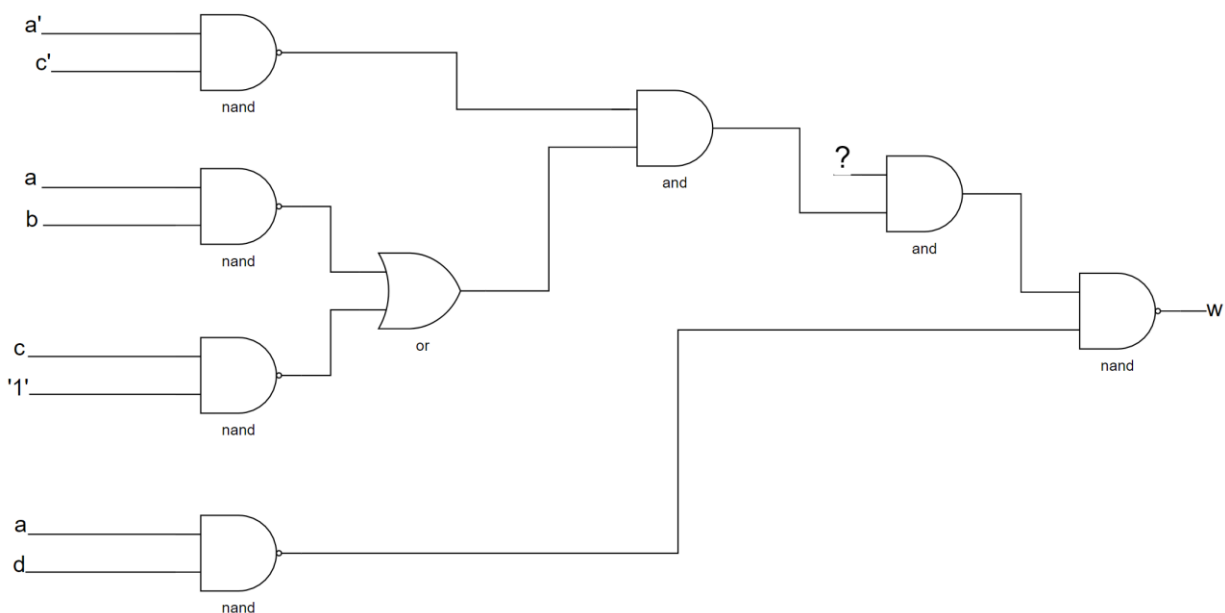
پاسخ:

مدار منطقی عبارت $Y = (X_1 + X_2')(X_2 + X_3)$ به شکل زیر است :



در لحظه‌ای که X_2 برابر ۱ میشود ورودی X_2' نیز به دلیل تاخیر گیت NOT برابر ۱ است در نتیجه Y برای لحظه‌ای برابر ۱ می‌شود.

سوال ۴) در مدار زیر ورودی که با «؟» علامت‌گذاری شده است را به گونه‌ای تعیین کنید تا تمام مخاطرات مدار رفع گردد.



پاسخ:

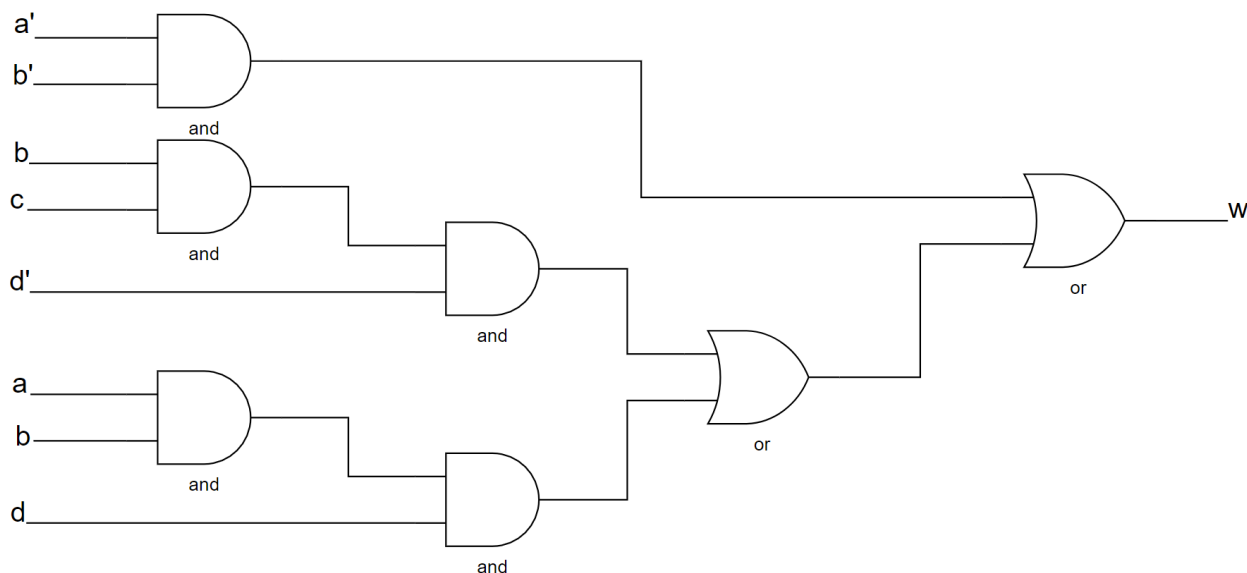
با توجه به خروجی w اگر w روی جدول کارنو نشان داده شود، مشاهده می‌شود که مین‌ترم‌های ۵ با ۱۳ و ۱ با ۹ که با هم مجاور هستند، اما در یک دسته قرار نگرفته‌اند. با اضافه شدن عبارت $(c'd)'$ این مین‌ترم‌ها نیز در یک دسته قرار می‌گیرند و همگی hazard ها رفع می‌شود.

$$w = a'c' + abc + ad$$

ab	cd	1	1		
cd	1	1	1	1	
				1	1
				1	

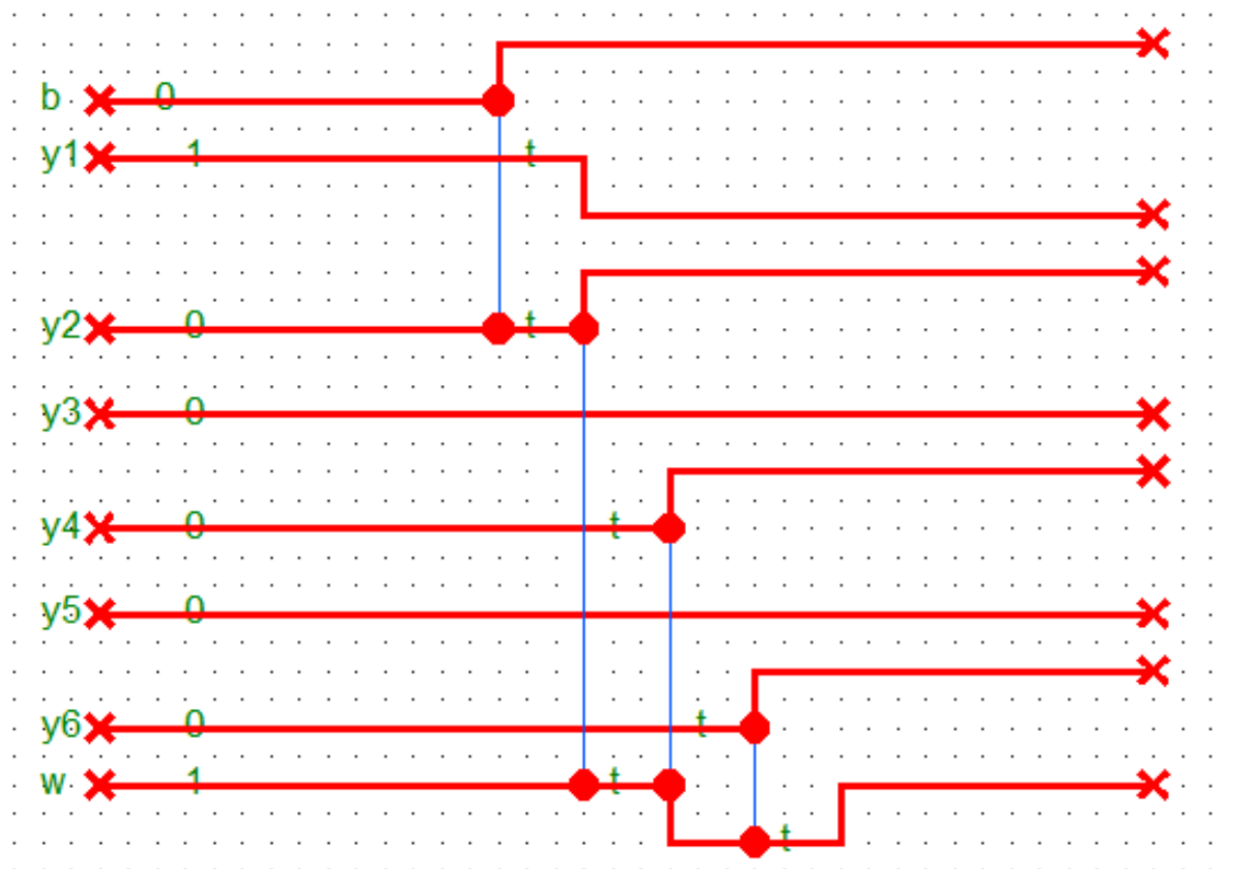
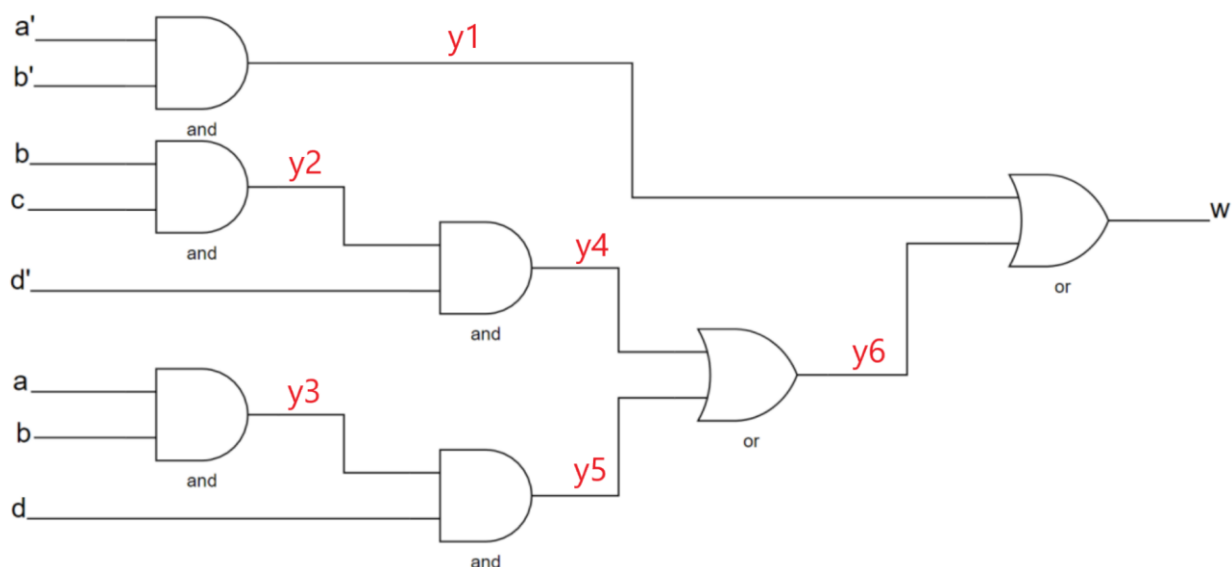
این کادر مربوط به جمله $(c'd)$ است.

سوال ۵) در مدار زیر طولانی‌ترین (از جهت زمانی) مخاطره‌ای که می‌تواند رخ دهد، در طی گذر از کدام ورودی (به صورت $abcd$) به ورودی دیگر حاصل خواهد شد؟ نمودار زمانی آن را رسم کنید. (برای سادگی، این شرط را در نظر بگیرید که $a = d = 0$ ثابت است و ورودی‌های b, c تغییر خواهند کرد).



پاسخ:

باتوجه به این که $a = d = 0$ است، صرفاً چهار حالت برای b, c می‌توان در نظر گرفت $(11, 10, 01, 00)$ ، با بررسی این چهار حالت می‌توان دریافت که در صورتی که از $abcd = 0010$ به $abcd = 0110$ برویم، بیشترین تاخیر رخ خواهد داد:

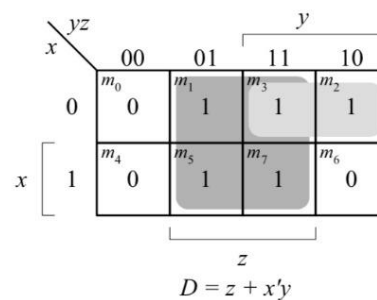
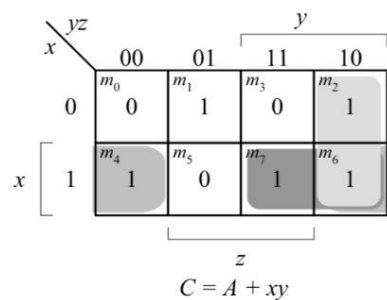
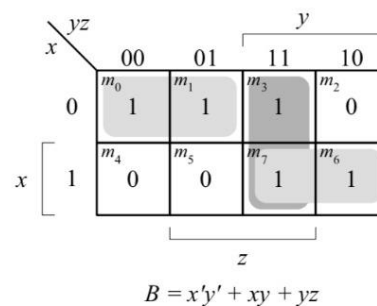
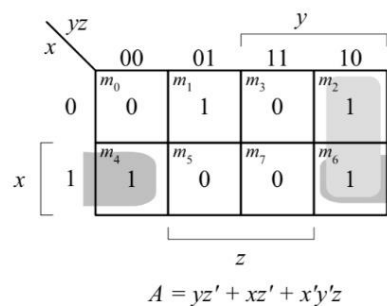


سوال ۶) جدول برنامه ریزی PAL را برای مدار زیر نشان دهید. سعی کنید ساده‌ترین PAL را طراحی کنید.

ورودی			خروجی			
x	y	z	a	b	c	d
0	0	0	0	1	0	0
0	0	1	1	1	1	1
0	1	0	1	0	1	1
0	1	1	0	1	0	1
1	0	0	1	0	1	0
1	0	1	0	0	0	1
1	1	0	1	1	1	0
1	1	1	0	1	1	1

پاسخ:

جدول کارنو عبارات خروجی به این شکل می‌باشد:



جدول PLA به صورت زیر می باشد:

AND					Outputs
Product term	x	y	z	A	
1	-	1	0	-	$A = yz' + xz' + x'y'z$
2	1	-	0	-	
3	0	0	1	-	
4	0	0	-	-	$B = x'y' + xy + yz$
5	1	1	-	-	
6	-	1	1	-	
7	-	-	-	1	$C = A + xy$
8	1	1	-	-	
9	-	-	-	-	
10	-	-	1	-	$D = z + x'y$
11	0	1	-	-	
12	-	-	-	-	

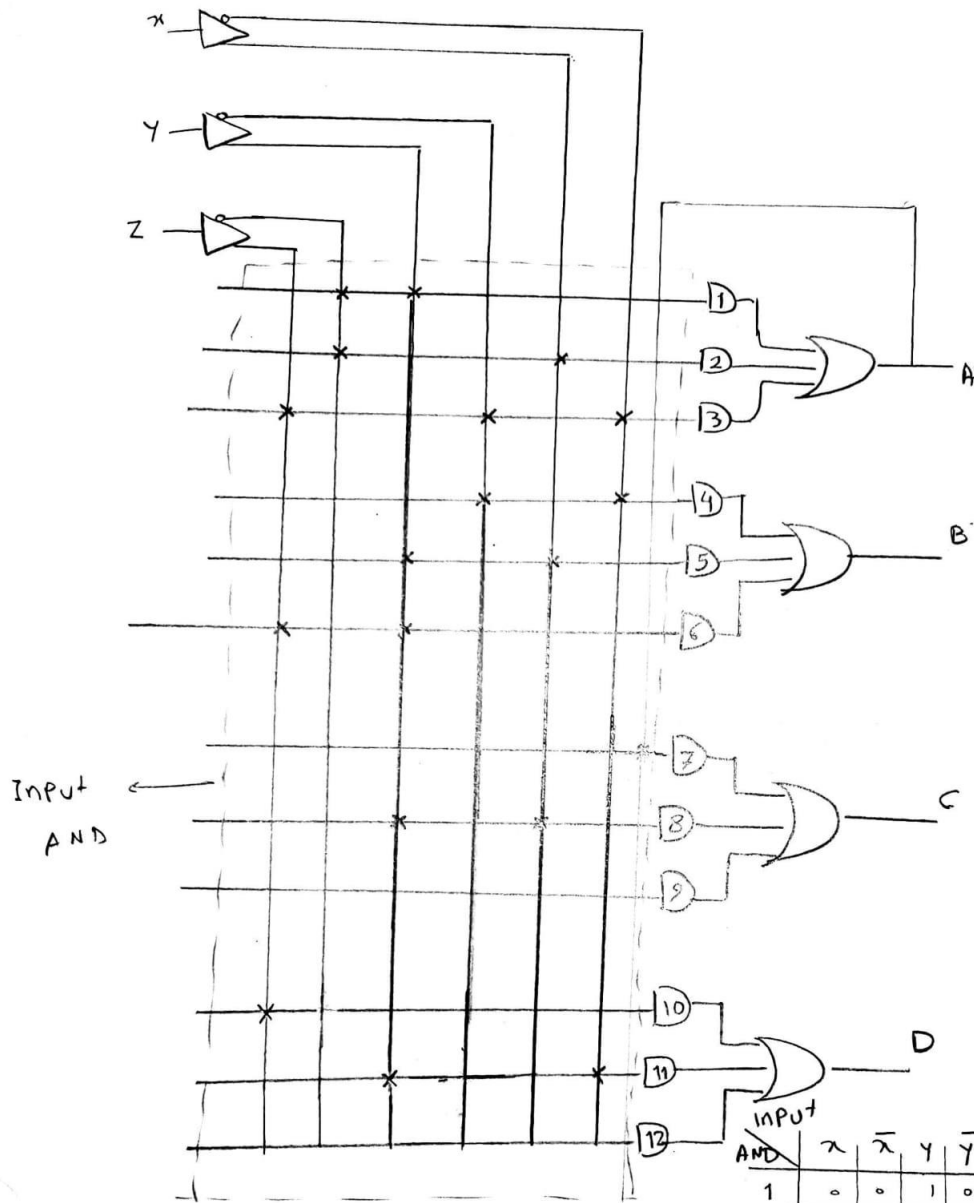
$$A = yz' + xz' + x'y'z$$

$$B = x'y' + xy + yz$$

$$C = A + xy$$

$$D = z + x'y$$

پیوست: شکل مدار برای درک بیشتر جدول فوق



	AND	x	\bar{x}	y	\bar{y}	z	\bar{z}	A
1		0	1	1	0	0	1	0
2		1	0	0	0	0	1	0
3		0	1	0	1	1	0	0
4		0	1	0	1	0	0	0
5		1	0	1	0	0	0	0
6		0	0	1	0	1	0	0
7		0	0	0	0	0	1	1
8		1	0	1	0	0	0	0
9		0	0	0	0	0	0	0
10		0	0	0	0	1	0	0
11		0	1	1	0	0	0	0
12		0	0	0	0	0	0	0

سوال ۷) با استفاده از آرایه برنامه‌پذیر PLA، ساده‌ترین مداری را طراحی نمایید که عدد سه بیتی X را دریافت کند و $X+3$ را تولید کند.

پاسخ:

ابتدا جدول درستی مدار مورد نظر را بدست می‌آوریم، سپس خروجی‌های A, B, C, D را به صورت توابعی از x, y, z بدست آورده و آنها را توسط جدول کارنو ساده می‌نماییم.

x	y	z	A	B	C	D
0	0	0	0	0	1	1
0	0	1	0	1	0	0
0	1	0	0	1	0	1
0	1	1	0	1	1	0
1	0	0	0	1	1	1
1	0	1	1	0	0	0
1	1	0	1	0	0	1
1	1	1	1	0	1	0

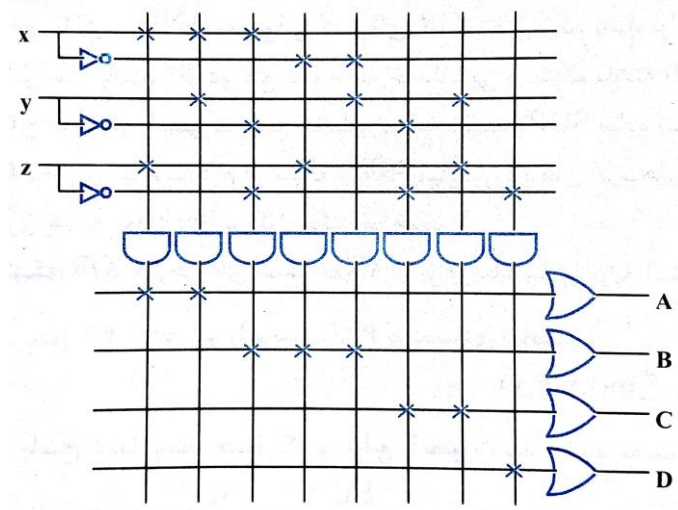
$$A(x, y, z) = \sum m(5, 6, 7) = xz + xy$$

$$B(x, y, z) = \sum m(1, 2, 3, 4) = xy'z' + x'z + x'y$$

$$C(x, y, z) = \sum m(0, 3, 4, 7) = y'z' + yz$$

$$D(x, y, z) = \sum m(0, 2, 4, 6) = z'$$

حال از میان جمله‌های ضربی بدست‌آمده جمله‌های غیر تکراری و تکراری‌ها، فقط یک بار، را توسط آرایه AND تولید می‌کنیم. در مرحله آخر با برقراری اتصالات در شبکه OR، از خروجی‌های شبکه AND برای پیاده‌سازی توابع A, B, C, D استفاده می‌نماییم.



توجه: برای ساده سازی بیشتر مدار می توان به جای B از مکمل آن استفاده کرد، در اینصورت B' به صورت $B' = x'y'z' + xy + xz$ خواهد شد و دو جمله مشترک با A خواهد داشت. بنابراین استفاده از سیگنال های مشترک مدار را ساده تر خواهند کرد.

سوال ۸) با استفاده از تعدادی ROM با اندازه 32×8 با یک ورودی فعال ساز و یک دیکدر یک ROM با اندازه 128×32 طراحی کنید.

پاسخ:

در این سوال اشتباه تایپی رخ داده و هدف سوال ایجاد یک ROM با اندازه 128×8 بوده است. جواب سوال برای حالت درست به این شکل است :

