

## نمونه سوال امتحان میان ترم

توجه: در تمام مسائل، در صورتی که ساده‌ترین جواب را به دست نیاورید از شما نمره کسر خواهد شد.

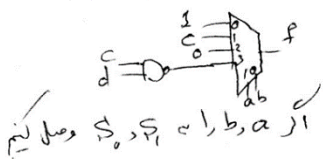
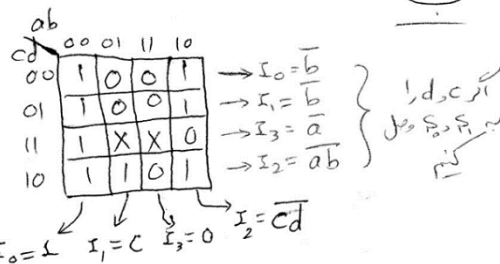
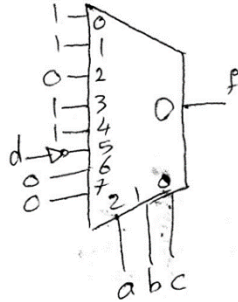
۱. تابع  $f(a,b,c,d) = \sum m(0,1,2,3,6,8,9,10) + d(7,15)$  را با روش‌های زیر طراحی و شکل مدار را رسم کنید.

الف با استفاده از یک 8x1 MUX (سه خط آدرس).

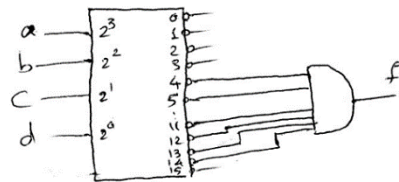
ب با استفاده از یک 4x1 MUX (دو خط آدرس).

ج با استفاده از دیکودر با خروجی‌های active low.

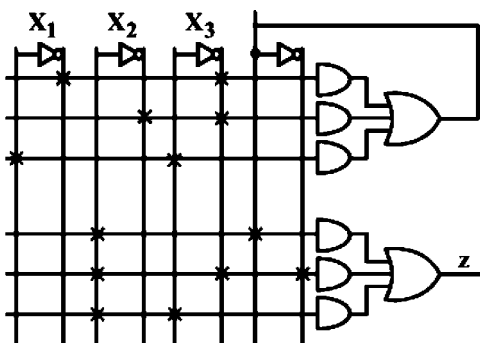
a	b	c	d	f
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	X
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	X



$$f = \prod M(4,5,11,12,13,14), d(7,15)$$



راه دیگر: خذی‌های (0,1,2,3,6,8,9,10) را با م NAND کنیم.

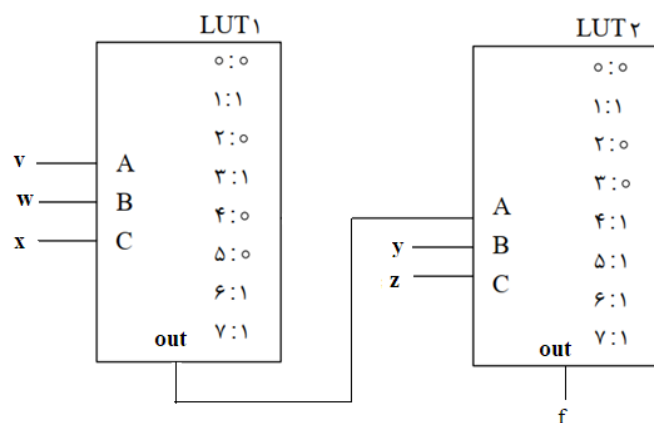


۲. PAL مقابل چه تابعی را پیاده‌سازی می‌کند؟ تابع را تا حد امکان ساده کنید.

جواب:

$$Z = x1'x2x3' + x1x2x3' + x2x3 = x2$$

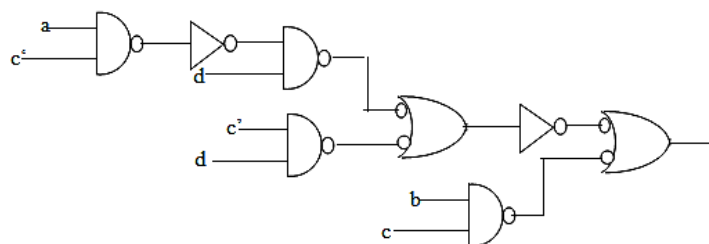
۳. مدار زیر دو LUT: Look-Up Table (می‌توانید فرض کنید که جدول جستجوی یک ROM است). ورودی A پر ارزش‌ترین ورودی است و در هر LUT مقدار حافظه‌ی آن نوشته شده (به ترتیب ۰ تا ۷). خروجی f چه تابعی است؟



جواب: خروجی LUT اول عبارت است از  $out_1 = vw + v'x$

در نتیجه، خروجی نهایی عبارت است از:

$$f = (vw + v'x) + y'z$$



۴. مدار مقابل را در نظر بگیرید. چرا در این مدار مخاطره (هazard) وجود دارد؟

با اضافه کردن کمترین تعداد گیت به مدار مخاطره را از بین ببرید.

از ورودی d دو مسیر به خروجی داریم اما این دو مسیر هم تاخیرند. پس

برای این ورودی هازارد نداریم. اما از c بیش از یک مسیر به خروجی با

تاخیرهای متفاوت موجود است. ورودیهای کنترل کننده این مسیرها b

و d هستند. پس باید یک گیت bd به مدار اضافه شود. اگر از جدول کارنو هم استفاده کنیم باز به همین نتیجه خواهیم رسید.

۵. یک مدار با سه ورودی a, b, c و خروجی out در منطق مثبت تابع  $out = f(a, b, c) = ab + c$  را پیاده سازی می کند.

این مدار در منطق منفی چه تابعی را پیاده سازی می کند؟

جواب: برای تبدیل منطق مثبت به منطق منفی، باید هم متغیرها را مکمل کنیم و هم خود تابع را. لذا:

$$out = g(a, b, c) = f(a', b', c') = (a'b' + c')' = (a+b).c$$

۶. الف می خواهیم مداری به شرح زیر طرح کنیم. ورودی اصلی مدار عدد سه بیتی  $A = a_2a_1a_0$  است که در خروجی، مکمل آن به صورت  $C = c_2c_1c_0$  حساب می شود. مدار یک ورودی کنترلی b دارد. اگر  $b = 1$  باشد، در خروجی، مکمل یک (one's complement) حساب می شود و اگر  $b = 0$  باشد،

مکمل دو (2's complement). تابع مربوط به خروجی  $c_2$  را به دست آورید و شکل مدار را رسم کنید.

ب برای حالتی که تعداد بیت های ورودی زیاد باشد (مثلا ۱۶ بیت)، مدار را رسم کنید.

جواب: الف- با کشیدن جدول کارنو، به دست می آید:

$$c_2 = a_2'a_0 + a_2'b + a_2'a_1 + a_2a_1'a_0'b' = (a_2' + a_1'a_0'b')(a_2 + a_1 + a_0 + b)$$

ب-

