



دانشکده مهندسی کامپیوتر

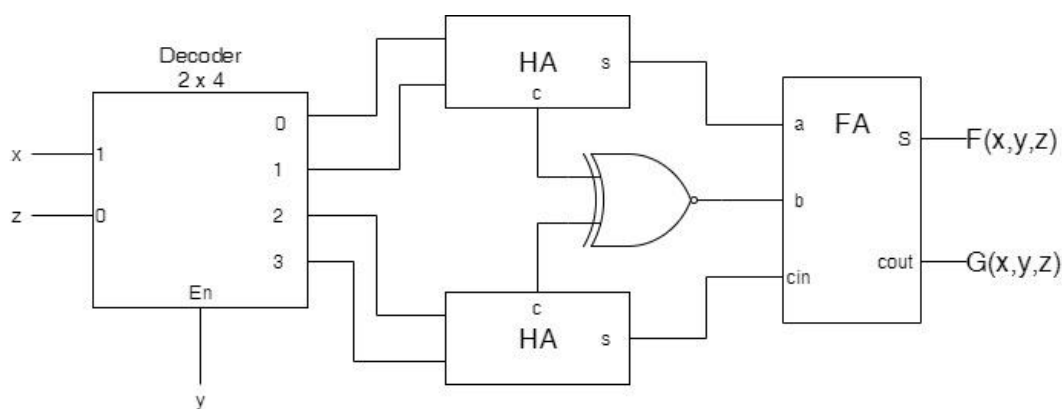
به نام خدا
تمرین چهارم درس مدارهای منطقی
نیم سال دوم ۹۸-۹۹
موعد تحویل: ۹۹/۱/۲۶

مدرسین: دکتر حسابی،
دکتر همت یار،
دکتر ارشدی

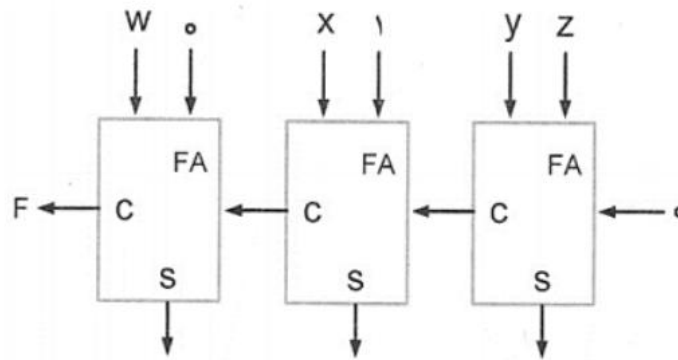
دانشجویان گرامی در صورت داشتن هرگونه سؤال در مورد تمرین می توانید به آدرس زیر ایمیل بزنید.

hoda.sadeghzade@gmail.com

- تنها با استفاده از ۴ عدد دیکودر ۳ به ۸ با ورودی enable و یک دیکودر ۲ به ۴ با ورودی enable، یک دیکودر ۵ به ۳۲ با ورودی enable طراحی کنید.
- توابع F و G را بیابید.



- تابع زیر را با استفاده از یک دیکودر ۳x۸ و با حداقل گیت های اضافی طراحی کنید.
- $F(a_2, a_1, a_0) = \sum m(0, 3, 4, 6, 7)$
- با استفاده از تعداد مورد نیاز مدارهای half adder و MUX، مداری طراحی کنید که قدر مطلق یک عدد باینری ۴ بیتی را در سیستم مکمل ۲ تولید کند. فرض کنید نقیض ورودی ها را نیز در دسترس داریم.
- می خواهیم مداری طراحی کنیم که یک عدد ۴ بیتی $A = a_3a_2a_1a_0$ را بگیرد و اگر A مضرب ۲ یا ۳ بود، خروجی آن یک شود. (صفر مضرب همه اعداد است و فرض کنید مکمل هر بیت ورودی را نیز داریم). اگر علاوه بر مدارهای ذکر شده به گیت اضافه نیز نیاز است، می توانید از آن استفاده کنید اما مدار باید تا حد امکان ساده باشد.
- الف) این مدار را با استفاده از یک مولتی پلکسر ۸ ورودی (۳ خط آدرس) طراحی کنید.
ب) این مدار را با استفاده از یک مولتی پلکسر ۴ ورودی (۲ خط آدرس) طراحی کنید.
ج) این مدار را با استفاده از گیت های با حداکثر دو ورودی طراحی کنید.
- مداری شامل سه تمام جمع کننده مطابق شکل زیر ساخته شده است. تابع F را بر حسب ورودی ها بدست آورید.



۷. تابع $F(a, b, c, d) = \sum m(0, 1, 2, 3, 6, 8, 9, 10) + d(7, 15)$ را در نظر بگیرید. تابع را با استفاده از یک دیکودر با خروجی active low و با حداقل گیت‌های اضافی رسم کنید.