مدرس: دکتر بیات سرمدی

طراحی سیستمهای دیجیتال دانشکده کامپیوتر

توضيحات مهم

- برای سوالات تشریحی یک فایل pdf بارگذاری نمایید.
- در فایلهای مربوط به یک سوال، دو ماژول با نام یکسان تعریف نکنید.
 - نام ماژولها و پورتها را دقیقا مانند صورت سوال تعریف کنید.
- در تعریف ماژولها غیر از مواردی که صراحتا ذکر شدهاست از تاخیر استفاده نکنید.
 - ابهامات را در کوئرا مطرح نمایید.

تمرين ٣ _____ ____ ____

۱- الف) توابع (Functions) و وظايف (Tasks) در وريلاگ چه تفاوتهايي دارند؟ (۴مورد)

ب) آیا در توابع وریلاگ امکان پیادهسازی توابع بازگشتی وجود دارد؟ اگر بله توضیح دهید.

پ) اگر یک task را بدون حالت automatic ایجاد کنیم درصورت فراخواندن همزمان آن از مکانهای مختلفی در برنامه چه مشکلی می تواند ایجاد شود؟ توضیح دهید.

Y الف) یک تابع وریلاگ (function) بنویسید که با دریافت یک وکتور N بیتی، مکمل دوم آن را محاسبه کند. تـابع را بـه نحوی پیادهسازی کنید که صدا کردن آن به شکل (input_vector, length) صورت بگیرد که در آن romplement_two (input_vector, length) عدد داده شده و length تعداد بیتهای آن است. می توانید N را به عنوان یک پارامتر گلوبال فرض کرده و از آن استفاده کنید. پیاده سازی خود را با یک روش بیت به بیت و با استفاده از حلقه صورت دهید.

ب) ماژول تستی بنویسید که به ازای ورودیهای مختلف عملکرد تابع نوشته شده را تست کند. کدها و شکل موجهای به دست آمده را گزارش کنید.

Y- ورودی X بیتی X را در نظر بگیرید. ماژولی با استفاده از توصیف رفتاری بنویسید که رفتار آن به این نحو باشد که شماره پرارزش ترین بیت X که X میباشد را در خروجی X نشان دهد، در صورتی که X صفر باشد باید خروجی X باید مقدار X را نمایش بدهد. (توجه کنید در برای مثال در صورتی که ورودی X مقدار X و یا X را داشته باشد خروجی X باید مقدار X را نمایش بدهد. (توجه کنید در مدار شما هیچ latch ای به وجود نیاید در غیر این صورت حتی در صورت کسب امتیاز کامل داوری نمره از دست خواهید داد.) تعریف مدارتان باید به شکل روبرو باشد.

```
module first_one(A, Y, NONE);
input wire [ 7 : 0 ] A;
output reg [ 2 : 0 ] Y;
output reg NONE;
```

(ادامه در صفحهی بعد)

تمرين ٣ _____ ____ ____

۴- یکی از عملیاتهای پرهزینه در رمزنگاری، عمل ضرب با اندازههای ورودی بزرگ میباشد. در صورتی که این ضربها به صورت ترکیبی و در یک کلاک انجام شوند، فرکانس مدار به شدت افت میکند. به این منظور، سازندگان بوردهای FPGA، صورت ترکیبی و در یک کلاک انجام شوند، فرکانس مدارات خود قرار میدهند (برای مثال DSP48E در بوردهای شرکت Xilinx واحدهای از پیش طراحی شدهای را بر روی مدارات خود قرار میدهند (برای مثال که میتوانند ضربهای با اندازه کوچک (مثلا ۱۷ در ۲۴ بیت) را با فرکانس بالایی به صورت ترکیبی و در یک کلاک انجام دهند. بنابراین راهکار اصلی برای انجام ضربهای بزرگ، شکستن آنها به ضربهای کوچکتر و انجام آنها با استفاده از این واحدها میباشد.

در این تمرین شما باید با استفاده از یک ضربکننده ۳۲ بیتی ترکیبی که کد آن دراختیارتان قرار می گیرد یک ضربکننده با طول ورودی N (مضربی از ۳۲) و خروجی به طول 2N بیت را پیاده سازی می کنید. به این نکته دقت کنید که تنها مجاز به یک بار استفاده از ضرب کننده ۳۲ بیتی در کد خود هستید و طبیعتا در هر کلاک یک ضرب انجام می دهید تا همه ضربها بر روی آن انجام شوند. از زمانی که ورودی start یک شود، ورودی های ضرب معتبر هستند و می توانید ضرب را آغاز کنید و به محض آماده شدن خروجی، سیگنال ready را ۱ کنید.

سرخط ماژول طراحی شده به شکل زیر است.

```
مهم: توجه داشته باشید که کد شما باید قابل سنتز باشد
```

```
module multiplier(clock, start, in1, in2, ready, out);
parameter N = 128;
input clock, start;
input [N-1:0] in1, in2;
output reg ready;
output reg [2*N-1:0] out;
```