

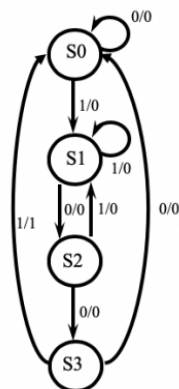
توضیحات مهم

- برای سوالات تشریحی یک فایل pdf بارگذاری نمایید.
- در فایل‌های مربوط به یک سوال، دو ماژول با نام یکسان تعریف نکنید.
- نام ماژول‌ها و پورت‌ها را دقیقاً مانند صورت سوال تعریف کنید.
- در تعریف ماژول‌ها غیر از مواردی که صراحتاً ذکر شده‌است از تاخیر استفاده نکنید.
- ابهامات را در کوئرا مطرح نمایید.

۱- یک شمارنده افزایشی با سرخط زیر را در نظر بگیرید. در صورتی که ورودی gray یک باشد، شمارنده به صورت gray code می‌شمارد و در غیر این صورت شمارش به صورت معمولی انجام می‌شود. با استفاده از توصیف رفتاری کد وریلاگی بنویسید که عملکرد آن را پیاده‌سازی کند.

```
module counter(reset, gray, clock, out);
    input reset, gray, clock;
    output reg [3:0] out;
```

۲- شکل زیر مربوط به FSM یک شناسایی‌کننده رشته است. کد وریلاگ این ماشین را پیاده‌سازی کنید و مشخص کنید که این کد چه رشته‌ای به صورت هم‌پوشان یا غیرهم‌پوشان شناسایی می‌کند. ورودی و خروجی همانند سوال قبل است.



کد خود را در چنین ماژولی پیاده‌سازی کنید.

```
module sd_mealy(input clk,
                input reset,
                input in,
                output out);
```

(ادامه‌ی سوالات در صفحه‌ی بعد)

۳- در نظر داشته باشید که پیاده‌سازی این مسئله و مسائل مشابه، ساده است اما برای اینکه یک احساس نسبی از کاربردهای واقعی داشته باشید، در قالب واقعی تعریف مسئله می‌شود.

در این مدار شما باید معتبر بودن یا نبودن یک کلید را مشخص کنید. فرض کنید که شما به عنوان شخص B قصد برقراری ارتباط با شخص A بر روی بستر اینترنت را دارید. دو طرف برای اینکه یکدیگر را احراز هویت کنید لازم است تا کلیدی را که از قبل بین خود به اشتراک گذاشته‌اید را برای یکدیگر ارسال کنید. حالتی را در نظر بگیرید که می‌خواهید کلید ارسالی از شخص A را دریافت کنید و با کلید خود مقایسه کنید. به این منظور شخص A ابتدا سیگنال start را فعال و پس از آن کلید خود را در قالب کلمات ۳۲ بیتی in برای شما ارسال و پس از اتمام، سیگنال start را صفر می‌کند. در هر کلاک که start مقدار یک دارد، ورودی in یک کلمه ۳۲ بیتی جدید است به عبارتی بعد از N کلاک متوالی باید N کلمه خوانده شود.

شما باید اولین تا آخرین این کلمات دریافتی را ذخیره کنید تا پس از کامل شدن، با کلیدی که در اختیار دارید مقایسه کنید. (دقت کنید که ترتیب ارسال کلمات از بخش کم‌ارزش خواهد بود) پس از کامل شدن کلید دریافتی، آن را با کلید که دارید و به عنوان ورودی key در اختیار شما خواهد بود مقایسه کنید، سیگنال ready را به معنای آماده بودن نتیجه مقایسه یک کرده، نتیجه مقایسه را به عنوان خروجی valid و کلیدی که دریافت کرده‌اید را به عنوان خروجی out اعلام کنید.

```
module key_checker(clock, reset, start, in, key, ready, valid, out);
    parameter N = 32;
    parameter W = 32;
    parameter M = N*W;

    input clock, reset, start;
    input [W-1:0] in;
    input [M-1:0] key;

    output reg ready, valid;
    output reg [M-1:0] out;
```