Κωνσταντίνος Ιωάννου

AM:03119840 6° Εξάμηνο 2021-2022

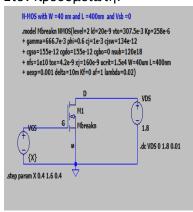
Ηλεκτρονική ΙΙ -2η Σειρά Ασκήσεων

I. MOS ΣΤΟ LTSPICE

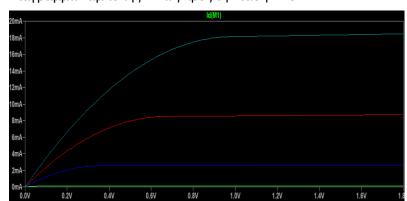
1. ΑΣΚΗΣΕΙΣ MONTEΛΟΥ MOS ΣΤΟ LTSPICE

1)Σχεδιάστε την καμπύλη ID ως προς VDS, με VDS από 0 μέχρι 1.8 V με βήμα 0.01 V, για VGS = 0.4, 0.8, 1.2 και 1.6 V. Τι παρατηρείτε;

Στον προσομοιωτή:



Διάγραμμα καμπύλης ID ως προς την τάση VDS:

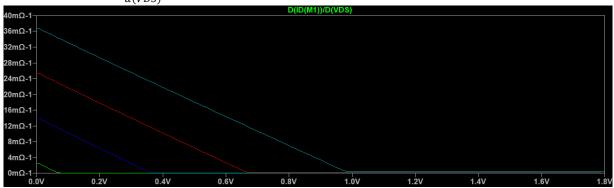


Όπως παρατηρούμε από το παραπάνω διάγραμμα για κάθε τιμή της VGS το ID ξεκινάει από το 0 και αυξάνεται με έναν ρυθμό εώς μια τιμή της VDS όπου έχουμε κορεσμό του ID καθώς αυτό παραμένει σταθερό για αύξηση της VDS. Μάλιστα βλέπουμε ότι καθώς αυξάνεται η τιμή του VGS αυξάνεται αρκετά πιο απότομα το ρεύμα κορεσμού ID καθώς και η τάση VDS που το ID σταθεροποιείται .Πιο συγκεκριμένα έχουμε

- VGS = 0,4V -> IDmax = 93.6 μA και έχουμε κορεσμό για VDS = 42mV
- VGS = 0,8V -> IDmax =2,55 mA και έχουμε κορεσμό για VDS =340mv
- VGS =1,2V -> IDmax = 8,46 mA και έχουμε κορεσμό για VDS =600mV
- VGS = 1.6V ->IDmax = 18 mA και έχουμε κορεσμό για VDS = 950 mV

2)Από τα αποτελέσματα του παραπάνω ερωτήματος, σχεδιάστε την καμπύλη του gd προς VDS.

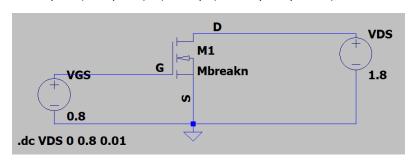
Από τον τύπο $gd=rac{d(ID)}{d(VDS)}$ έχουμε το ζητούμενο



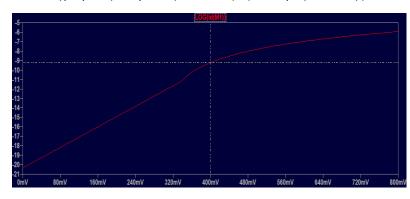
Όπως φαίνεται η gd μειώνεται όσο αυξάνεται η VDS μέχρι που σε ένα σημείο τείνει στο μηδεν αν και με την αύξηση της VGS.

3)Για VDS = 1.8 V σχεδιάστε την καμπύλη LOG(ID) ως προς VGS, με VGS από 0 μέχρι0.8 V με βήμα 0.01 V. Τί παρατηρείτε; (Vt = 0.4 V ->τάση κατωφλίου περίπου για N-MOS).

Κάνουμε τις απαραίτητες αλλαγές στον προσομοιωτή:



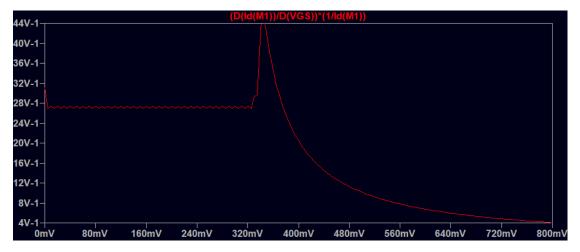
Οπότε έχουμε την καμπύλη του LOG(ID) συναρτήσει τάσης VGS:



Παρατηρούμε ότι αρχικά όσο η VGS < Vτ =400 mV ο λογάριθμος Log(Id) είναι σχεδόν γραμμικός καθώς βρισκόμαστε στην ασθενής αναστροφή ενώ στην συνέχεια που η VGS > Vτ πηγαίνουμε αρχικά στην μέτρια αναστροφή όπου χάνεται η γραμμικότητα και τελικά για ακόμη υψηλότερες τιμές της τάσης στην ισχυρή αναστροφή όπου προσεγγίζει την εκθετική .Φυσικά όσο πηγαίνουμε σταδιακά από την ασθενής στην ισχυρή αναστροφή αυξάνεται και η τιμή του λογαρίθμου.

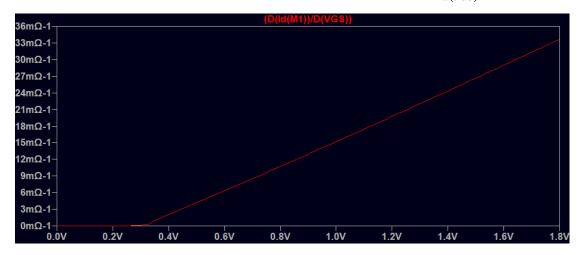
4)Από τα αποτελέσματα του ερωτήματος 3, σχεδιάστε την κανονικοποιημένη καμπύλη gm/ID ως προς VGS.

Από τον τύπο
$$gm=rac{d(\mathit{ID})}{d(\mathit{VGS})}$$
 έχουμε το ζητούμενο $rac{gm}{\mathit{ID}}=rac{d(\mathit{ID})}{\mathit{ID}*d(\mathit{VGS})}$



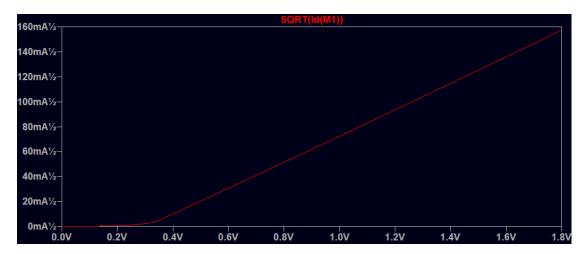
5)Για VDS = 1.8 V σχεδιάστε την καμπύλη gm ως προς VGS, με VGS από 0 μέχρι 1.8 V με βήμα 0.01 V. Τί παρατηρείτε ;

Αρχικά αλλάζουμε την μέγιστη τιμή που θα φτάσει η VGS (.dc VGS 0 1.8 0.01).Τρέχουμε λοιπόν στο LTSPICE και καταλήγουμε στη παρακάτω καμπύλη. ($gm=\frac{d(ID)}{d(VGS)}$)



Παρατηρούμε ότι όταν η VGS ξεπεράσει την τάση κατωφλίου 0,4 V η σχέση ανάμεσα στην gm και στην VGS είναι γραμμική και μάλιστα με αύξηση της VGS έχουμε αύξηση της gm.

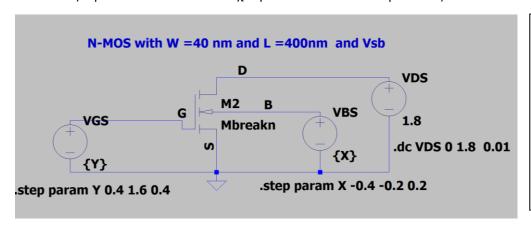
6)Για VDS = 1.8 V σχεδιάστε την καμπύλη SQRT(ID) ως προς VGS, με VGS από 0 μέχρι 1.8 V με βήμα 0.01 V. Τί παρατηρείτε;



Παρατηρούμε ομοίως με πριν ότι για VGS>Vτ=0,4V , η \sqrt{ID} έχει σχεδόν γραμμική εξάρτηση από VGS. Το οποίο μοιάζει θεωρητικά λογικό καθώς στη μέτρια αναστροφή για VGS κοντά στην Vτ έχουμε σχεδόν γραμμική συμπεριφορά και σταδιακά πάμε προς την εκθετική για ισχυρή αναστροφή.

7)Για VSB = 0.2 και 0.4 V, σχεδιάστε την καμπύλη ID ως προς VDS, με VDS από 0 μέχρι 1.8 V με βήμα 0.01V, για VGS = 0.4, 0.8, 1.2 και 1.6 V. Τί παρατηρείτε σε σχέση με τα αποτελέσματα του ερωτήματος 1;

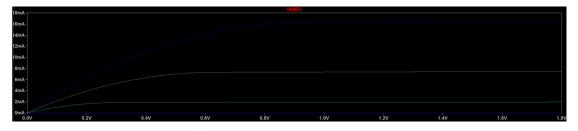
Εδώ αλλάζουμε το N-MOS ώστε να έχουμε στο transistor 4 ακροδέκτες πλέον:



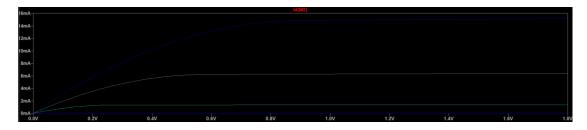
Κώδικας για ορισμός παραμέτρων του transistor ίδιος με πριν. Δηλαδή

+ gamma=666.7e3 phi=16 cj=1e3 cjs=134e12 + cps=155e-12 cpto=155e-12 cpto=1 sibe=1 lite18 + cps=155e-12 cpto=155e-12 cpto=1 sibe=1 lite18 + cps=155e-12 cpto=1 sibe=1 cpto=1 lite18 + cps=1 lite18 cpto=1 lite18

Έχουμε λοιπόν για Vsb = 0.2V



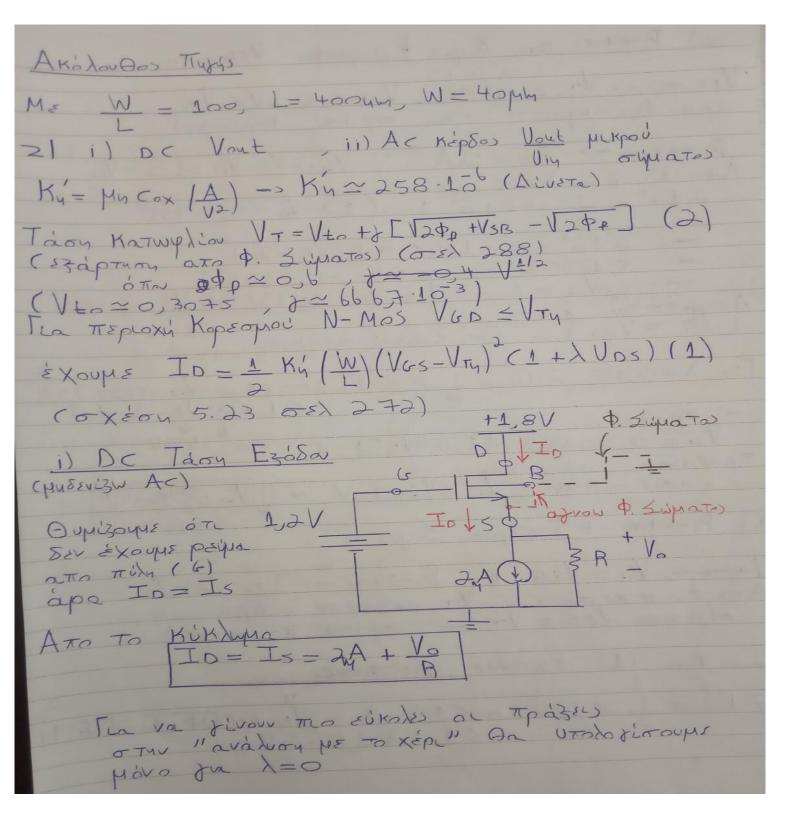
Ομοίως για Vsb = 0,4 V

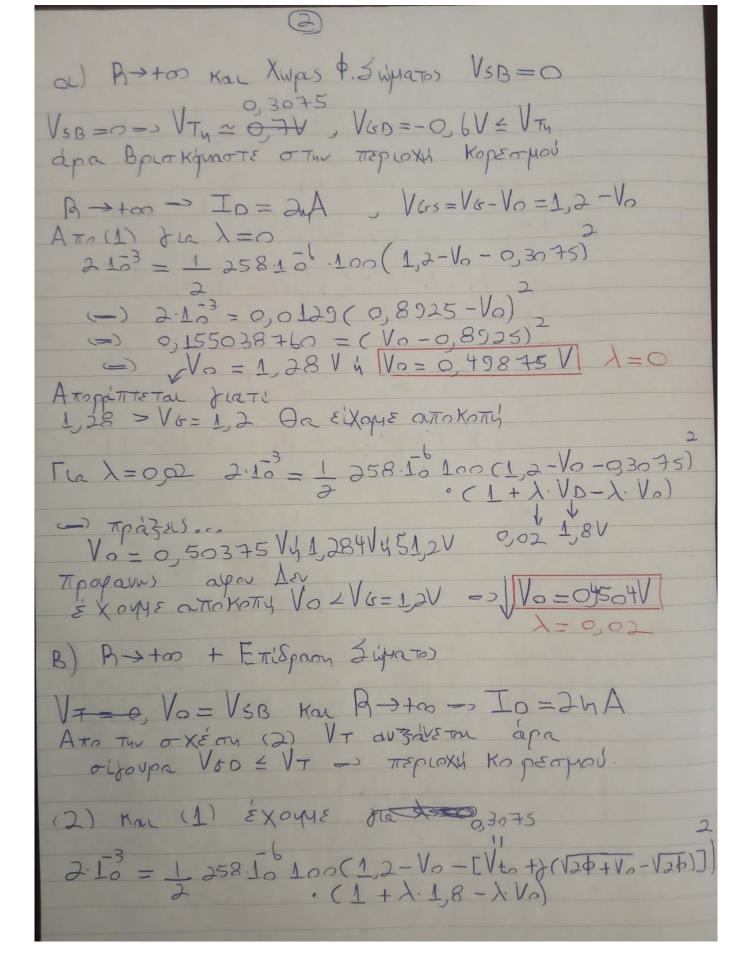


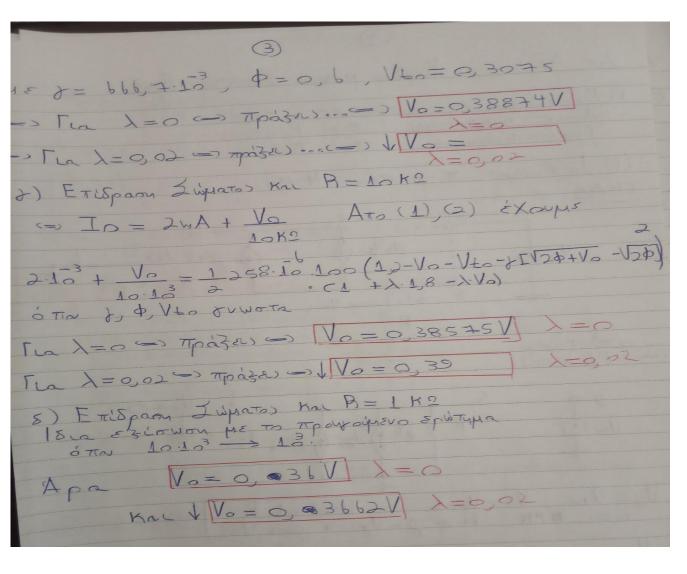
Αρχικά παρατηρούμε ότι με αύξηση της Vsb το ρεύμα κορεσμού Id αυξάνεται ενώ όσο αφορά το **ερώτημα (1) σε αυτήν την περίπτωση είχαμε γενικά μεγαλύτερο ρεύμα κορεσμού**. Καθώς εδώ έχουμε για VGS =1 .6V ID περίπου 16 ή 14 mA ενώ στο παράδειγμα (1) με το τρίθυρο N-MOS για VGS =1 .6V έχουμε ID περίπου 18 mA.

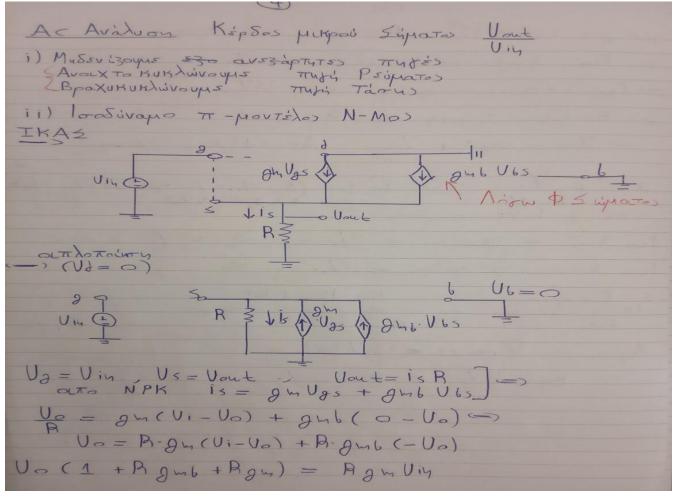
2. ΑΚΟΛΟΥΘΟΣ ΠΗΓΗΣ

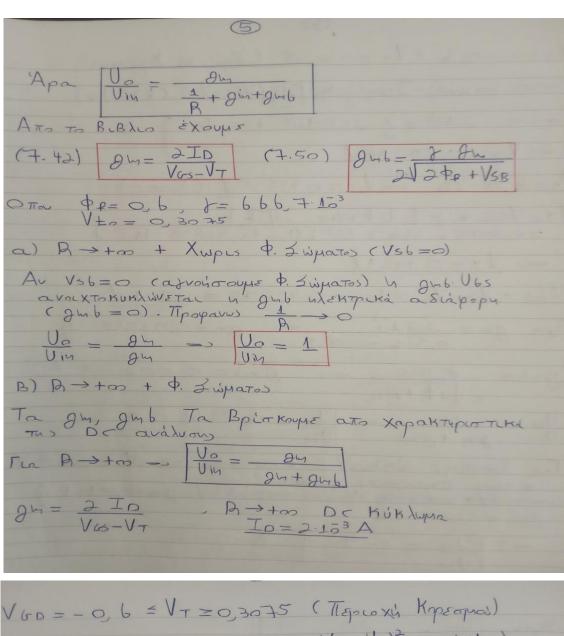
Αρχικά θα ασχοληθούμε με την θεωρητική ανάλυση του κυκλώματος:











```
2) A=10K2 + 4. Signatos
Io = 2:10 A + Vs => Io = 2,04 mA
VSB=VS-VB V0=0,38575V (X=0)
V_{T} = 0,3075 + 6667.53 [V1,2+0,3857 - V1,2]
V65 = 1,2-0,38575 = 0,814V
Apa gm= 2 Io => gm=0,0103 A
2 /2 + + V sa = 0,0027 A
Vo = Jm = 0,786 \=0
The to Katallylo Von Bpioth epicher grain Jun 2=0,02
δ) A = 1 K2 + Φ. Σύματος

Ομοίως με το (χ) 10 κ2 → 1 Κ2

και VSB = Vo = 0, €36 V = V5 (λ = 0)
Apa ID = 2.10^3 + V_5 = 5 ID = 2,036 mA

V_{55} = 1,2 - 0,036 = 0,84V
   VT=0,41 VT=0,4098V
```

gm = 0,00945 Å, gnb = 0,02522 Å

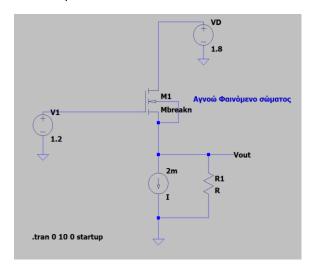
Ve = gm = Va = 0,7284

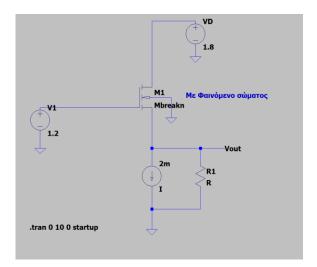
Vin = 1 + gh + ghb

Vin = 0,7284

Vin = 0,

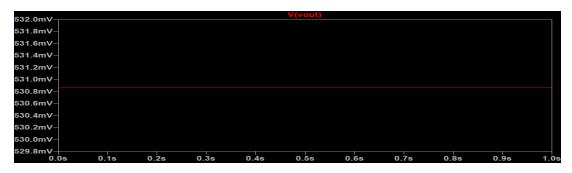
Ανάλυση στο LTSPICE:



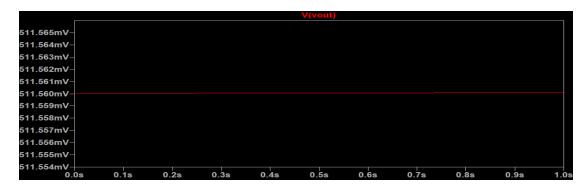


DC Τάση εξόδου Vout (VS)

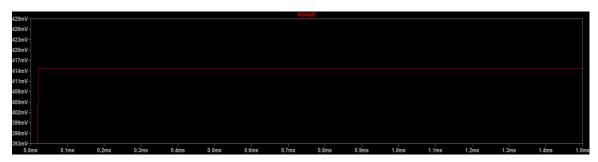
- a) $R \to \infty$ και Χωρίς Φαινόμενο Σώματος (παίρνουμε αντίσταση R =1G)
- Για λ=0 έχουμε **Vout= 530,82 mV**



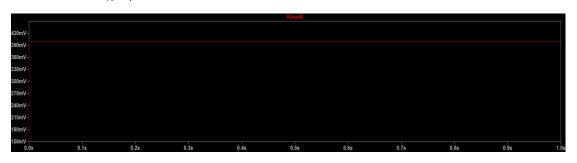
• Για **λ=0.02** έχουμε **Vout = 512mV**



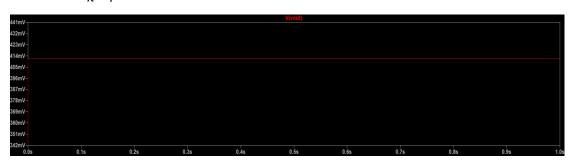
- b) $R \to \infty$ και με Επίδραση φ. Σώματος
- Για λ=0 έχουμε Vout= 415 mV



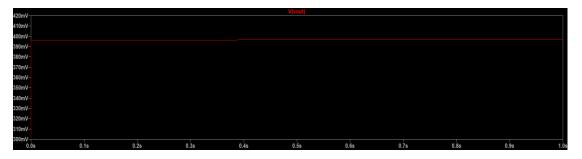
• Για <mark>λ=0.02</mark> έχουμε **Vout = 394mV**



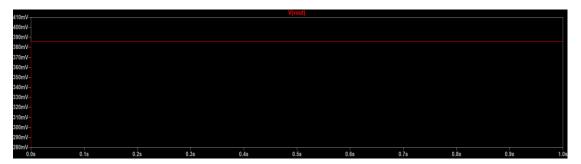
- c) $R=10k\ Ohm$ και με Επίδραση φ. Σώματος
- Για λ=0 έχουμε Vout= 413 mV



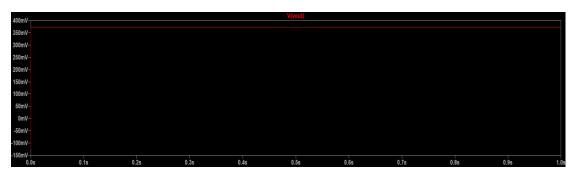
• Για λ=0.02έχουμε **Vout= 395 mV**



- d) $R=1k\ Ohm$ και με Επίδραση φ. Σώματος
- Για λ=0 έχουμε Vout= 385 mV

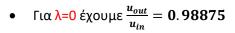


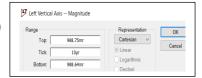
• Για λ=0.02 έχουμε **Vout= 371mV**

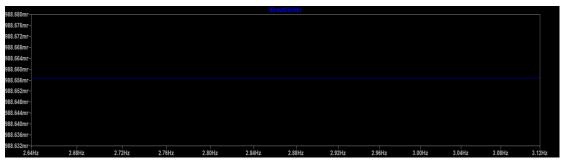


ΑC Κέρδος $\frac{u_{out}}{u_{in}}$ μικρού σήματος

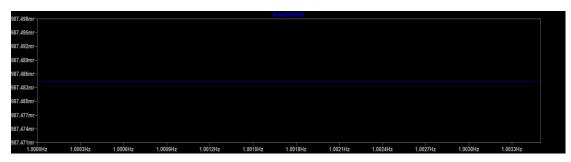
a) $R \rightarrow \infty$ και Χωρίς Φαινόμενο Σώματος (παίρνουμε αντίσταση R =1G)



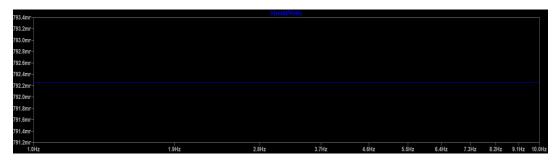




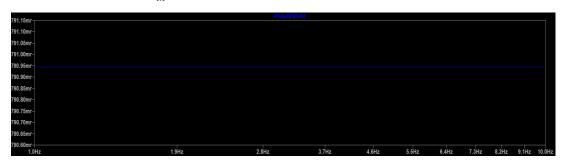
• Για λ =0.02 έχουμε $\frac{u_{out}}{u_{in}} = 0.98749$



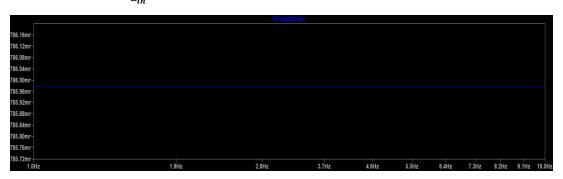
- b) $R \to \infty$ και Με Φαινόμενο Σώματος
- Για λ =0 έχουμε $\frac{u_{out}}{u_{in}} = 0.7923$



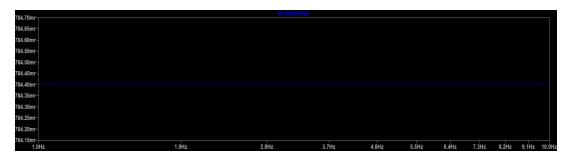
• Για λ =0.02 έχουμε $\frac{u_{out}}{u_{in}} = 0.7909$



- c) $R=10k\ Ohm$ και Με Φαινόμενο Σώματος
 - ullet Για λ =0 έχουμε $rac{u_{out}}{u_{in}}=0.7851$

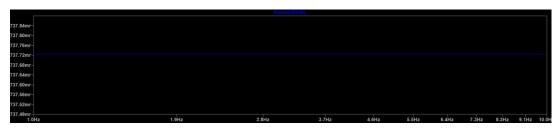


ullet Για λ =0.02 έχουμε $rac{u_{out}}{u_{ln}}=\mathbf{0}.7844$

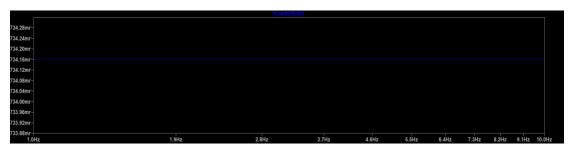


d) $R = 1k \ Ohm$ και Με Φαινόμενο Σώματος

• Για
$$\lambda = 0$$
 έχουμε $\frac{u_{out}}{u_{in}} = 0.73772$



• Για λ =0.02 έχουμε $\frac{u_{out}}{u_{in}} = 0.73416$

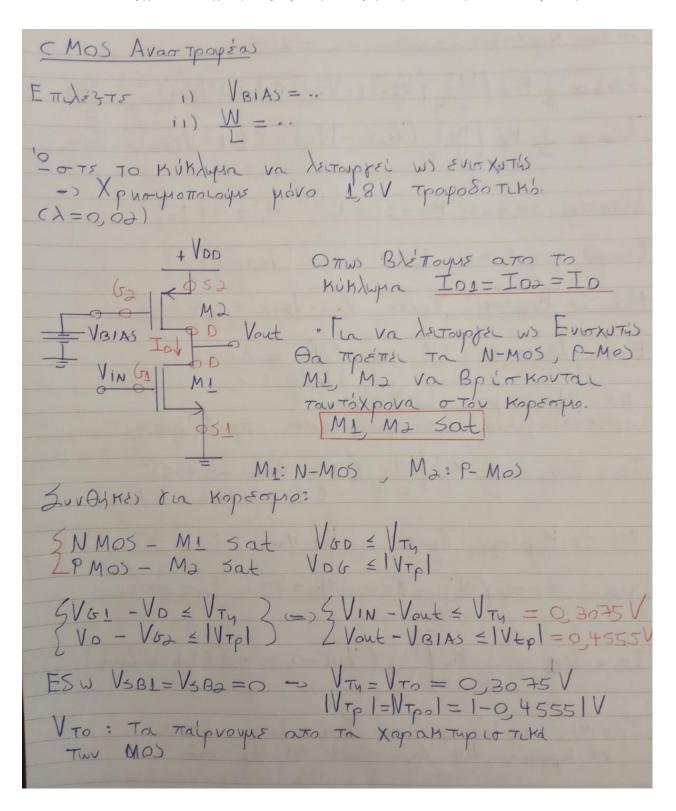


Συμπεράσματα: Αν και οι Θεωρητικές τιμές διαφέρουν κατά ένα ποσοστό με τις τιμές του VOUT και του κέρδους που βρήκαμε στο Ltspice παρατηρούμε ότι και στις δύο περιπτώσεις (θεωρητική ανάλυση και προσομοίωση) βγάζουμε τα ίδια συμπεράσματα.

- Συγκεκριμένα αν αγνοήσουμε το φαινόμενο Σώματος και για φαινομενικά άπειρη αντίσταση έχουμε την μεγαλύτερη DC τιμή της VOUT και κέρδος κοντά στην μονάδα.
- ΙΙ. Στην συνέχεια με την επίδραση του φαινόμενου σώματος και όσο μειώνουμε την αντίσταση έχουμε ότι τόσο η DC τιμή VOUT όσο και το κέρδος μειώνονται .
- Τέλος όσο αφορά την διαμόρφωση μήκους καναλιού λ ,όταν την αγνοούμε έχουμε καλύτερο κέρδος και μεγαλύτερη τάση εξόδου ενώ όταν την λαμβάνουμε υπόψιν μας απομακρυνόμαστε από την ιδανική κατάσταση και έχουμε μείωση VOUT και Κέρδους.

3. CMOS Αναστροφέας.

Αρχικά θα ασχοληθούμε με την θεωρητική ανάλυση του κυκλώματος:



```
ID1 = 1 Kή (W) (Voisi-Vin) C1 + λ Voss) J ID1

ID2 = 1 Kή (W) (Voisi-Vin) C1 + λ Voss) J ID2

Δίνονται επίσης Κή=258.10 Κή=94.10 
Εχουμε Τραροδοπκό 1,8V οπότε Vop=1,8V

• Μα Σε Κορεσμό Τρέπει Vout Voias = 0,4555V (1)

Έστω Voias = 0, +V και (W) = 100

με We toum, Le toony γ
εμνπνεύσμένα απο προηρούμενα τραδείγματα

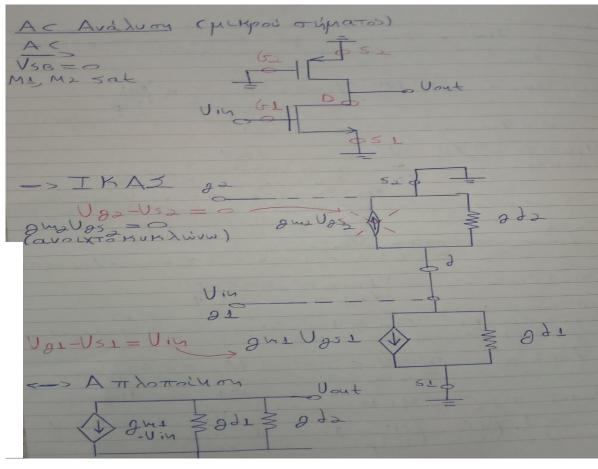
ID = ID2 = 1 Κρ' (W) (1,8-Voias - 0,455)<sup>2</sup>

• Μι Σε Κορεσμό Τρέπει Vin-Vout = 0,30 +5 (2)

Ομοίως έστω (W) = 100, Wy = toμμ, Lu = 400μμ

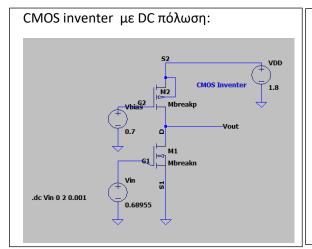
Ιο = IO2 = 1 Κή (W) (Vin-0,30 +5) C1 + λ Vout)

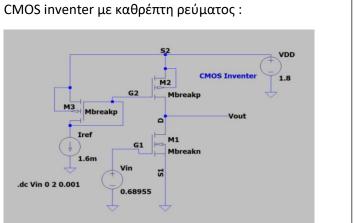
Τρέπει να λίσουμε το IO1 = ID2 ώστε να Βρούμε Vin Vout ώστε Μι, Μ2 sat
```



Axo to andonoupévo Loossivages IKAS
0 - Vout = (gm 1 Vin) (gd 1 + gd2)
Vont 241 Vin gd1+gd2
CTUTOL OFFICE AUTON TO DUL gd1, gd2
Som = Mucox W Vov = Jamucox W Io = 2IO
$2gd = \frac{1}{r_0} = \frac{I_0}{V_A} = \lambda I_0$
To = 1 258 to 100 (1,8-0,7-0,455) (1+9,02
IO = 1 248 10 . 100 (689mV-03075) (1 +9,02.9 6965)
Opolus Exerce Ina = 1,83mA Inta Ina Opolus Exerce Ina = 1,83mA ATUS OF LOGIS.
Epiers Da Xpuoyuotouhorgus IO=1,88mA
Jun= 12 Kin (W) ID => Jul = 0,00985 A
9 de = 9 de = 1 In - 5 9 de = 9 de = 9 0376 10 A Apa Vout = -130,98 Képsos Arosvous Viu Sujuatos

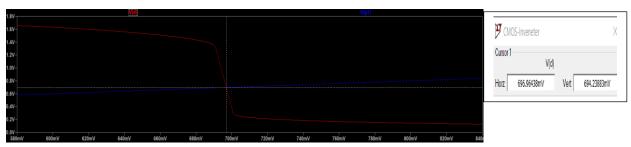
Ανάλυση στο LTSPICE:





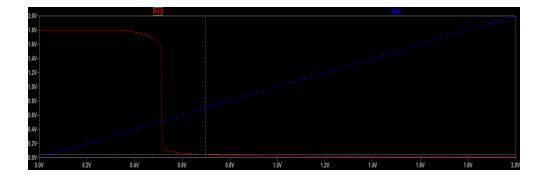
DC Τάση Ανάλυση

 Αρχικά με Vbias=0.7V, Vdd=1.8V κάνουμε DC ανάλυση ώστε να βρούμε την Vout για διάφορες τιμές της Vin.

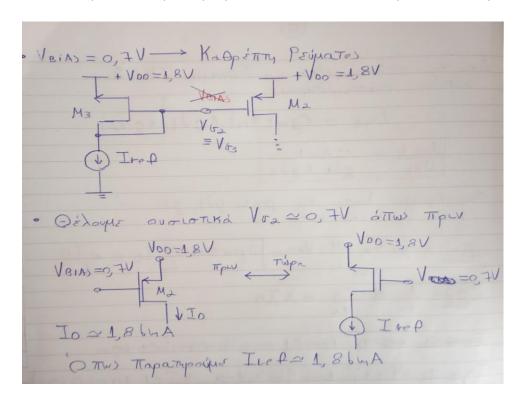


Το σημείο ισορροπίας για τον cmos αντιστροφέα βλέπουμε ότι βρίσκεται στην μέση της ευθύγραμμης περιοχής που τα MOS βρίσκονται σε κορεσμό. Από τη παραπάνω καμπύλη βλέπουμε ότι Vout = 694,23mV και Vin = 696.95mV αρκετά κοντά στις θεωρητικές τιμές που υπολογίσαμε.

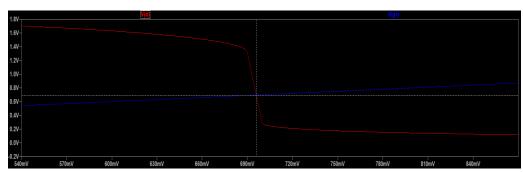
 Παρατηρούμε ότι όσο αυξάνουμε την Vbias η σιγμοηδης καμπύλη γίνεται όλο και πιο απότομη και μετατοπίζεται προς τα αριστερά όπως βλέπουμε παρακάτω για Vbias =1V.Δηλαδή η Vbias με μικρές αλλαγές αλλάζει το σημείο ηρεμίας απότομα.



• Για να αποφύγουμε αυτό το πρόβλημα θα αντικαταστήσουμε την ιδανική πηγή τάση Vbias με έναν καθρέπτη ρεύματος όπως φαίνεται στα παραπανω κυκλώματα.

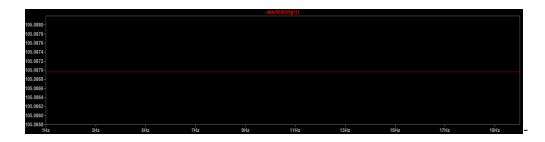


Τελικά μετά από μερικές δοκιμές στο Ltspice έχουμε ότι για Iref=1.6mA έχουμε τη ζητούμενη τάση VG2 = 0.7V.Οπότε για DC ανάλυση :



Vin=696mV και Vout=686mV στο σημείο ισορροπίας.

• Τέλος θα τρέξουμε ΑC ανάλυση μικρού σήματος:

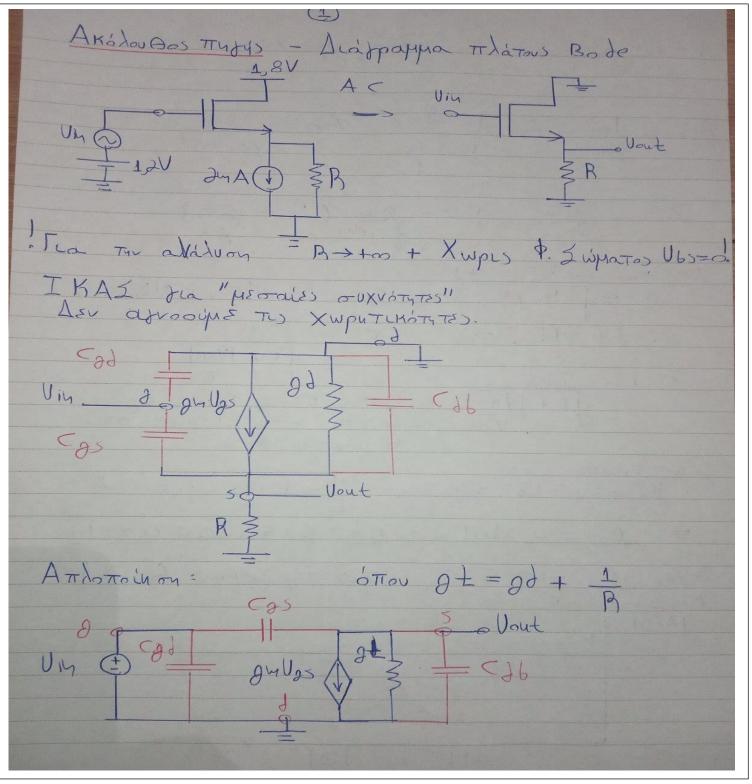


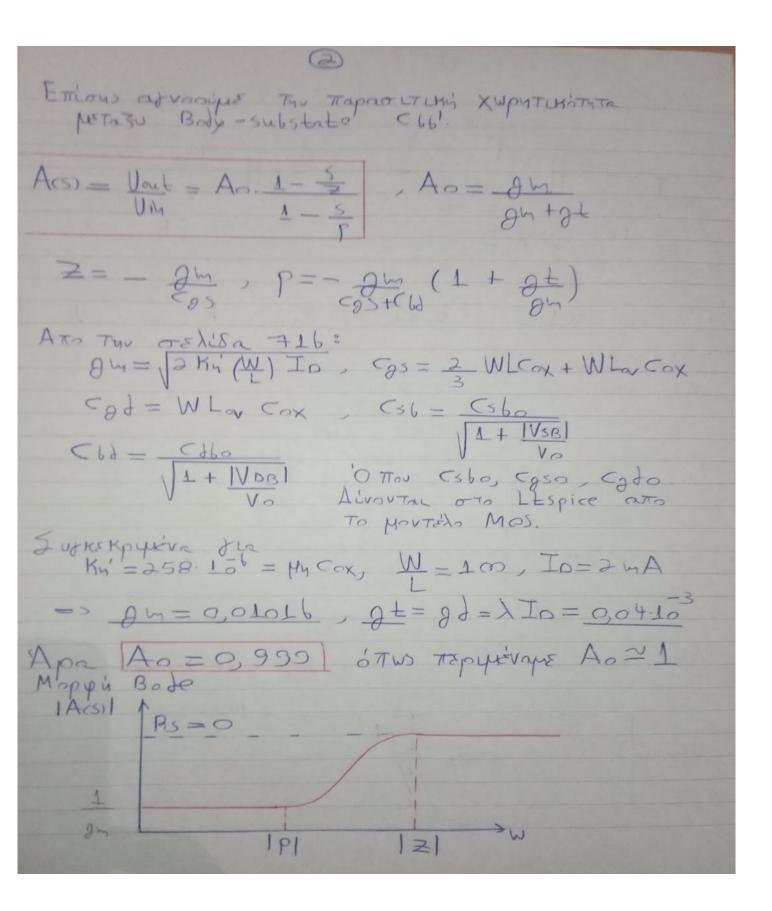
 $|rac{uout}{uin}|=105~$ αρκετά κοντά στην τιμή που βρέθηκε με θεωρητική ανάλυση

Παρατηρούμε ότι για μικρές αλλαγές της DC Vin τάσης επιρεάζεται σημαντικά το το κυκλωμά μας όπως παρατηρήσαμε και στην θεωρητική ανάλυση για λ = 0.02.

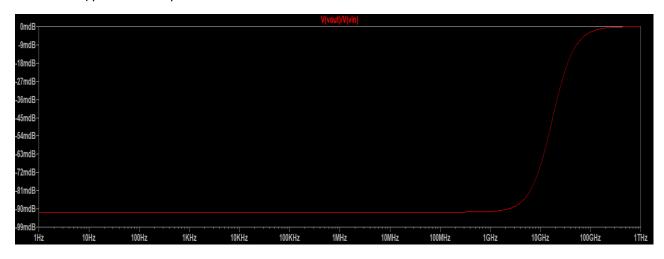
- 4. ΑC Ανάλυση για μεσαίες συχνότητες
 - Α. Για ακόλουθος Πηγής

Θεωρητικό Μέρος:





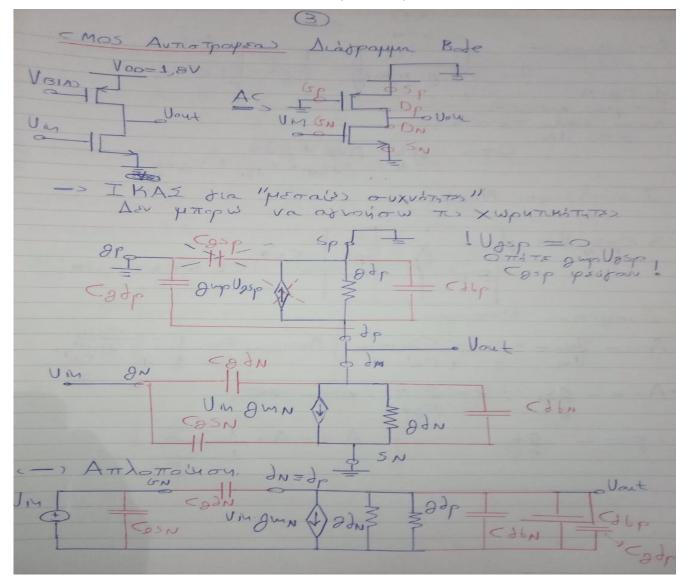
AC Ανάλυση μέσα από Ltspice:

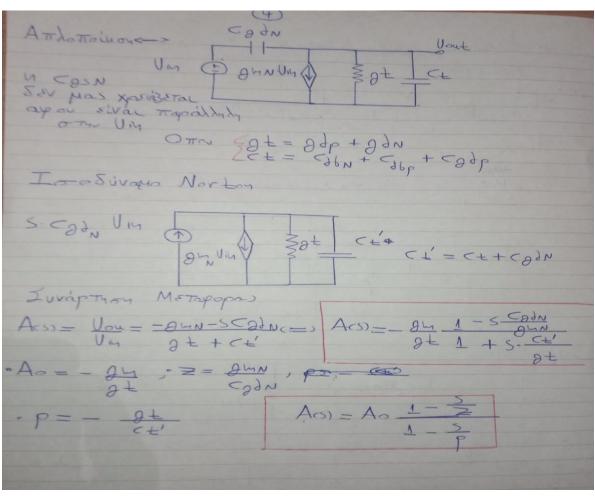


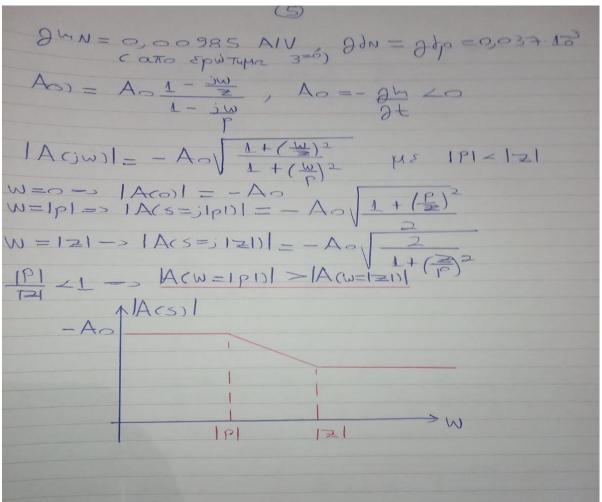
Παρατηρούμε ότι αρχικά για μικρά σήματα το κέρδος είναι κοντά στην μονάδα όπως βρήκαμε και στην ΑC ασθενούς σήματος αλλά στην συνέχεια όταν βρεθεί σε πόλο η συνάρτηση μεταφοράς αυξάνει μέχρι που μηδενίζεται στο μηδενικό αφού η αντίσταση που ακολουθεί την Uin είναι 0 . (Δηλαδή Rs =0).

B. Για CMOS Αντιστροφέα.

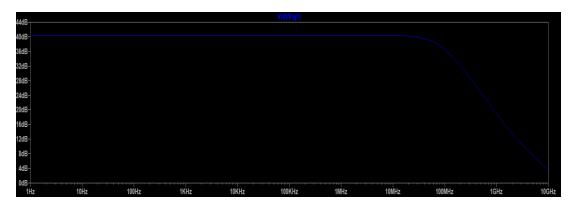
Θεωρητικό Μέρος:







AC Ανάλυση μέσα από Ltspice:

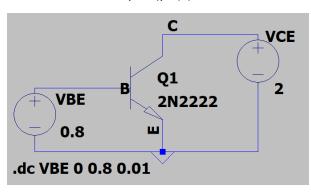


Δηλαδή όπως περιμέναμε έχει την χρήση ενός low pass φίλτρου.

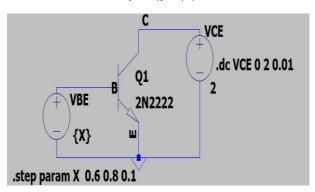
II. BJT ΣΤΟ LTSPICE

1)NPN BJT

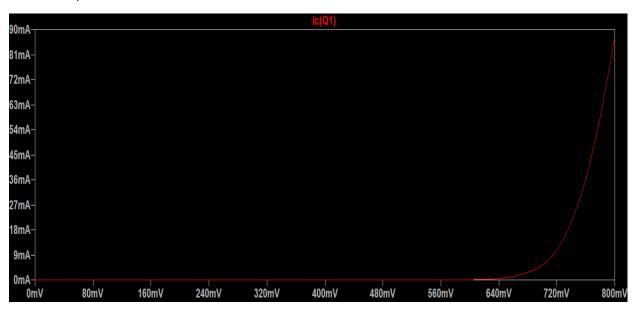
Για το ερώτημα(a):



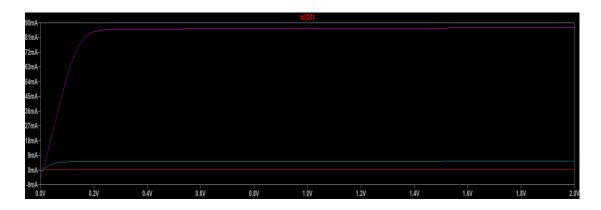
Για το ερώτημα (b):



a) Παρατηρούμε ότι για VBE <670 mV το ρεύμα Ις είναι μηδέν ενώ στην συνέχεια αυξάνει εκθετικά.



b) Παρατηρούμε ότι για Vbs = 0.8 V, Vbs = 0.7V, Vbs =0.6V όσο αυξάνει η τάση VBS τόσο αυξάνεται και το ρεύμα Ic, ακόμη παρατηρούμε ότι για Vbs = 0.7V, Vbs =0.6V τα ρεύματα δεν έχουμε μεγάλη διάφορά αφού για Vbs =0.6V το ρεύμα είναι μηδέν και για Vbs =0.7V το ρεύμα είναι λιγότερο από 7ma ενώ για Vbs =0.8V έχουμε 90mA περίπου. Τέλος όσο αυξάνει το Vbs η περιοχή κορεσμού του Ic μετακινείτε προς τα δεξιά.

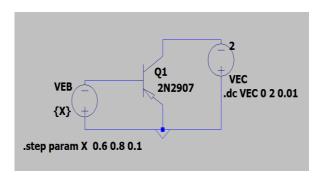


2) PNP BJT

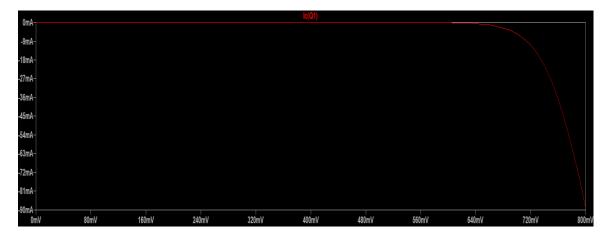
Για το ερώτημα (α):

VEB 2N2907 VEC .dc VEB 0 0.8 0.01

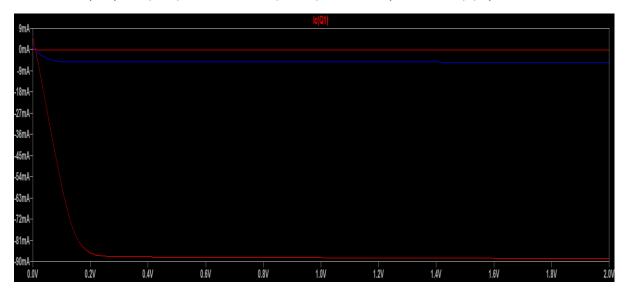
Για το ερώτημα (β):



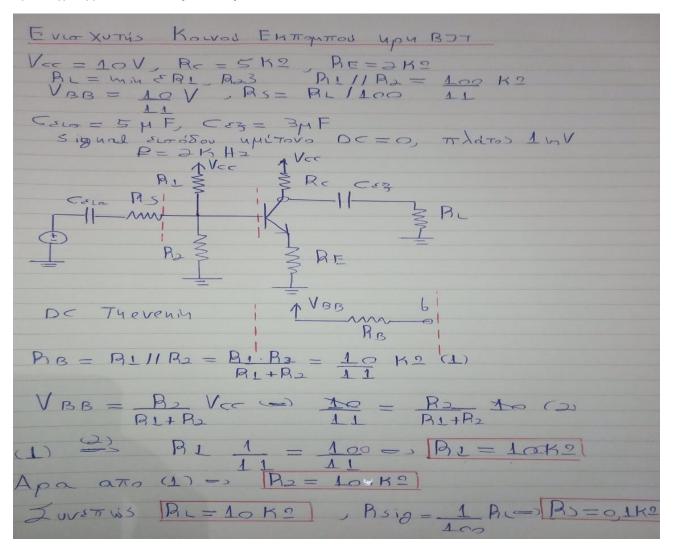
(a) Παρατηρούμε ακριβώς τα ανάλογα με το npn BJT αλλα τώρα το IC έχει αντίθετη φορά από πριν αλλά ίδιο μέτρο.



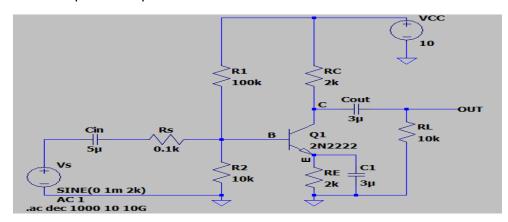
(b) Ξανά βλέπουμε ανάλογα αποτελέσματα με το npn BJT αλλά τώρα το μέτρο του ρεύματος αυξάνεται όσο αυξάνει η VEB αλλά με αντίθετη φορά.



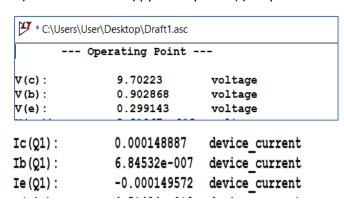
3) Ενισχυτής κοινού εκπομπού npn-BJT.



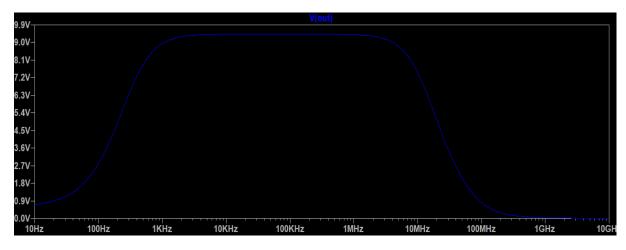
Το κύκλωμα στο Ltspice:



α) Με dc ανάλυση βρίσκουμε τα ζητούμενα:



β) Bode για AC Ανάλυση.



Όπως φαίνεται από το διάγραμμα bode το εύρος συχνοτήτων είναι από **100Hz έως 100 MHZ** και το **κέρδος 9 V ή 25 dB**.

