

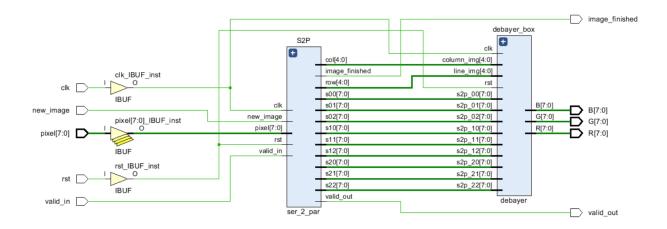
ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ ΕΡΓΑΣΤΗΡΙΟ ΜΙΚΡΟΥΠΟΛΟΓΙΣΤΩΝ ΚΑΙ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ (MICROLAB)

6η Εργαστηριακή Αναφορά στο μάθημα "ΨΗΦΙΑΚΑ ΣΥΣΤΗΜΑΤΑ VLSI" του 8ου Εξαμήνου

των φοιτητών της ομάδας 17,

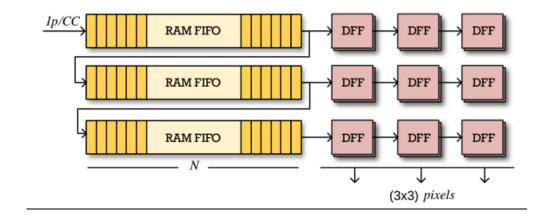
Εμμανουήλ Αναστάσιου Σερλή, Α.Μ. 03118125 Κωνσταντίνου Ιωάννου, ΑΜ: 03119840

Block Diagram & Επεξήγηση δομικών μονάδων:



Οι βασικές δομικές μονάδες του debayer φίλτρου είναι οι εξής:

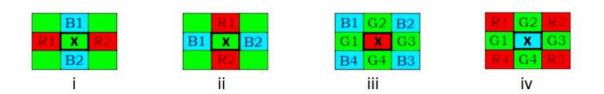
• <u>Serial-to-parallel:</u> Block το οποίο είναι υπεύθυνο τόσο για την παραλληλοποίηση των σειριακών pixels όσο και για την δημιουργία των επιμέρους σημάτων ελέγχου. Πιο αναλυτικά, αποτελείται από 3 RAM FIFO με 1024 θέσεις μνήμης και 9 D flip-flops, με βάση το παρακάτω σχήμα:



Όσον αφορά την λογική ελέγχου, η διαδικασία εγγραφής στην πρώτη RAM FIFO ξεκινά, μόλις λάβουμε valid_in=1 και image_in=1. Στην συνέχεια, τα flags επίτρεψης read και write γίνονται 1 μετά από N-2 κύκλους ρολογιού, μιας και τότε η 1^η FIFO θα έχει γεμίσει με επαρκή δεδομένα, ενώ στην συνέχεια πρέπει να αναμένουμε ακόμα N+4 κύκλους

ώστε το πρώτο pixel να εμφανισθεί στο κεντρικό D Flip-Flop και να έχουμε τον πρώτο έγκυρο υπολογισμό (valid_out=1). Τέλος, υπάρχει και ένας global_counter, ο οποίος αντιστοιχεί σε μετρητή γραμμών και στηλών. Μόλις οι 2 εν λόγω μετρητές λάβουν την τιμή N-1, τότε ενεργοποιείται το image_finished για έναν κύκλο ρολογιού.

• <u>Debayer:</u> Το βασικό μπλοκ υπολογισμού των υπόλοιπων καναλιών κάθε pixel. Λαμβάνει ως είσοδο μονάχα τις εξόδους των D Flip-Flops του serial-to-parallel module καθώς και την γραμμή και την στήλη στο frame της εικόνας. Στην συνέχεια, ανάλογα με τον συνδυασμό γραμμής-στήλης, υπολογίζει τις υπόλοιπες χρωματικές συνιστώσες, που είναι ένας εκ των 4 κάτωθι συνδυασμών:



Αξίζει να τονισθεί ότι το debayer block μετατρέπει και μετασχηματισμό της 3x3 γειτονιάς εισόδου που δέχεται από το s2p, με βάση την σχέση $pixel_s2p(i,j) = pixel_deb(2-i,2-j)$, για $i,j \in [0,2]$. Αυτό συμβαίνει μιας και η streaming σχέση των δεδομένων έχει ως αποτέλεσμα τα αρχικά pixels να βρίσκονται στις τελευταίες γραμμές και στήλες της 3x3 γειτονιάς, κάτι το οποίο πρέπει να αλλάξει για τον υπολογισμό των συνιστωσών στο pixels pixels pixels να αλλάξει για τον υπολογισμό των συνιστωσών στο pixels pix

Τέλος, το debayer block λαμβάνει υπόψιν και τις περιπτώσεις που βρισκόμαστε σε ακριανή γραμμή ή/και στήλη, και τότε μηδενίζει τα κατάλληλα pixels.

Wrapper: Το block που κάνει mapping των κοινών σημάτων των serial-to-parallel
& debayer modules.

Υπολογισμός latency & throughput:

Όπως αναφέρθηκε και παραπάνω, το latency εξαρτάται από τον χρόνο για την ενεργοποίηση της επίτρεψης των RAM FIFO σε συνδυασμό με την καθυστέρηση για να φτάσει το πρώτο pixel στο κεντρικό DFF του s2p. Έτσι, έχουμε

$$T_{latency} = T_{enable} + T_{center} = (N-2) + (N+4) + 1 \Rightarrow T_{latency} = 2N + 3 clocks$$

Από την άλλη, έχουμε **throughput** = **0** μιας και λαμβάνουμε ένα νέο και έγκυρο συνδυασμό R,G,B σε κάθε κύκλο ρολογιού.

Καταγραφή και ανάλυση πόρων:

• Για N=64:

Resource	Utilization	Available	Utilization %
LUT	291	17600	1.65
FF	269	35200	0.76
BRAM	1.50	60	2.50
Ю	38	100	38.00

• <u>Για N=128:</u>

Resource	Utilization	Available	Utilization %
LUT	291	17600	1.65
FF	269	35200	0.76
BRAM	1.50	60	2.50
Ю	38	100	38.00

Παρατηρούμε ότι χρησιμοποιούνται τα ίδια ακριβώς Resources για εικόνες εισόδου 64 και 128. Αυτό είναι απόρροια του γεγονότος ότι η κυκλωματική υλοποίηση παραμένει ίδια και στις 2 περιπτώσεις (με 1024 RAM FIFOs).

Fsm

Ξεκαθαρίζουμε ότι ουσιαστικά το s2p (black box) στο debayer filter λειτουργεί ως fsm καθώς αυτό ρυθμίζει πότε θα έχουμε έγκυρή έξοδο καθώς και πότε θα έχουμε λάβει όλες τις εξόδους για μια είσοδο (image_finished =1)

