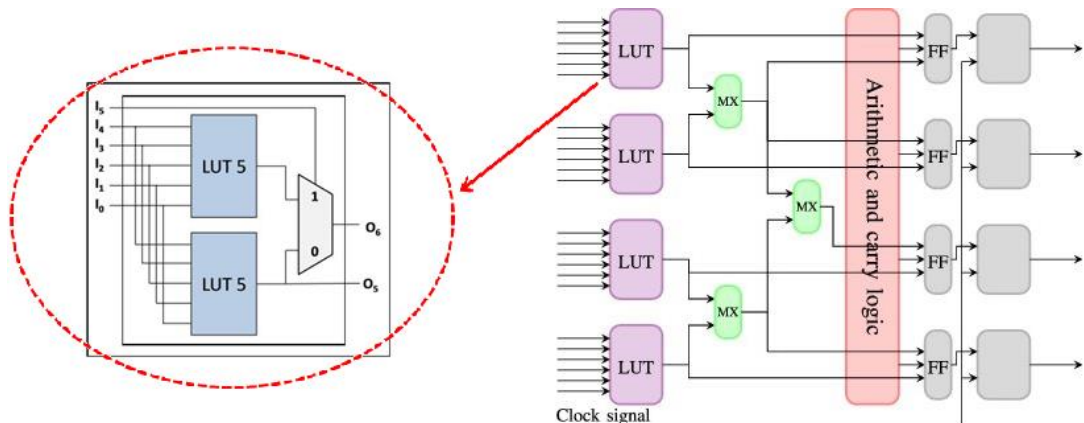
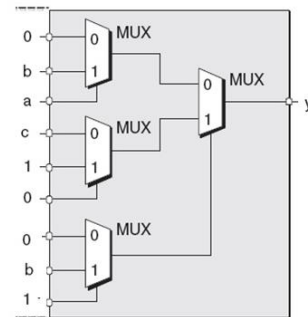


- برای پیاده سازی یک تابع 9 ورودی بر روی FPGA های artix7 به چند CLB نیاز است؟
 شکل یک CLB در FPGA های artix7 در زیر آمده است.



- ساختار LUT زیر که با مالتی پلاکسر ساخته شده است چه تابعی را پیاده سازی میکند؟



- در مورد اتصالات و پایه های FPGA ها، دلیل استفاده از اتصالات قطری در FPGA های سری 7 شرکت XILINX چیست؟
- کدام مورد برتری های پیاده سازی مدار روی FPGA نسبت به پیاده سازی ASIC را بیان میکند. 2 نمره
 - (1) سرعت بالاتر مدار، ظرفیت برای ساخت مدارهای بزرگتر، هزینه کمتر در تولید انبوه
 - (2) زمان طراحی و ساخت سریعتر، ظرفیت برای ساخت مدارهای بزرگتر، هزینه کمتر در تولید در تعداد کم
 - (3) قابلیت تغییر مدار پس از ساخت، توان مصرفی کمتر، ظرفیت برای ساخت مدارهای بزرگتر
 - (4) قابلیت تغییر مدار پس از ساخت، زمان طراحی و ساخت سریعتر، هزینه کمتر در تولید در تعداد کم
- با در نظر گرفتن سیگنالهای دوبیتی z, y ، مشخص کنید کد زیر به چه مداری سنتز خواهد شد و مدار معادل آنرا رسم کنید. برای جواب صحیح 4 و برای جواب بهینه 2 نمره (بهینه از نظر تعداد گیت منطقی) در نظر گرفته شده است.

```
always @ (y)
```

```
  case (y)
```

```
    2'b01: z = 2'b10;
```

```
    2'b10: z = 2'b01;
```

```
    default: z = 2'b00;
```

```
  endcase
```