

PLL / Phase-Locked Loop

Είναι ένα σύστημα που αποτελείται από αναλογικές αλλά και ψηφιακές δομικές μονάδες, στο οποίο συνδέεται αρνητική ανάδραση. Στόχος είναι να συγχρονιστεί το σήμα εξόδου του VCO με ένα σήμα αναφοράς. Η διαφορά φάσης μεταξύ των δύο σημάτων προσδιορίζεται με μία γωνία, ωστόσο για σήματα με διαφορετική συχνότητα η διαφορά φάσης μεταξύ τους θα μεταβάλλεται συνεχώς. Ένα PLL μειώνει τα σφάλματα διαφοράς φάσης μεταξύ των σημάτων εισόδου και εξόδου. Όταν η διαφορά φάσης και συχνότητας μεταξύ των δύο σημάτων είναι μηδέν τότε λέμε ότι το σύστημα «κλείδωσε», καθώς δεν ανιχνεύονται και διορθώνονται μόνο σφάλματα διαφοράς φάσης αλλά και συχνότητας.

- Πρώτο στάδιο. Phase/Frequency Detector

Αποτελείται από δύο D flip-flops (74HCT74) και τέσσερις NAND πύλες (74HCT00), που συνθέτουν έναν μηχανισμό reset. Συγκεκριμένα συγκρίνει τη φάση και τη συχνότητα των σημάτων αναφοράς (είσοδος) και ανάδρασης (έξοδος). Ένας PFD συνδυάζει τις λειτουργίες των ανιχνευτών φάσης αλλά και συχνότητας. Όταν οι συχνότητες είναι άνισες λειτουργεί ως ανιχνευτής συχνότητας, ενώ όταν οι φάσεις είναι διαφορετικές ως ανιχνευτής φάσης. Το κύκλωμα συγκρίνει τις ανερχόμενες ακμές των σημάτων εισόδου και παράγει τις εξόδους Q_A και Q_B , που προσφέρουν πληροφορίες για διαφορά φάσης ή συχνότητας των V_{ref} και V_{fb} .

- Δεύτερο στάδιο. Charge Pump

Αποτελείται από δύο αντιστάσεις στις εισόδους ($R_{11} = R_{12} = 47k\Omega$), τέσσερις διόδους, ανά δύο σε σειρά, δύο BJT transistors, ένα PNP και ένα NPN, και δύο αντιστάσεις ($R_9 = R_{10} = 33k\Omega$) στους εκπομπούς. Είναι ένα είδος μετασχηματιστή DC σε DC, ρυθμίζοντας τον VCO να διατηρεί την ευθυγράμμιση της φάσης με το σήμα αναφοράς. Ως είσοδο λαμβάνει το σήμα σφάλματος από τον PFD. Όταν το σήμα αναφοράς προπορεύεται του σήματος ανάδρασης ο CP φορτίζει τον πυκνωτή C_3 , αυξάνοντας την u_{cp} και επομένως και τη συχνότητα του VCO. Αν όμως το σήμα ανάδρασης προηγείται τότε ο CP εκφορτίζει τον C_3 , μειώνοντας την u_{cp} και τη συχνότητα του VCO. Συμπεραίνουμε λοιπόν πως μέσω του CP επηρεάζουμε τη συχνότητα του Oscillator ώστε να επιτύχουμε συγχρονισμό.

Πώς συμβαίνει η φόρτιση και η εκφόρτιση του πυκνωτή;

Τα σήματα Q_A και Q_B λαμβάνουν τιμές 0 και 1 ανάλογα με το σήμα που προπορεύεται. Τα τρανζίστορ λειτουργούν ως πηγές ρεύματος εν σειρά με διακόπτη. Στην πρώτη περίπτωση (σήμα αναφοράς προηγείται), «λειτουργεί» το άνω τρανζίστορ PNP και φορτίζει τον πυκνωτή, ενώ στη δεύτερη περίπτωση άγει το NPN και εκφορτίζει τον πυκνωτή μειώνοντας την συχνότητα του VCO.

- Τρίτο στάδιο. Loop Filter (Low Pass Filter)
Ο Charge Pump στέλνει παλμούς τάσης (απότομη φόρτιση-εκφόρτιση), όμως ο VCO χρειάζεται «ομαλή» τάση. Η λειτουργία του παρόντος σταδίου είναι να φιλτράρει τις γρήγορες μεταβολές και να ομαλοποιείται η V_{control} . Αυτό επιτυγχάνεται με το κύκλωμα RC.
- Τέταρτο στάδιο. VCO (Voltage Control Oscillator)
Αρχικά ο ολοκληρωτής μετατρέπει το τετραγωνικό σήμα εισόδου σε τριγωνικό σήμα εξόδου. Υλοποιείται από έναν τελεστικό ενισχυτή, έναν πυκνωτή στην ανάδραση και αντίσταση στην είσοδο. Το τριγωνικό σήμα τροφοδοτεί τον συγκριτή Schmitt Trigger ο οποίος το μετατρέπει σε τετραγωνικό (LOW, HIGH) συγκρίνοντας την τιμή της τάσης με συγκεκριμένα σταθερά όρια.
Κύκλος λειτουργίας του VCO:
Η HIGH έξοδος του Schmitt Trigger ενεργοποιεί το MOSFET NMOS, το οποίο συνδέει τον ολοκληρωτή σε γείωση, με αποτέλεσμα να δέχεται αρνητικό τετραγωνικό παλμό (εξάγει τριγωνική θετική κλίση). Η LOW έξοδος του ST απενεργοποιεί το NMOS και εξαιτίας των pull up αντιστάσεων ο ολοκληρωτής δέχεται θετικό παλμό (εξάγει τριγωνική αρνητική κλίση).
Η τάση u_{ctrl} καθορίζει το πλάτος των τετραγωνικών παλμών εισόδου του ολοκληρωτή (ένταση φόρτισης- εκφόρτισης πυκνωτή)

Phase noise in PLLs originates from several sources, each contributing to the overall noise profile in different ways. The primary sources include:

1. **Reference Oscillator Noise:** This noise originates from the reference signal itself and can be a significant contributor, especially if the reference oscillator is not stable.
2. **Phase Frequency Detector (PFD) and Charge Pump (CP) Noise:** Noise generated within the PFD and CP circuitry due to inherent electronic imperfections and power supply variations.
3. **Loop Filter Noise:** The passive or active components in the loop filter can introduce noise, affecting the overall phase noise profile.
4. **Voltage-Controlled Oscillator (VCO) Noise:** The VCO is a critical component that converts the control voltage into a frequency. Its inherent noise characteristics can significantly impact the phase noise.
5. **Feedback Divider Noise:** Noise from the feedback divider, which scales the output frequency back to the reference frequency range, can also contribute to phase noise.

Frequency Synthesis: Generating a range of frequencies from a single reference frequency.

Demodulation: Extracting the original information-bearing signal from a modulated carrier wave.

Clock Recovery: Synchronizing the clock signal in digital communication systems.

Η συχνότητα αναφοράς τροφοδοτεί το PFD, το οποίο συγκρίνει την φάση του σήματος εισόδου με το σήμα ανάδρασης από το VCO διαιρεμένο κατά $M(1, 2, 4)$. Ο Charge Pump δημιουργεί ένα ρεύμα ανάλογο της διαφοράς φάσης, το οποίο «φιλτράρεται» από το LPF για να ελέγξει τη συχνότητα του VCO. Η έξοδος του VCO διαιρείται και δίνεται ως είσοδος στο PFD, ολοκληρώνοντας το loop.