

ESCUELA SUPERIOR DE CÓMPUTO	INSTITUTO POLITECNICO NACIONAL	ARQUI. DE COMPUTADORAS
RELACION DE PRACTICAS PARA EL TERCER PARCIAL	PERIODO AGOSTO-2022-ENERO 2023 PROF. GELACIO CASTILLO CABRERA	GRUPOS 5CM2, 3CM12, 3CM17
ENTREGAS CON PROTOTIPO		

Número de la práctica	Titulo de la Práctica
Práctica 1	RAM EBR. Embedded Block RAM inicialización
Práctica 2	ROM EBR. Embedded Block ROM inicialización
Práctica 3	key02: Captura desde teclado vectores de 32 bit. Captura simple de vectores de 32 bit. No se almacenan en memoria
Práctica 4	RAM EBR escritura y lectura. Captura desde teclado vectores de 32 bit, almacena en memoria y lee. Se define el modo escritura para almacenar en memoria y el modo lectura para leer desde memoria. Separar segmento de datos y segmento de programa en la dirección hexadecimal "00000020"
Práctica 5	fsm00: máquina de estados para detectar la secuencia "0001". Una entrada x y una salida z. La entrada x es implementada con un registro de rotación de 16 bits. Contiene la secuencia válida dos veces. A la salida z es asignado el valor de 1 si y sólo si se ha completado la secuencia.
Práctica 6	pipeline00: Consta de seis etapas. La entrada "inx" es la salida de cada etapa pero será emulada saliendo desde una ROM, para sincronizar las etapas y la máquina de estados. El diagrama se colocará en la carpeta "Soporte-Para-Prácticas".
Práctica 7	pipeline01: Consta de seis etapas. La entrada "inx" es la salida de cada etapa. Cada etapa es un módulo con registro de corrimiento de 8 bit. En cada fase se ejecuta solo una vez, desplazando el registro un bit hacia la izquierda. El diagrama se colocará en la carpeta "Soporte-Para-Prácticas".
Práctica 8	File register mediante RAM
Práctica 9	pipeline02: Consta de tres etapas: Fetch Instruction (FI), Decoder Instruction (DI) y Fetch Operando (FO). La memoria será inicializada mediante archivo "binData00"
Práctica 10	Extensor de signo
Práctica 11	Load Word

Práctica 12	Store word
Practica 13	Salto condicional
Práctica 14	Signed add instruction
Practica 15	Signed sub instruction
Práctica 16	Unsigned mult
Practica 17	Logic block: “and”, “or”, xor
Practica 18	Shifter block: sll, srl.