

Kit Didático para FPGA

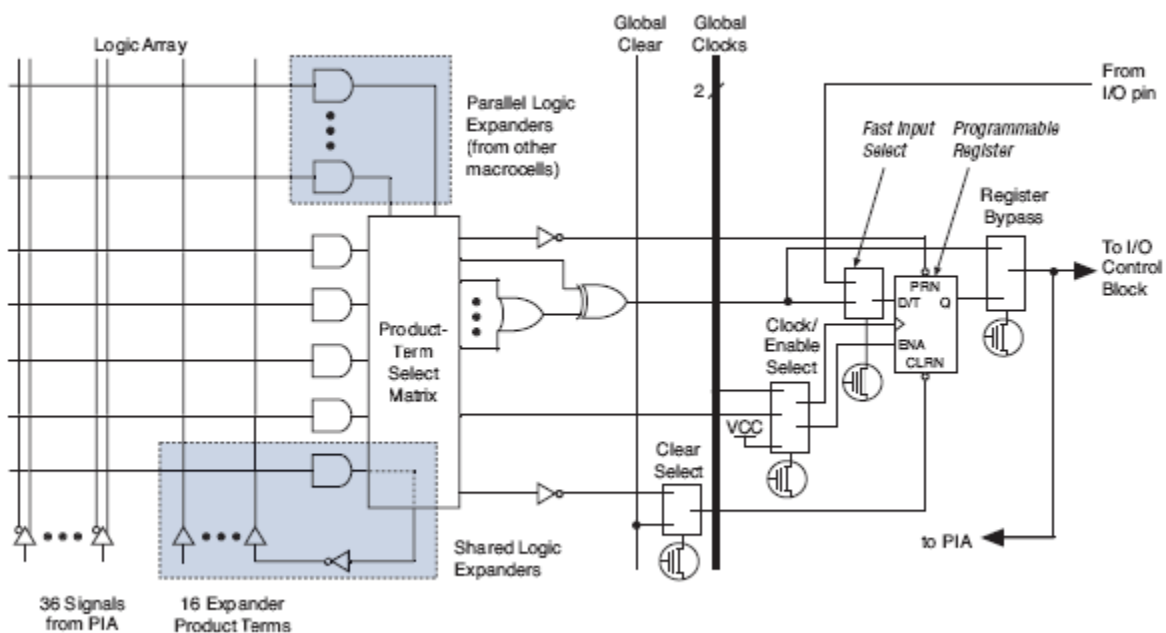
Introdução a Lógica Programável

Um Dispositivo de Lógica Programável (PLD) é um circuito integrado que pode ser programado pelo usuário para implementar qualquer função lógica digital. Um Dispositivo de Lógica Programável Complexo (CPLD) consiste de vários PLDs com interconexões entre as seções.

O princípio de funcionamento de um PLD consiste que toda expressão lógica pode ser representada por uma soma de produtos. Um PLD simplesmente é um conjunto de portas AND, com vários sinais conectados em suas entradas (uma matriz de sinais) e suas saídas conectadas na entrada de uma porta OR. As entradas da porta AND podem ser programadas para que somente os sinais desejados sejam habilitados nas entradas da AND. Esse conjunto é chamado de macrocélula.

O sinal da saída da porta OR é novamente conectado a matriz de sinais de entrada para uma realimentação da expressão obtida no circuito, podendo passar por mais um termo de soma de produtos se necessário. A expressão de saída da porta OR também é aplicada a um registrador que pode sincronizar o circuito com um clock externo ou servir apenas como um buffer, dependendo da aplicação corrente programada pelo usuário.

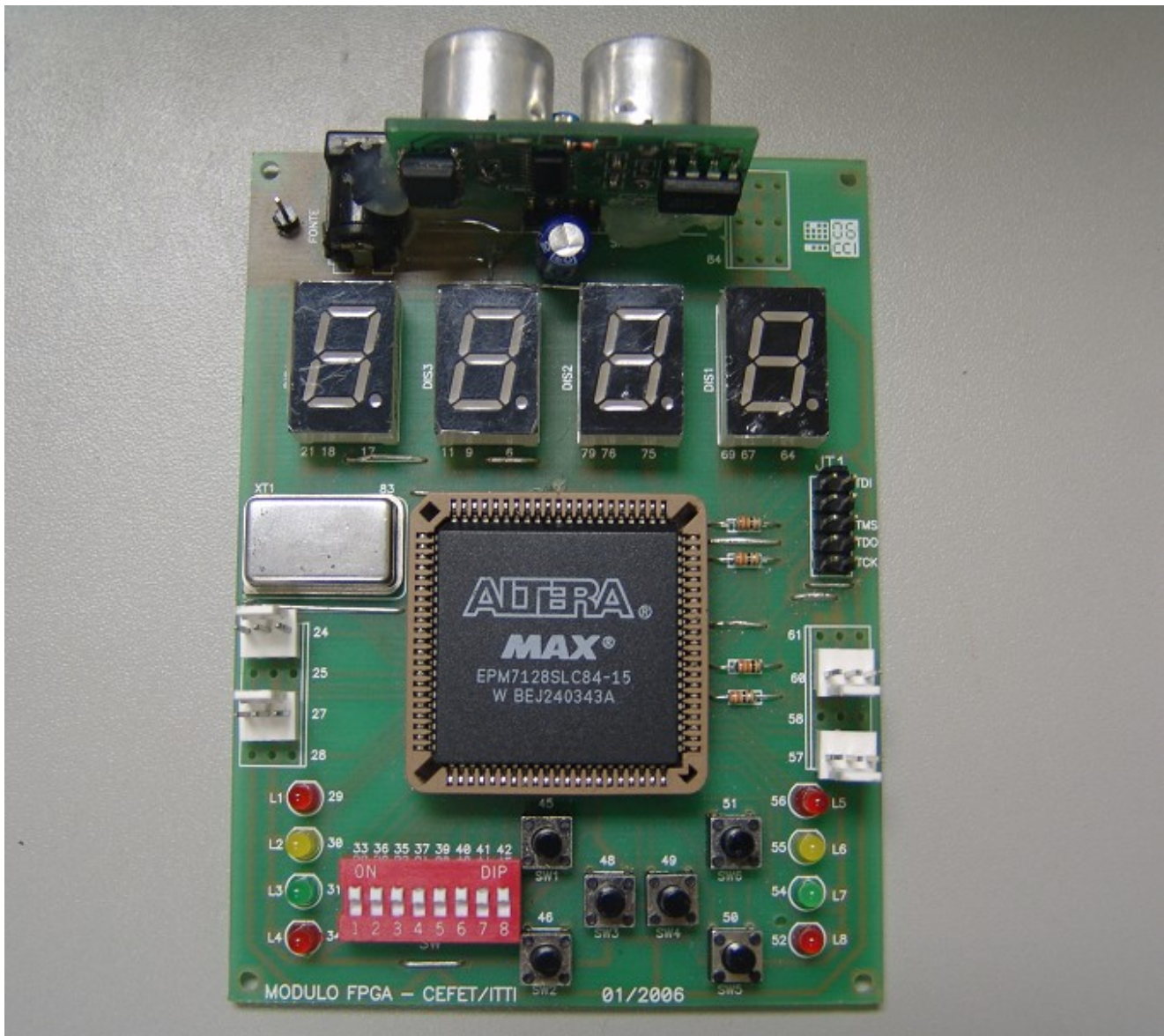
A programação do comportamento de um CPLD é feita, atualmente, através de um programa de descrição de hardware, como VHDL, ou através de captura de esquemáticos (circuitos TTL padrão).



Macrocélula do EPM7128S

Introdução ao Kit

O kit didático para FPGA foi iniciado com o propósito de auxiliar nas aulas práticas de Projetos de Sistemas Digitais (Eletrônica Digital), o kit de desenvolvimento tem como principal componente o Circuito Integrado EPM7128SLC84-15 da Altera, sendo usado para executar os programas feitos na linguagem de descrição de hardware VHDL e de captura de esquemáticos. O mesmo é composto por quatro Displays de sete segmentos, oito leds, oito chaves on/off, seis chaves push button e ainda conectores para interligação com outros kits de experiências específicas.



EPM7128S

O C.I. EPM7128S, um membro de alta densidade e performance da família MAX 7000S, é baseado em elementos de memória EEPROM. O EPM7128S possui encapsulamento PLCC com 84 pinos e 128 macrocélulas. Cada macrocélula tem uma matriz com ANDs programáveis, uma OR fixa e um registrador programável com habilitador de Clock, Clear e Preset. Com uma capacidade de 2.500 portas e com uma arquitetura simples, o EPM7128S é ideal para projetos introdutórios assim como projetos de lógica combinacional e sequencial avançada. Para maiores detalhes, ver o Data Sheet do EPM7128S em anexo.



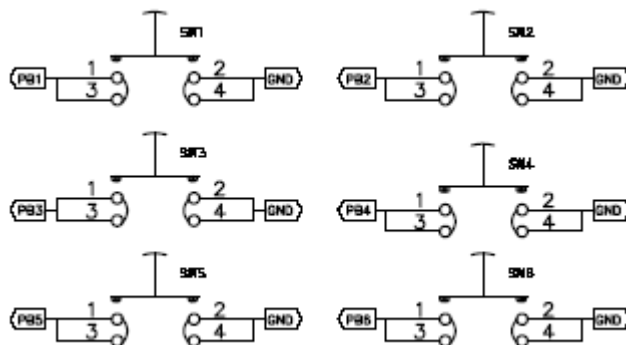
Push Buttons

A placa possui seis (6) Push Buttons que em seu estado inativo fornecem o nível lógico alto (um) e quando pressionados, fornecem o nível lógico baixo (zero).

Esse nível lógico fornecido quando no estado inativo, é mantido em alto por resistores de pull-up de 10KΩ, evitando que um nível lógico indeterminado seja fornecido em um dos pinos do EPM7128S.

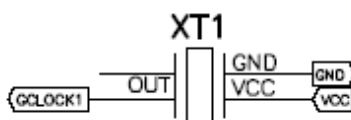
Os Push Buttons quando pressionados, antes de se estabilizarem em sua posição final, oscilam fisicamente, provocando várias transições em seus terminais. Com isso o CI “entende” que os botões foram pressionados diversas vezes, causando efeitos indesejáveis no circuito. Como, por exemplo, um contador que “pula” vários estados ao se pressionar o push button uma única vez, esse efeito deve ser suprimido através de um circuito específico para o correto funcionamento do projeto.

PINAGEM DOS PUSH BUTTONS	
Push button 1	45
Push button 2	46
Push button 3	48
Push button 4	49
Push button 5	50
Push button 6	51



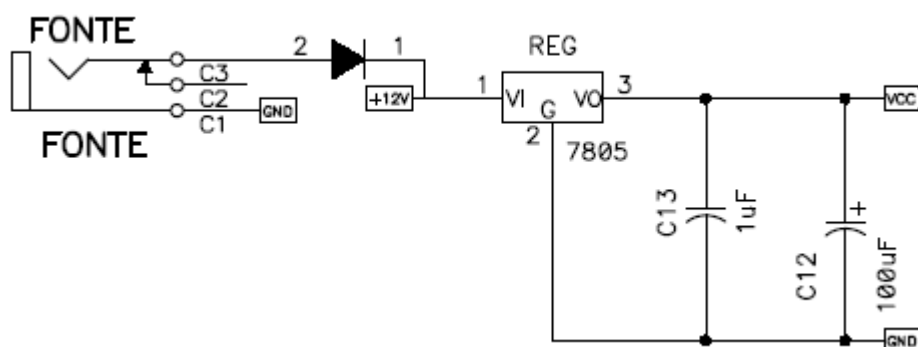
Circuito Oscilador

A placa possui um circuito oscilador formado por um cristal de quartzo que gera um sinal de Clock de 25,175 MHz (25175000 Hz) que é conectado no pino 83 do EPM7128S.



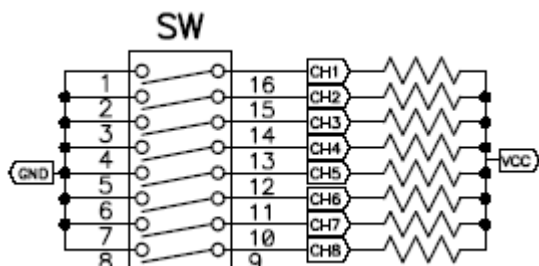
Alimentação

O kit é alimentado com tensão de 12Vcc e fornece uma saída de 5Vcc para o EPM7128S e seus módulos. Embora o regulador 7805 seja alimentado com 12Vcc, sua tensão de entrada pode variar entre 7,3Vcc e 35Vcc.



Chaves ON/OFF

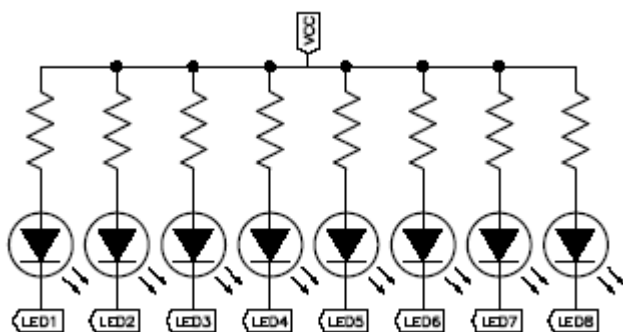
A placa possui oito chaves ON/OFF (ou Dip Switch). As chaves não possuem estado de repouso dinâmico, irão permanecer no último estado em que foram colocadas.



PINAGEM DAS CHAVES ON/OFF	
PINO 1	33
PINO 2	36
PINO 3	35
PINO 4	37
PINO 5	39
PINO 6	40
PINO 7	41
PINO 8	44

LEDs

A placa possui oito leds que estão conectados aos pinos do EPM7128S pelo catodo, logo eles são ativos no nível lógico baixo (zero).



PINAGEM DOS LEDs	
LED 1	29
LED 2	30
LED 3	31
LED 4	34
LED 5	56
LED 6	55
LED 7	54
LED 8	52

Entrada para Módulo de Expansão Principal

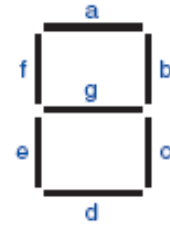
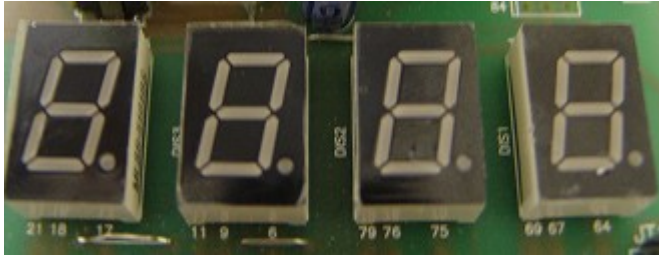
O Kit possui uma entrada para o encaixe de uma placa específica que possua a necessidade de acesso direto a dois pinos de I/O do EPM7128S (pinos 4 e 81) e à alimentação. Essa placa deve ter suas dimensões reduzidas para poder ser encaixada no Kit didático sem danificar o mesmo. As dimensões devem ser de no máximo 18mils (milímetros de polegada) de largura por 8mils de altura aproximadamente.



Figura 2 - sonar,
Placa de expansão em tamanho real

Display de Sete Segmentos

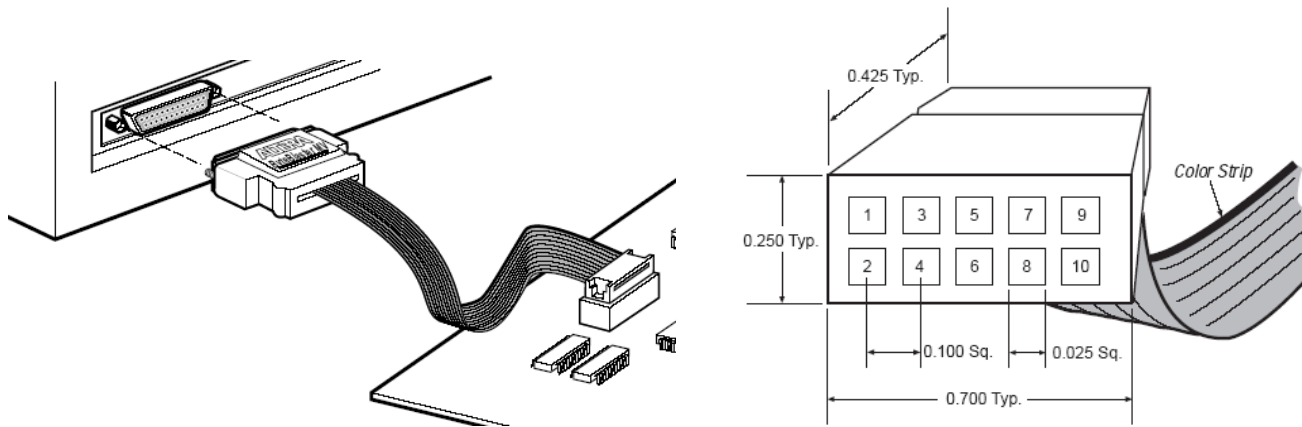
A placa possui um conjunto de quatro displays de sete segmentos catodo comum. Cada display possui sua conexão com o EPM7128S feita de forma independente dos demais displays. Os pontos decimais dos displays não foram conectados ao EPM7128S, logo não podem ser ativados.



PINAGEM DOS DISPLAYS DE SETE SEGMENTOS				
Segmento do Display	Display 1	Display 2	Display 3	Display 4
a	65	73	8	16
b	63	74	5	15
c	64	75	6	17
d	67	76	9	18
e	69	79	11	21
f	68	77	10	20
g	70	80	12	22

Gravação

O C.I. EPM7128S pode ser gravado diretamente no kit através do software MAX PLUS II, que faz o download do circuito que será gravado para o C.I. através do conector JTAG existente no kit. Após a gravação não há a necessidade de qualquer tipo de reset no EPM7128S. Detalhes sobre a pinagem do conector vide anexo.



Pinos de Expansão

A placa disponibiliza vinte e quatro (24) pinos de expansão que são agrupados em barras de três pinos. Esses pinos servem para a conexão de módulos de experiências específicas ao EPM7128S, onde dois dos pinos terão a função de alimentação para o kit externo e o outro pino fará a conexão direta com um pino de I/O do EPM7128S, logo a placa possui a capacidade de ser conectada a oito (08) módulos simultaneamente. Esses pinos localizam-se à direita e à esquerda do kit.

Pinos de controle de I/O

O kit possui um conjunto de três pinos para controle de I/O. O pino GCLR (*global clear*), OE1 (*output enable 1*), OE2 (*output enable 2*). Pinos 01, 84 e 02, respectivamente. Esses três pinos estarão habilitados quando em nível lógico zero. O OE1 e o OE2, quando ativos deixam as saídas em tri-state (alta impedância). O GCLR quando ativo aplica um sinal de reset geral a todos os registradores do EPM7128S. Por default, o GCLR, OE1 e OE2, são mantidos em nível lógico um por resistores de pull-up.

ANEXO 1: Esquemático da Placa Modulo FPGA

