



INSTITUTO FEDERAL DE
EDUCAÇÃO, CIÊNCIA E TECNOLOGIA
CEARÁ

Curso de Microcontroladores PIC

Capítulo 3

Prof. Joacillo Luz Dantas

Departamento Telemática – IFCE

Memória de Programa

- A maioria dos PICs só possuem memória interna.
- Alguns PICs da família 17, 18 e 24 admitem memória externa.
- Paginação de memória: 3 bits para paginação e 11 para acessar 2k de memória

Instrução	Opcode
call	100 kkk kkkk kkkk
Goto	101 kkk kkkk kkkk

- Os bits PCLATH<4:3> são configurados manualmente para paginação da memória.

Tipos de Memória de Programa

- **ROM tipo Mascara:** gravada de fábrica com o firmware desejado. Não podem ser apagadas.
- **Memória OTP:** São memórias limpas, mas que só podem ser gravadas uma única vez. Não podem ser apagadas
- **Memória tipo EPROM:** São memórias que, após gravadas, podem ser apagadas através de raios ultravioletas.
- **Memória FLASH:** São memórias que podem ser gravadas e apagadas eletricamente. São memórias tipo EEPROM, porém com o processo de gravação e apagamento mais rápido. Suportam 1000 ciclos de gravação.

Memória RAM

- Memória dados volátil.
- É dividida em dois grupos:
 - a) Registradores de uso geral: utilizados para guardar as variáveis do programa.
 - b) Registradores Especiais: São os registradores de configuração do microcontrolador e processamento da ULA.
- O PIC 16F877 possui RAM de 368 x 8 bits.
- A arquitetura do PIC 16F87X possui capacidade para operar com uma RAM de 512 bytes. Os endereços indisponíveis trata-se de posições não implementadas pela Microchip.

RAM PIC 16F871

File Address		File Address		File Address		File Address	
Indirect addr. ^(*)	00h	Indirect addr. ^(*)	80h	Indirect addr. ^(*)	100h	Indirect addr. ^(*)	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h		105h		185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
PORTC	07h	TRISC	87h		107h		187h
PORTD ⁽²⁾	08h	TRISD ⁽²⁾	88h		108h		188h
PORTE ⁽²⁾	09h	TRISE ⁽²⁾	89h		109h		189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved ⁽¹⁾	18Eh
TMR1H	0Fh		8Fh	EEADRH	10Fh	Reserved ⁽¹⁾	18Fh
T1CON	10h		90h		110h		190h
TMR2	11h		91h				
T2CON	12h	PR2	92h				
	13h		93h				
	14h		94h				
CCPR1L	15h		95h				
CCPR1H	16h		96h				
CCP1CON	17h		97h				
RCSTA	18h	TXSTA	98h				
TXREG	19h	SPBRG	99h				
RCREG	1Ah		9Ah				
	1Bh		9Bh				
	1Ch		9Ch				
	1Dh		9Dh				
ADRESH	1Eh	ADRESL	9Eh				
ADCON0	1Fh	ADCON1	9Fh				
	20h	General Purpose Register	A0h				
		32 Bytes					
			BFh				
			C0h				
			EFh				
			F0h				
		accesses 70h-7Fh		accesses 20h-7Fh	120h	accesses A0h - BFh	1A0h
			FFh				1BFh
							1C0h
							1EFh
				accesses 70h-7Fh	16Fh	accesses 70h-7Fh	1F0h
					170h		1FFh
					17Fh		
Bank 0	7Fh	Bank 1		Bank 2		Bank 3	

■ Unimplemented data memory locations, read as '0'.

* Not a physical register.

Note 1: These registers are reserved; maintain these registers clear.

Note 2: These registers are not implemented on the PIC16F870.

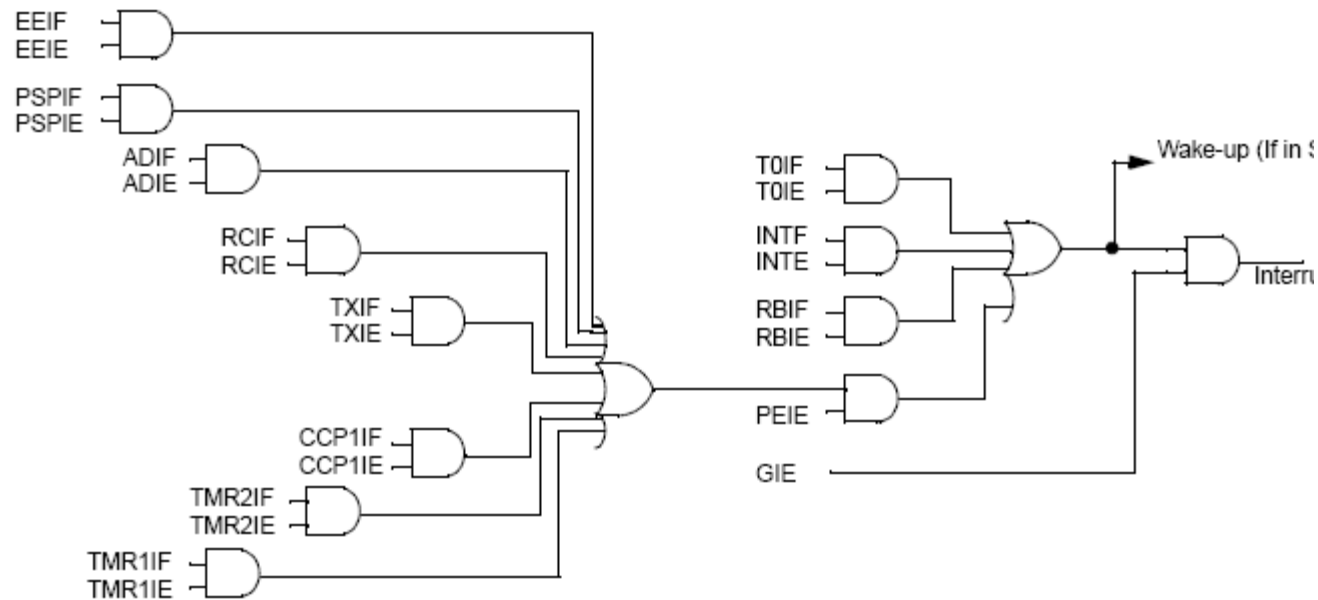
Interrupções

- Interrupção: É um evento que provoca a parada do programa principal e o desvio do mesmo para o atendimento desse evento.
- A interrupção é uma parte do firmware .
- A estrutura de interrupções é utilizada para que a CPU tome conhecimento dos eventos de alta prioridade.
- Toda interrupção tem um Flag que sinaliza que ela ocorreu.
- Ao reconhecer o Flag da interrupção o microprocessador finaliza a instrução em andamento, o PC é armazenado na pilha(Stack pointer) e o programa desviado para o endereço 04h (**na Família 16Fxx**), que é o vetor de interrupção.
- Os PICs da família 16F não possuem níveis de prioridades.

Tipos de Interrupções

- ❑ Mascaráveis: São interrupções que podem ser desabilitadas. Nesse caso o evento ocorre, o flag sinaliza mas o programa não é desviado.
- ❑ Não mascaráveis: A interrupção é atendida sempre que o evento ocorre. Os PICs da família 16F não possuem interrupções não mascaráveis.
- ❑ Os Flags individuais das interrupções sempre são “setados” quando ocorre o evento.
- ❑ Cada interrupção tem um bit de habilitação.
- ❑ GIE (Global Interrupt enable) é o bit de habilitação global das interrupções
- ❑ Latência de uma interrupção: É o tempo decorrido entre o evento da interrupção e o efetivo desvio para o vetor da interrupção. No caso das interrupções síncronas a latência é de 3 ciclos de máquinas.

Circuito de Interrupções no PIC16F871



Registro INTCON

REGISTER 2-3: INTCON REGISTER (ADDRESS 0Bh, 8Bh, 10Bh, 18Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
bit7							bit0

R = Readable bit
W = Writable bit
U = Unimplemented bit, read as '0'
- n= Value at POR reset

bit 7: **GIE:** Global Interrupt Enable bit
1 = Enables all un-masked interrupts
0 = Disables all interrupts

bit 6: **PEIE:** Peripheral Interrupt Enable bit
1 = Enables all un-masked peripheral interrupts
0 = Disables all peripheral interrupts

bit 5: **TOIE:** TMR0 Overflow Interrupt Enable bit
1 = Enables the TMR0 interrupt
0 = Disables the TMR0 interrupt

bit 4: **INTE:** RB0/INT External Interrupt Enable bit
1 = Enables the RB0/INT external interrupt
0 = Disables the RB0/INT external interrupt

bit 3: **RBIE:** RB Port Change Interrupt Enable bit
1 = Enables the RB port change interrupt
0 = Disables the RB port change interrupt

bit 2: **TOIF:** TMR0 Overflow Interrupt Flag bit
1 = TMR0 register has overflowed (must be cleared in software)
0 = TMR0 register did not overflow

bit 1: **INTF:** RB0/INT External Interrupt Flag bit
1 = The RB0/INT external interrupt occurred (must be cleared in software)
0 = The RB0/INT external interrupt did not occur

bit 0: **RBIF:** RB Port Change Interrupt Flag bit
1 = At least one of the RB7:RB4 pins changed state (must be cleared in software)
0 = None of the RB7:RB4 pins have changed state

Ex. de Interruções PIC 16F877

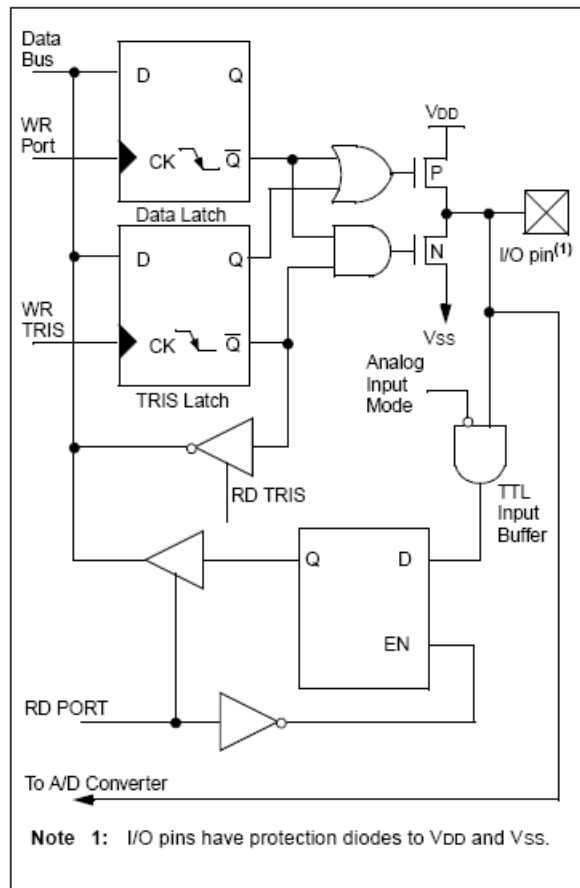
- **TIMER0:** Ocorre sempre que o contador TMR0 estoura.
- **Externa:** Gerada por um sinal externo ligada ao RB0.
- **Mudança de estado dos pinos da PORTB:** Ocorre sempre que um dos pinos RB4, RB5, RB6 e RB7 mudar de estado.
- **Conversor A/D:** Ocorre quando uma conversão analógico para digital é completada.
- **Recepção na USART:** Indica o termino da recepção de um dado pela USART.
- **Transmissão na USART:** Indica o esvaziamento do buffer de transmissão.
- **Interrupção TIMER1:** Estouro do TIMER1, que é um registrador de 16bits.
- **CCP(Capture/Compare/PWM):**

Portas de Entradas e Saídas(I/O)

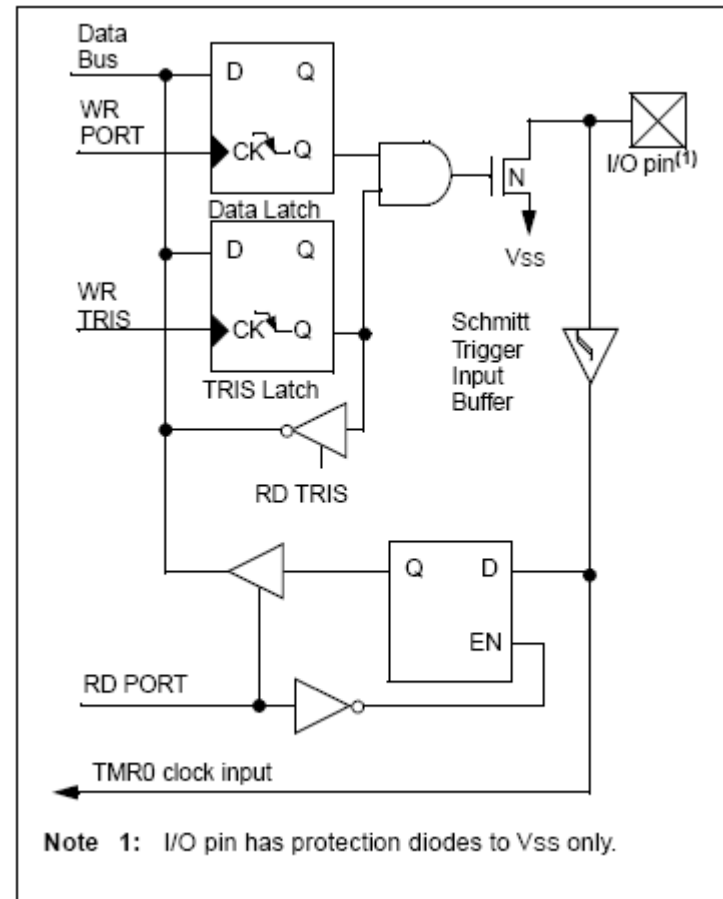
- Os I/O do PIC são agrupados em PORTs
- Registradores Especiais:
 - a) Porta A: PORTA e TRISA
 - b) Porta B : PORTB e TRISB
 - c) Porta C : PORTC e TRISC
 - d) Porta D : PORTD e TRISD

PORTA

RA3:RA0 AND RA5 PINS



BLOCK DIAGRAM OF RA4.



PORTA

TABLE 3-1: PORTA FUNCTIONS

Name	Bit#	Buffer	Function
RA0/AN0	bit0	TTL	Input/output or analog input
RA1/AN1	bit1	TTL	Input/output or analog input
RA2/AN2	bit2	TTL	Input/output or analog input
RA3/AN3/VREF	bit3	TTL	Input/output or analog input or VREF
RA4/T0CKI	bit4	ST	Input/output or external clock input for Timer0 Output is open drain type
RA5/AN4	bit5	TTL	Input/output or analog input

Legend: TTL = TTL input, ST = Schmitt Trigger input

TABLE 3-2: SUMMARY OF REGISTERS ASSOCIATED WITH PORTA

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--0x 0000	--0u 0000
85h	TRISA	—	—	PORTA Data Direction Register						--11 1111	--11 1111
9Fh	ADCON1	ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0	--0- 0000	--0- 0000

Legend: x = unknown, u = unchanged, - = unimplemented locations read as '0'. Shaded cells are not used by PORTA.

PORTB

TABLE 3-3: PORTB FUNCTIONS

Name	Bit#	Buffer	Function
RB0/INT	bit0	TTL/ST ⁽¹⁾	Input/output pin or external interrupt input. Internal software programmable weak pull-up.
RB1	bit1	TTL	Input/output pin. Internal software programmable weak pull-up.
RB2	bit2	TTL	Input/output pin. Internal software programmable weak pull-up.
RB3/PGM	bit3	TTL/ST ⁽¹⁾	Input/output pin or programming pin in LVP mode. Internal software programmable weak pull-up.
RB4	bit4	TTL	Input/output pin (with interrupt on change). Internal software programmable weak pull-up.
RB5	bit5	TTL	Input/output pin (with interrupt on change). Internal software programmable weak pull-up.
RB6/PGC	bit6	TTL/ST ⁽²⁾	Input/output pin (with interrupt on change) or In-Circuit Debugger pin. Internal software programmable weak pull-up. Serial programming clock.
RB7/PGD	bit7	TTL/ST ⁽²⁾	Input/output pin (with interrupt on change) or In-Circuit Debugger pin. Internal software programmable weak pull-up. Serial programming data.

Legend: TTL = TTL input, ST = Schmitt Trigger input

Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt or LVP mode.

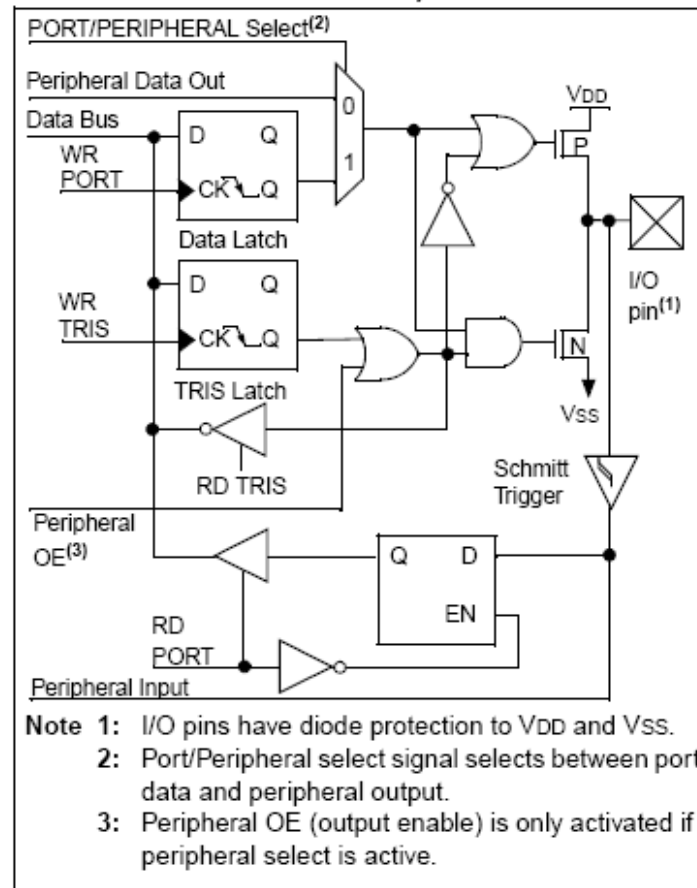
2: This buffer is a Schmitt Trigger input when used in serial programming mode.

TABLE 3-4: SUMMARY OF REGISTERS ASSOCIATED WITH PORTB

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
06h, 106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
86h, 186h	TRISB	PORTB Data Direction Register								1111 1111	1111 1111
81h, 181h	OPTION_REG	RBPUP	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Legend: x = unknown, u = unchanged. Shaded cells are not used by PORTB.

PORTC



PORTC

TABLE 3-5: PORTC FUNCTIONS

Name	Bit#	Buffer Type	Function
RC0/T1OSO/T1CKI	bit0	ST	Input/output port pin or Timer1 oscillator output/Timer1 clock input
RC1/T1OSI	bit1	ST	Input/output port pin or Timer1 oscillator input
RC2/CCP1	bit2	ST	Input/output port pin or Capture1 input/Compare1 output/PWM1 output
RC3	bit3	ST	Input/output port pin
RC4	bit4	ST	Input/output port pin
RC5	bit5	ST	Input/output port pin
RC6/TX/CK	bit6	ST	Input/output port pin or USART Asynchronous Transmit or Synchronous Clock
RC7/RX/DT	bit7	ST	Input/output port pin or USART Asynchronous Receive or Synchronous Data

Legend: ST = Schmitt Trigger input

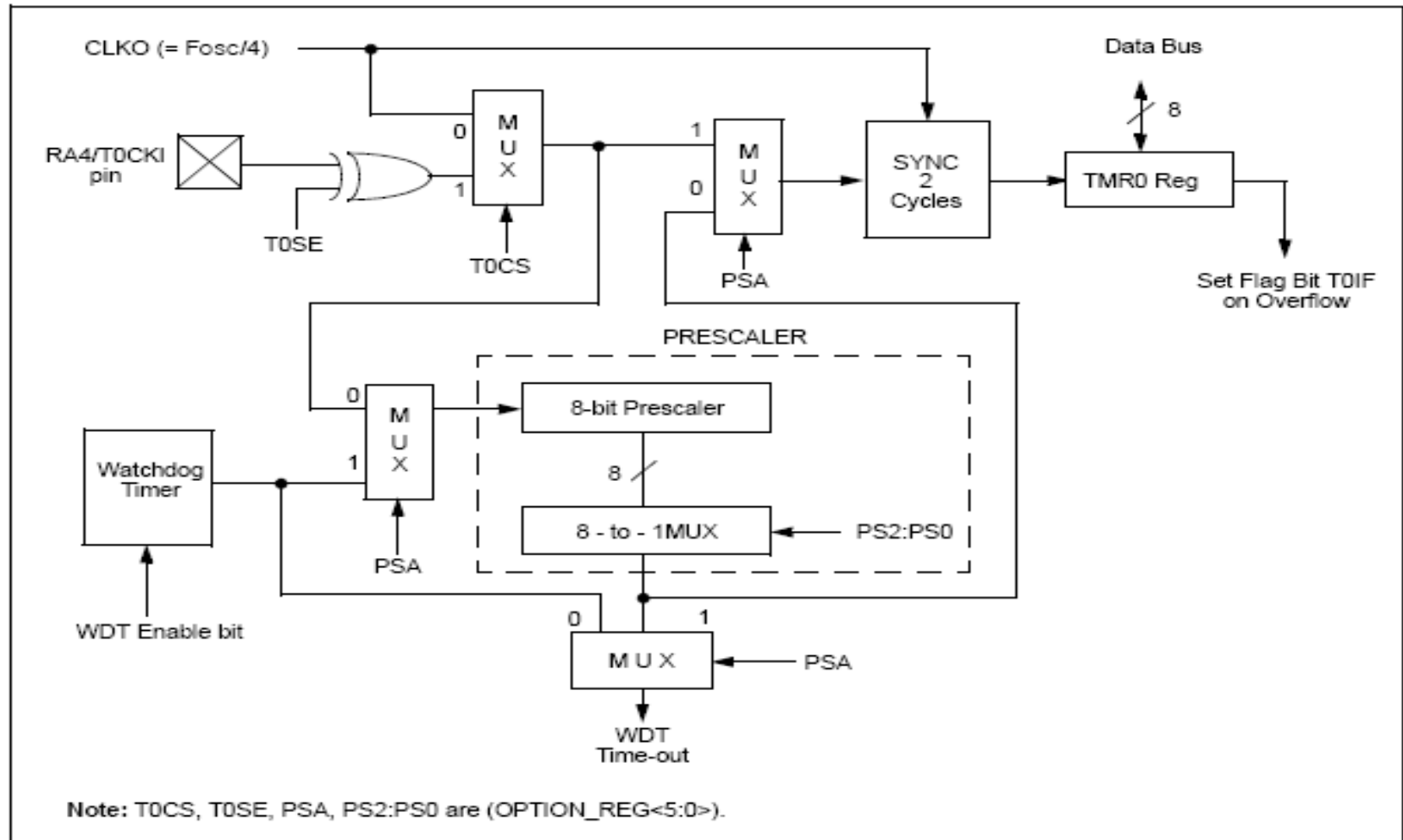
TABLE 3-6: SUMMARY OF REGISTERS ASSOCIATED WITH PORTC

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	uuuu uuuu
87h	TRISC	PORTC Data Direction Register								1111 1111	1111 1111

Legend: x = unknown, u = unchanged.

TMRO

FIGURE 5-1: BLOCK DIAGRAM OF THE TIMER0/WDT PRESCALER



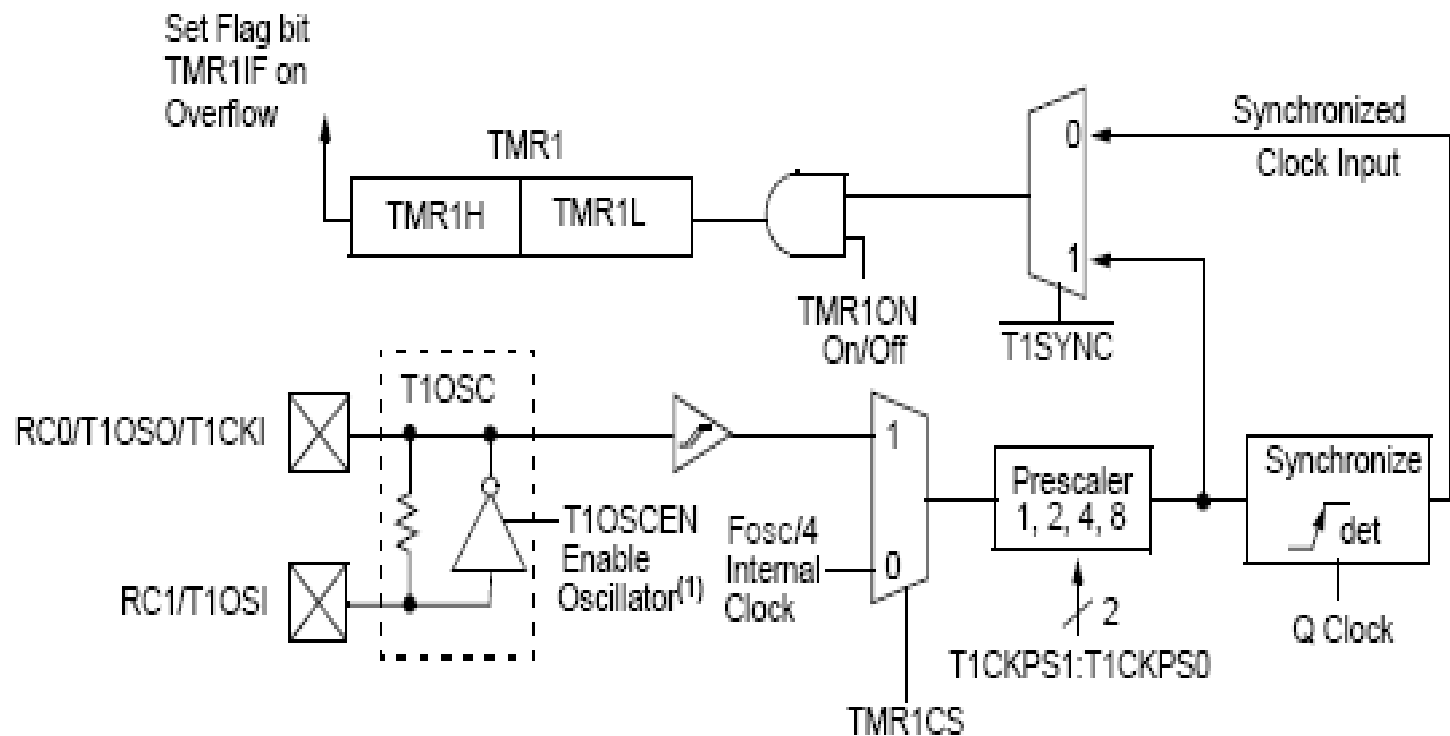
TMRO

- Características

- a) Timer ou contador de 8 bits
- b) Acessível para leitura e escrita.
- c) Possui pré-escala de 8 bits
- d) Permite seleção de clock interno ou externo
- e) Sinaliza estouro(overflow) de FFh para 00h.

TIMER1

FIGURE 6-2: TIMER1 BLOCK DIAGRAM



Note 1: When the T1OSCEN bit is cleared, the inverter is turned off. This eliminates power drain.

TIMER 1

□ Características

- a) Timer/ counter de 16 bits.
- b) Possui dois registradores: TMR1H e TIMER1L.
- c) Conta de 0000H a FFFFH
- d) Se não estiver em sincronismo com a CPU , o TIMER1 Pode gerar uma interrupção no modo SLEEP e acordar o PIC.

Osc Type	Freq.	C1	C2
LP	32 kHz	33 pF	33 pF
	100 kHz	15 pF	15 pF
	200 kHz	15 pF	15 pF
These values are for design guidance only.			
Crystals Tested:			
32.768 kHz	Epson C-001R32.768K-A	± 20 PPM	
100 kHz	Epson C-2 100.00 KC-P	± 20 PPM	
200 kHz	STD XTL 200.000 kHz	± 20 PPM	
Note 1: Higher capacitance increases the stability of oscillator, but also increases the start-up time.			
2: Since each resonator/crystal has its own characteristics, the user should consult the resonator/crystal manufacturer for appropriate values of external components.			

TIMER1

REGISTER 6-1: T1CON: TIMER1 CONTROL REGISTER (ADDRESS: 10h)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON
bit 7							bit 0

bit 7-6 **Unimplemented:** Read as '0'

bit 5-4 **T1CKPS1:T1CKPS0:** Timer1 Input Clock Prescale Select bits

11 = 1:8 Prescale value

10 = 1:4 Prescale value

01 = 1:2 Prescale value

00 = 1:1 Prescale value

bit 3 **T1OSCEN:** Timer1 Oscillator Enable Control bit

1 = Oscillator is enabled

0 = Oscillator is shut-off (the oscillator inverter is turned off to eliminate power drain)

bit 2 **$\overline{\text{T1SYNC}}$:** Timer1 External Clock Input Synchronization Control bit

When TMR1CS = 1:

1 = Do not synchronize external clock input

0 = Synchronize external clock input

When TMR1CS = 0:

This bit is ignored. Timer1 uses the internal clock when TMR1CS = 0.

bit 1 **TMR1CS:** Timer1 Clock Source Select bit

1 = External clock from pin RC0/T1OSO/T1CKI (on the rising edge)

0 = Internal clock ($F_{osc}/4$)

bit 0 **TMR1ON:** Timer1 On bit

1 = Enables Timer1

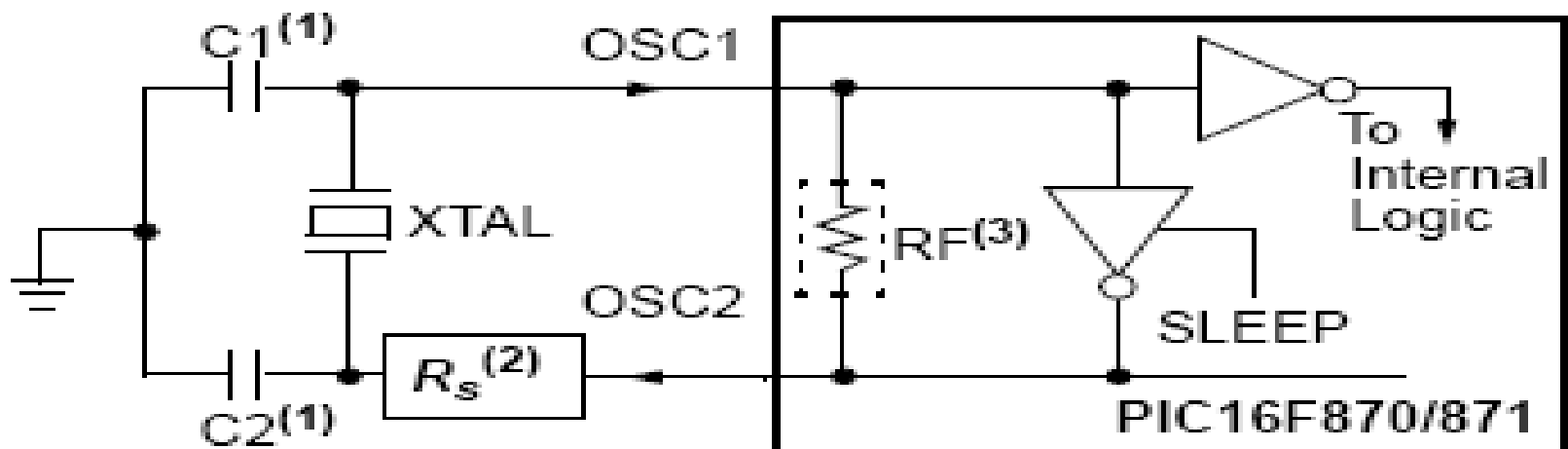
0 = Stops Timer1

Oscilador

□ Tipos:

- a) LP: Low Power cristal.
- b) XT : Cristal com frequência menor que 4MHz.
- c) HS : Cristal de alta velocidade(acima de 4MHz)
- d) RC: Resistor/capacitor

Circuito oscilador



- Note**
- 1: See Table 11-1 and Table 11-2 for recommended values of C1 and C2.
 - 2: A series resistor (R_s) may be required for AT strip cut crystals.
 - 3: RF varies with the crystal chosen.

Oscilador de Cristal : Tabela de capacitores

Osc Type	Crystal Freq.	Cap. Range C1	Cap. Range C2
LP	32 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	47-68 pF	47-68 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15-33 pF	15-33 pF
	20 MHz	15-33 pF	15-33 pF