

Curso: **ARQUITETURA DE COMPUTADORES (ENG)**

DATA	Atividade	Material - observação
	Apresentações	
09.11	SBESC	
11.11	SBESC	
16.11	Introdução a arquitetura de computadores	Slide 01
18.11	Conjunto de instruções	Slide 02
23.11	Conjunto de instruções (Neander)	Laboratório
25.11	Conjunto de instruções (Neander)	Laboratório
30.11	Projeto lógico de um processador	Slide 03
02.12	Projeto lógico de um processador	Slide 03
07.12	Conjunto de Instruções (Processador Ramses) Programação Assembly (Neander, Ramses, outro)	Slide 05 Laboratório
09.12	Conjunto de Instruções (Propriedades de uma ISA)	Slide 06
14.12	Avaliação de Desempenho de processadores	Slide 04
16.12	Pipeline	Slide 07
21.12	Pipeline	Slide 07
23.12	Pipeline	Slide 07
11.01	RISC x CISC	Slide 08
13.01	RISC x CISC	Slide 08
18.01	Dúvidas - debates	
20.01	Avaliação N1	
25.01	Superescalaridade	Slide 09
27.01	Superescalaridade	Slide 09
01.02	VLIW	Slide 10
03.02	Análise da avaliação N1 VLIW	Fim da 1ª. Etapa Slide 10
08.02	Trabalho: Tipos de implementação de memórias	
10.02	Memória Cache	Slide 11
15.02	Memória Cache	Slide 11
17.02	Memória Cache	Slide 11
24.02	Memória Virtual	Slide 12
29.02	Memória Virtual	Slide 12
02.03	Dúvidas - debates	
07.03	Avaliação N2	

--	Livre (Organização de computadores)	
--	Livre (Organização de computadores)	
09.03	Dúvidas sobre o trabalho	
14.03	Apresentação do Trabalho	
16.03	Análise da avaliação N2 Apresentação do Trabalho	
21.03	Apresentação do Trabalho	
23.03	Apresentação do Trabalho	Fim da 2ª. etapa
28.03	Livre	
30.03	Prova final	Final do Semestre
04.04	Resultados	

$$N2 = (3 \cdot P2 + 2 \cdot TRAB) / 5$$