

ΑΡΙΣΤΟΤΕΛΕΙΟ ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΟΝΙΚΗΣ, ΤΜΗΜΑ ΠΛΗΡΟΦΟΡΙΚΗΣ

“ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΥΠΟΛΟΓΙΣΤΩΝ”

Περίοδος: Σεπτέμβριος 2021 (πρότυπο θεμάτων από τις on-line εξετάσεις)

Διδάσκων : Γεώργιος Κεραμίδας

Προσοχή: Τα παραπάνω θέματα ήταν για τις on-line εξετάσεις, δηλαδή με ανοικτά βιβλία + βοήθεια από το internet κτλ. Προφανώς, στις γραπτές εξετάσεις τα θέματα θα προσαρμοστούν αντίστοιχα.

Θέμα 1– 1 Μονάδα

Θεωρήστε υπολογιστή που εκτελεί το παρακάτω πρόγραμμα με τους ακόλουθους χρόνους CPU: α) εντολές κινητής υποδιαστολής: 35 seconds, β) ακέραιες εντολές: 85 seconds, γ) εντολές load/store: 50 seconds και δ) εντολές διακλάδωσης: 30 seconds. Κατά πόσο θα μειωθεί ο συνολικός χρόνος, αν ο χρόνος των πράξεων κινητής υποδιαστολής μειωθεί κατά 20%?

Θέμα 2 – 1.5 Μονάδα

Έστω ένας επεξεργαστής με ένα επίπεδο cache (L1). Η L1 και η κύρια μνήμη συνδέονται μέσω ενός 32-bit διαδρόμου (bus) και την κύρια μνήμη. Το cache hit εξυπηρετείται σε 2 κύκλους. Αντίθετα, για την εξυπηρέτηση ενός cache miss απαιτείται η φόρτωση ενός block, η οποία πραγματοποιείται στέλνοντας τη διεύθυνση (32-bits) στην κύρια μνήμη, η προσπέλαση της οποίας διαρκεί 4 κύκλους προτού να είναι έτοιμη να στείλει στην cache το ζητούμενο block. Το miss ικανοποιείται εφόσον έρθει στην cache ολόκληρο το ζητούμενο block. Κάθε μεταφορά δεδομένων στο διάδρομο διαρκεί 1 κύκλο. Δίνονται τα παρακάτω miss rates για διαφορετικά μεγέθη του block:

- Block size: 8 bytes, Miss ratio: 4.5%
- Block size: 32 bytes, Miss ratio: 1.6%
- Block size: 128 bytes, Miss ratio: 0.64%

Ποιο μέγεθος block μας δίνει το πιο γρήγορο σύστημα? Αιτιολογήστε σύντομα την απάντησή σας.

Θέμα 3 – 2 Μονάδες

Θεωρείστε σύστημα με διευθυνοδοτημένη κύρια μνήμη σε επίπεδο byte που αποτελείται από 2^{16} bytes και μέγεθος μπλοκ ίσο με 2 bytes. Έστω μια cache άμεσης χαρτογράφησης (direct map) που αποτελείται από 512 γραμμές.

- Πως χωρίζεται μια memory address σε ετικέτα (tag) αριθμό γραμμής (line number) και αριθμό byte (offset)?
- Σε ποια γραμμή θα αποθηκευτούν οι διευθύνσεις: 0001 0001 0001 1011 και 1010 1010 1010 1010
- Έστω ότι το byte με διεύθυνση 0001 1010 0001 1010 αποθηκεύεται στην cache. Ποιες είναι οι διευθύνσεις των άλλων bytes που αποθηκεύονται μαζί με αυτό?
- Ποιο είναι το μέγεθος (data array και tag array) της cache?

Θέμα 4 – 1 Μονάδα

Υποθέστε ότι μεταβλητές f, g, h, i και j ανατίθενται στους καταχωρητές \$s0, \$s1, \$s2, \$s3 και \$s4. Επίσης, οι διευθύνσεις βάσης των πινάκων A και B βρίσκονται στους καταχωρητές \$s6 και \$s7 αντίστοιχα. Για τον παρακάτω κώδικα της C γράψτε τον αντίστοιχο κώδικα της Assembly του MIPS. Οι πίνακες A, B είναι τύπου int. Δεν είναι υποχρεωτικό να χρησιμοποιηθούν όλες οι μεταβλητές/καταχωρητές/πίνακες που δίνονται. Κώδικας: $f = B[B[i+g] + 5]$;

Θέμα 5 – 1 Μονάδα

Υποθέστε ότι ο καταχωρητής \$t0 έχει την τιμή (σε συμπλήρωμα ως προς δύο): 1010 1101 0001 0000 1111 1111 1111 0010. Ποια θα είναι η τιμή του \$t2 μετά την εκτέλεση των ακόλουθων εντολών:

slt \$t0, \$t0, 2
sll \$t2, \$t0, \$zero

Θέμα 6 – 0.5 Μονάδα

Χαρακτηρίστε ως σωστή ή λάθος την ακόλουθη πρόταση (αιτιολογήστε σύντομα την απάντησή σας): Για το ίδιο datapath, ο κύκλος ενός single cycle επεξεργαστή είναι μικρότερος από τον αντίστοιχο ενός pipelined.

Θέμα 7 – 0.5 Μονάδα

Να απαντηθεί και αιτιολογηθεί η παρακάτω ερώτηση: Χρήση της ALU σε έναν επεξεργαστή έχουμε μόνο για τον υπολογισμό αριθμητικού αποτελέσματος μιας αριθμητικής εντολής?

Θέμα 8 – 1.5 Μονάδα

Δίνεται το ακόλουθο τμήμα προγράμματος σε assembly MIPS.

```
addi $2, $zero, 32
Loop: lw $5, 800($1)
xor $5, $5, $4
sw $5, 600($2)
addi $1, $1, 4
subi $2, $2, 4
```

bne \$2, \$zero, Loop

Υποθέτουμε εκτέλεση του παραπάνω τμήματος κώδικα σε επεξεργαστή MIPS με αρχιτεκτονική σωλήνωσης (pipeline) 5 σταδίων (IF, ID, EX, MEM, WB). Υποθέτουμε επίσης, ότι όλες οι αναφορές στη μνήμη ικανοποιούνται σε 1 κύκλο (δεν υπάρχουν αστοχίες).

1. Υπολογίστε το συνολικό αριθμό κύκλων που απαιτούνται για την ολοκλήρωση του προγράμματος.

2. Στη συνέχεια υποθέτουμε την ύπαρξη σχήματος προώθησης. Παρουσιάστε το διάγραμμα χρονισμού της πρώτης επανάληψης του βρόχου. Υπολογίστε το συνολικό αριθμό κύκλων που απαιτούνται μέχρι το πέρας του προγράμματος θεωρώντας ότι υπάρχουν όλα τα δυνατά σχήματα προώθησης (forwarding).

Θέμα 9 – 1 Μονάδα

Δίνεται ένα πρότυπο κινητής υποδιαστολής 16 bits αντίστοιχο με το IEEE 754, όπου όμως ο εκθέτης έχει μήκος 7 bits και το κλάσμα 8 bits. Να βρεθεί η αναπαράσταση του αριθμού $-27/2^{16}$ στο πρότυπο αυτό.