# Unidad 2 Actividad 1: Memorias

Itzel Berenice Cabrera Vazquez

#### I. Introduction

### A. Memoria RAM

La memoria de acceso aleatorio (Random Access Memory, RAM) se utiliza como memoria de trabajo de computadoras y otros dispositivos para el sistema operativo, los programas y la mayor parte del software. En la RAM se cargan todas las instrucciones que ejecuta la unidad central de procesamiento (CPU) y otras unidades del computador, además de contener los datos que manipulan los distintos programas. Se denominan "de acceso aleatorio" porque se puede leer o escribir en una posición de memoria con un tiempo de espera igual para cualquier posición, no siendo necesario seguir un orden para acceder (acceso secuencial) a la información de la manera más rápida posible. [?]



Fig. 1: Dinamic RAM 4GB

Independientemente del fabricante, existen dos maneras de trabajar con la memoria RAM en las FPGA.

- Memoria de bloque: se debe de esperar al pulso de reloj para realizar la LECTURA
  - Single Port o Dual Port
  - Bloques de hasta 18 Kb o 30 Kb
  - Usar IP Ctalalog Vivado (menos complejo): se puede generar una memoria de bloque.
- Memoria distribuida: LECTURA asincrónica, es decir, no hay que esperar al siguiente ciclo de reloj para realizar las acciones.

#### B. Memoria ROM

## II. OBJETIVOS

- 1) Generar una simulación en VHDL de la lectura/escritura en una memoria RAM.
- Generar una somulación en VHDL de la lectura en una memora ROM

III. DESARROLLOIV. RESULTADOSV. CONCLUSIONSREFERENCES