

Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

Proiect ISM

Etapa II

Pentru realizarea acestei etape a proiectului a trebuit sa realizam mai multe simulari de tip.OP, .TRAN, .DC, .AC pentru a urmari toate cerintele specificate.

2.1. Analiza de tip .OP (se gaseste in testbenchOP1 si testbenchOP165)

Sa se ruleze o analiza .OP in configuratie de repetor pentru a obtine PSF-ul schemei.

Obs: Se va instantia simbolul pentru amplificator in montajul de simulare.

Rezultatele acestei analize .OP vor fi interpretate pentru a confirma realizarea corecta a schemei.

Amplificatorul se afla in configuratie de repetor , acest aspect observandu-se in schema circuitului de testbench de mai jos. De asemenea se observa si analiza .OP.

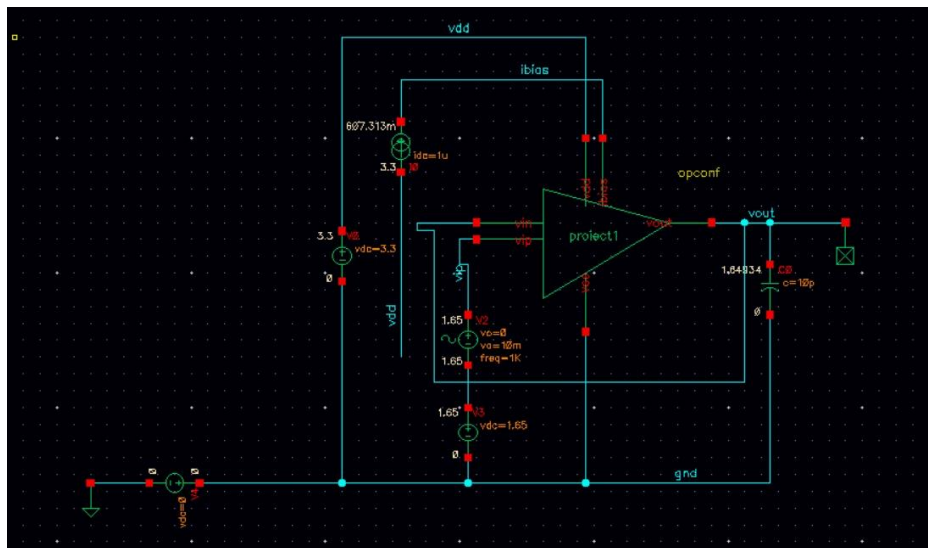


Figura 1. Testbench-ul amplificatorului in simulare de tip .OP

Profesor Coordonator: Florin Silviu Dumitru

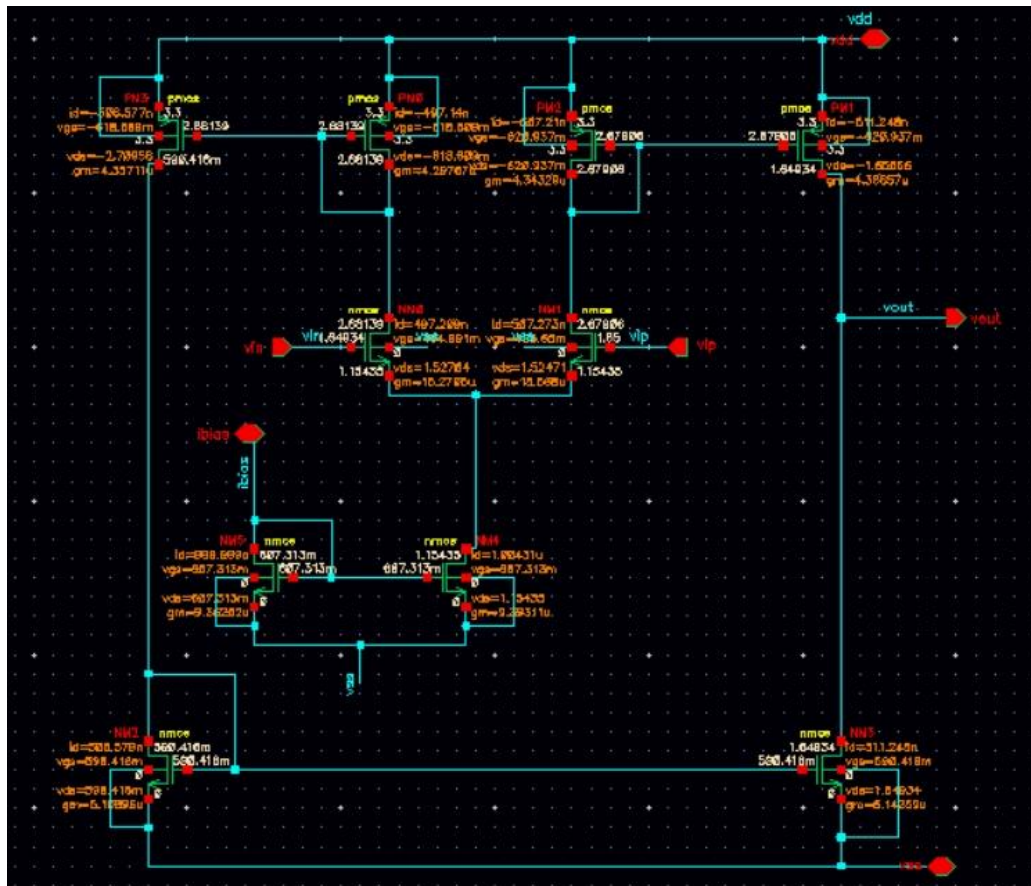


Figura 2. Rularea punctului static de functionare (in schema amplificatorului)

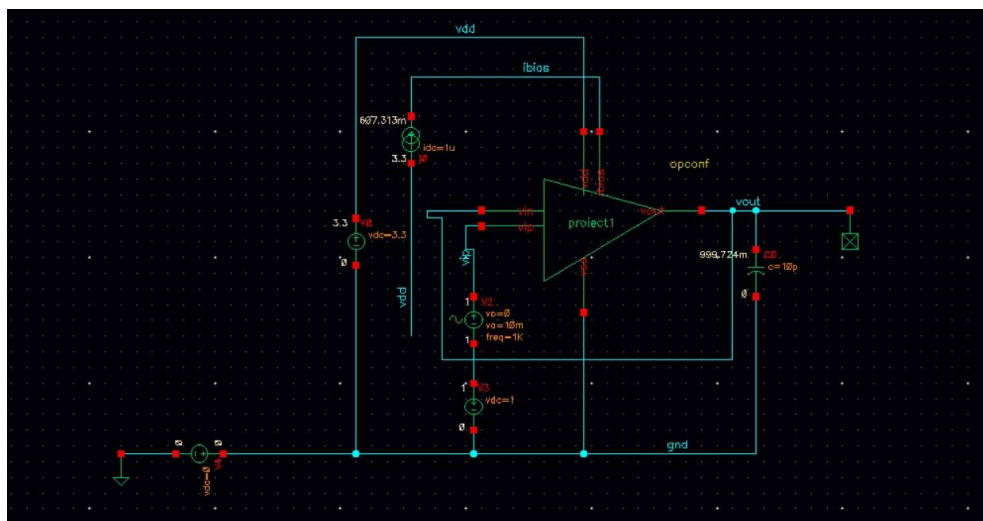


Figura 3. Testbench-ul amplificatorului in simulare de tip .OP

Studenti: Bobocea Iulia-Alina
 Serban Maria Alexandra
 Grupa: 433E
 Profesor Coordonator: Florin Silviu Dumitru

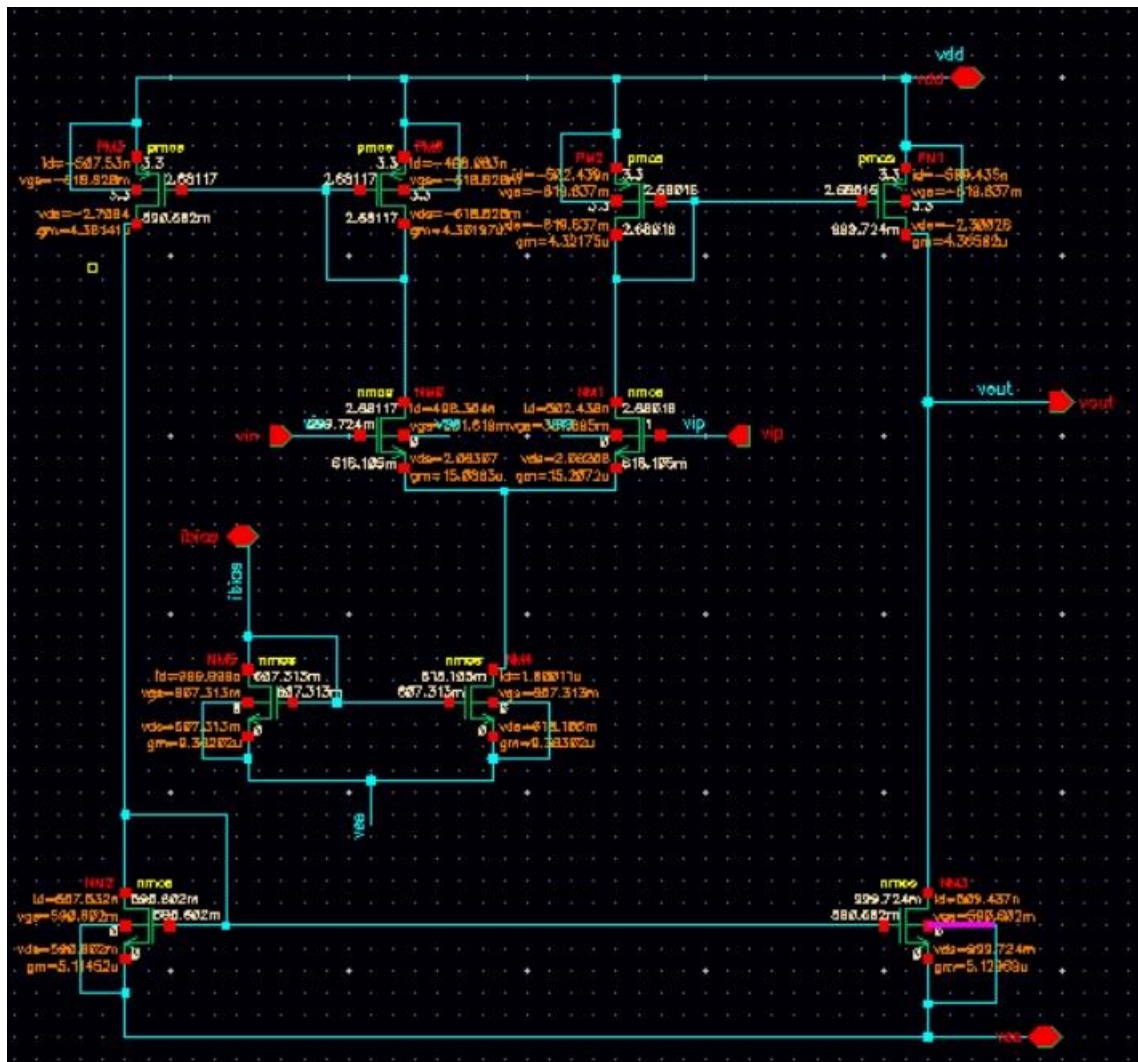


Figura 4. Rularea punctului static de functionare (in schema amplificatorului)

In figurile 2 si 4, valorile afisate in urma rularii punctului static de functionare sunt curentul de drena, tensiunea poarta-sursa, tensiunea drena-sursa si transconductanta.

A trebuit sa verificam tensiunile V_{GS} si V_{GS} pentru NMOS si PMOS, dar si tensiunea de overdrive. Dupa cum se observa atat tensiunea de overdrive este sub 200mV , cat si tensiunile V_{GS} si V_{GS} nu depasesc 1.3V, asadar circuitul a fost dimensionat corect.

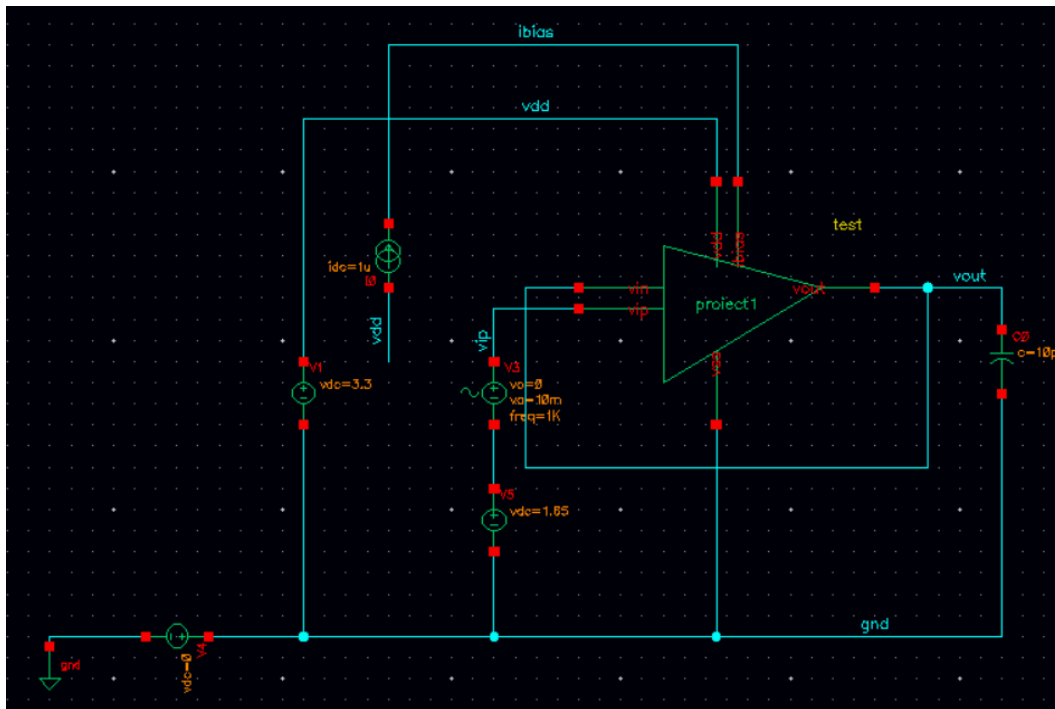
Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

In figurile 1 si 2 s-a aplicat o tensiune de 1.65V iar in figura 1 se observa ca la iesirea amplificatorului avem o tensiune de 1.6493 V, iar in figurile 3 si 4 s-a aplicat o tensiune de 1 V, iar la iesire se observa o tensiune de 999,724mV.

2.2 Analiza de tip .DC (se gaseste in poatemerg si DCtest)

Sa se ruleze o analiza .DC in configuratie de repetor. Se va face un sweep DC liniar al tensiunii de intrare de la VSS la VDD.

In figura de mai jos se observa amplificatorul in configuratie de repetor pentru simularea .DC.



Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

Figura 5.Testbench amplificator pentru simulare .DC

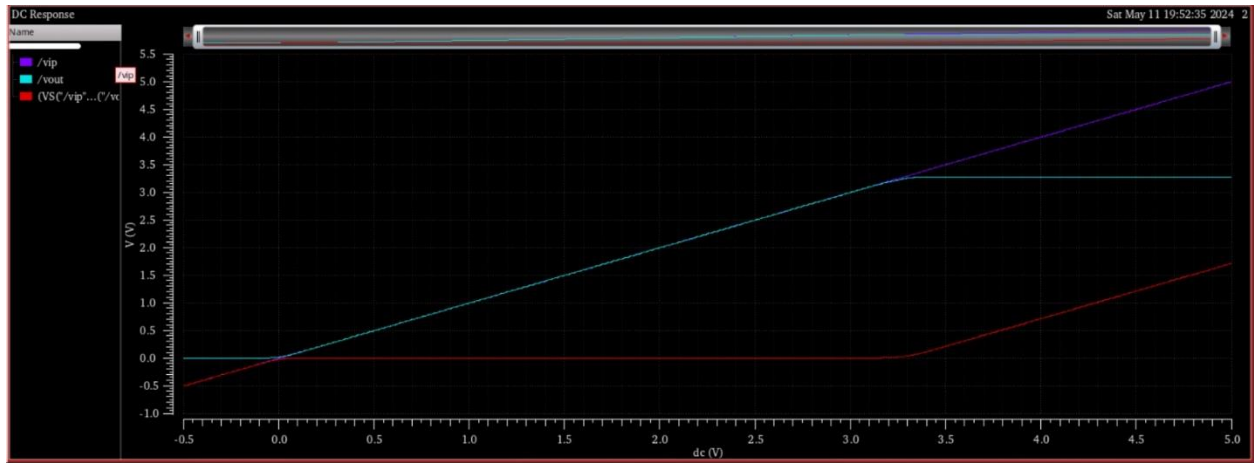


Figura 6. Analiza DC

In figura 6 se observa cum variaza tensiunea pe intrarea inversoare fata de cea neinversoare si tensiunea diferentiala aplicata pe intrare. Prin variatia tensiunii de pe borna pozitiva observam modul in care vin, care este vout, se modifica. Asadar, variatia este foarte mica, schimbarea semnalului vip aparand la peste 3.3V. Atat timp cat vip e si vout sunt similare, tensiunea diferentiala aplicata la intrare va fi constanta. In cazul in care Vin se stabilizeaza si Vip isi mentine liniaritatea, atunci tensiunea diferentiala o sa aiba o crestere liniara.

2.3. Analiza de tip .TRAN (tema23)

Sa se ruleze o analiza .TRAN in configuratie de repetor.

Obs: Se va instantia simbolul pentru amplificator in montajul de simulare.

Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

Sa se aplice la intrare un semnal triunghiular de perioada $T = 1 \text{ ms}$ cuprins intre VSS si VDD. Monitorizati tensiunea diferentiala de intrare. Argumentati evolutia acesteia cu variatia V_{in} . Repetati pentru $T = 10 \text{ us}$ pentru a vizualiza comportamentul dinamic. Obs: nu omiteti sarcina capacitiva de $C = 10 \text{ pF}$.

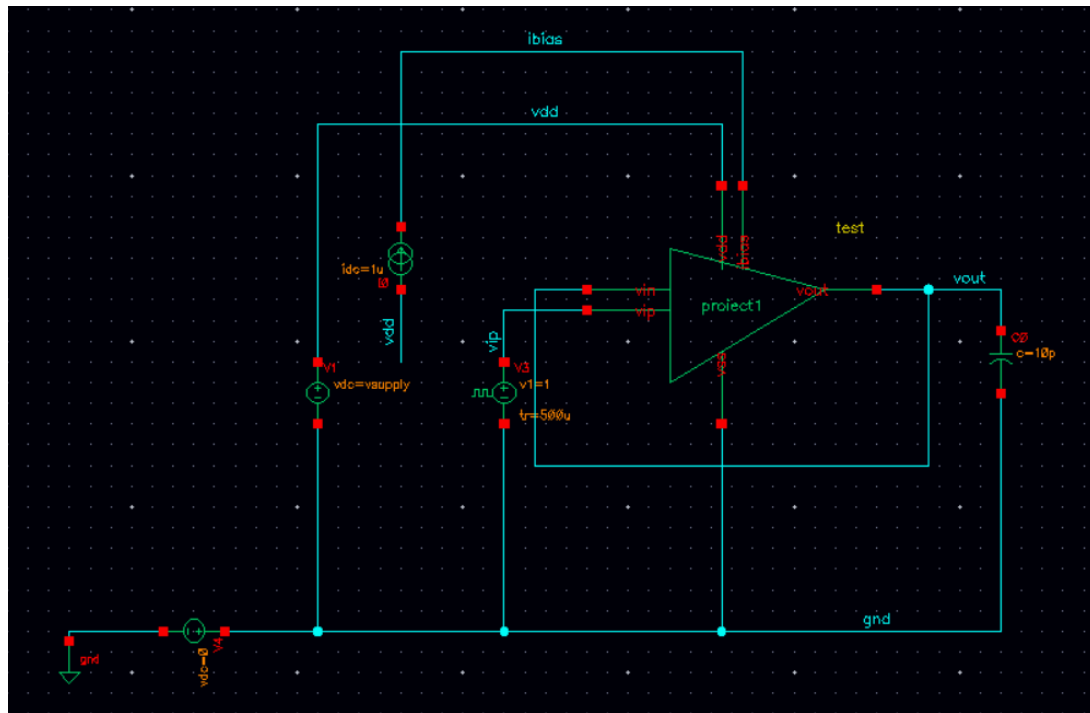


Figura7. Testbench pentru simularea de tip .TRAN a amplificatorului in configuratie de repetor.

Acest testbench a fost modificat prin inlocuirea sursei de tip Vdc de la tensiunea Vip cu o sursa de tip dreptunghiulara Vpulse in care am completat urmatoorii parametrii:

Voltage 1	1 V
Voltage 2	0 V
Period	1m s
Delay time	
Rise time	500u s
Fall time	500u s

Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

Figura 8. Parametrii pentru Vpulse in cazul $T=1\text{ms}$.

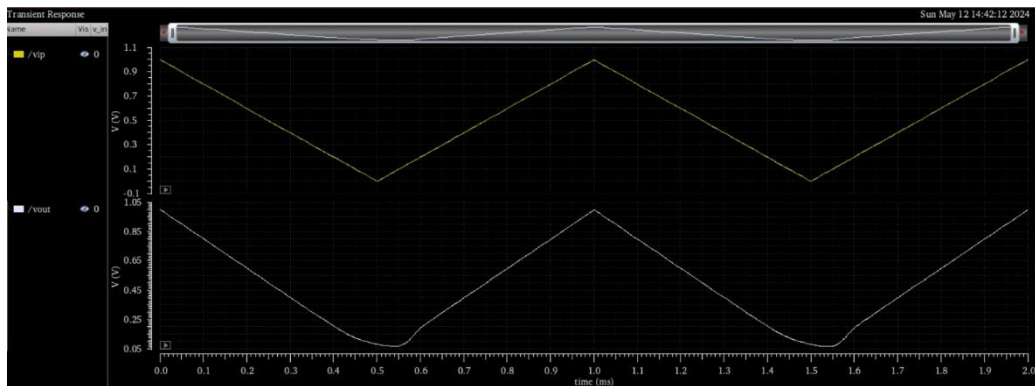
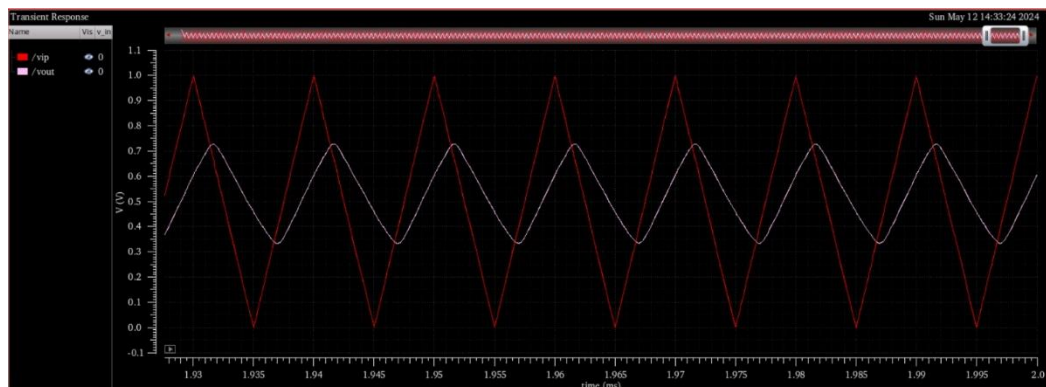


Figura 9. Grafic simulare transient pentru $T=1\text{ms}$.

Cu galben este reprezentat Vip si cu alb Vout. Tensiunea de iesire are o forma similara cu tensiunea de intrare.

Voltage 1	1 V
Voltage 2	0 V
Period	10u s
Delay time	
Rise time	5u s
Fall time	5u s

Figura 10. Parametrii pentru Vpulse in cazul $T=10\mu\text{s}$.



Alb-vout
Rosu-vin

Figura 11. Grafic simulare transient pentru $T=10\mu\text{s}$.

In ambele cazuri se observa ca tensiunea Vout are capetele mai rotunjite, acest fapt datorandu-se incarcarii si descarcarii condensatorului.

Studenti: Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa: 433E
Profesor Coordonator: Florin Silviu Dumitru

2.4 Analiza AC (se gaseste in tema24)

Sa se ruleze o analiza .AC pe cornere pentru a determina (folosind diagramele Bode):

- a) frecventa de castig unitate
- b) marginea de faza
- c) marginea de castig
- d) amplificarea DC

Obs: Se va instantia simbolul pentru amplificator in montajul de simulare.

Obs: aveti grija ce analizati (i.e. bucla deschisa vs. bucla inchisa)!

Obs: O metoda alternativa pentru determinarea UGF, PM, GM si DC gain este utilizarea analizei STB. Aruncati un ochi prin Help-ul Cadence.

Obs: nu omiteti sarcina capacitiva de $C = 10 \text{ pF}$

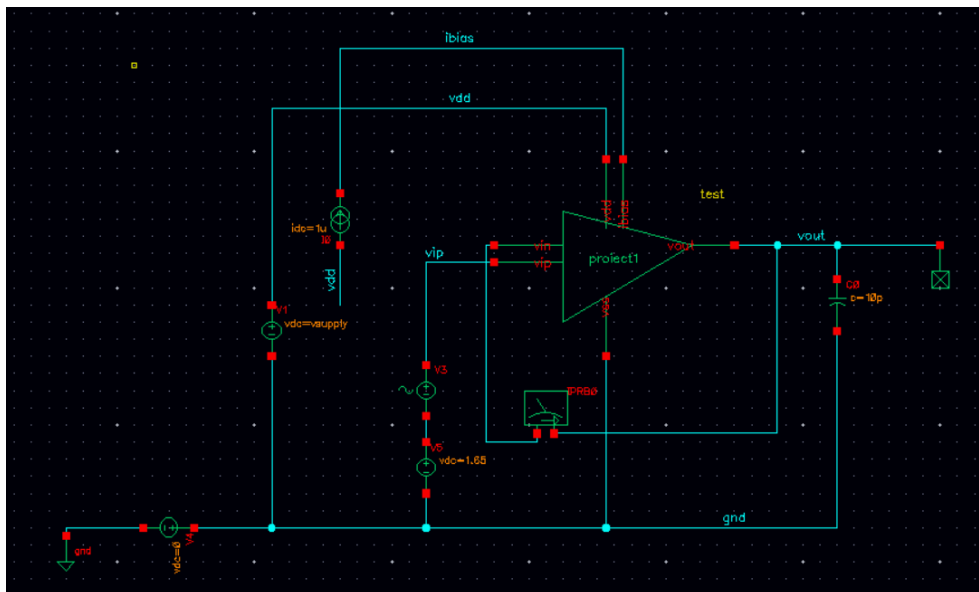


Figura 12. Testbench pentru simularea .AC

Acest testbench a fost modificat prin adaugarea unei surse sinusoidale V_{sin} care are parametrii AC $Mag=1$ in serie cu o sursa V_{dc} cu $1.65V$, iar prin adaugarea "componentei" IPROBE s-a produs "ruptura" reactiei negative, in acest mod putand sa facem o analiza de tip AC.

Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

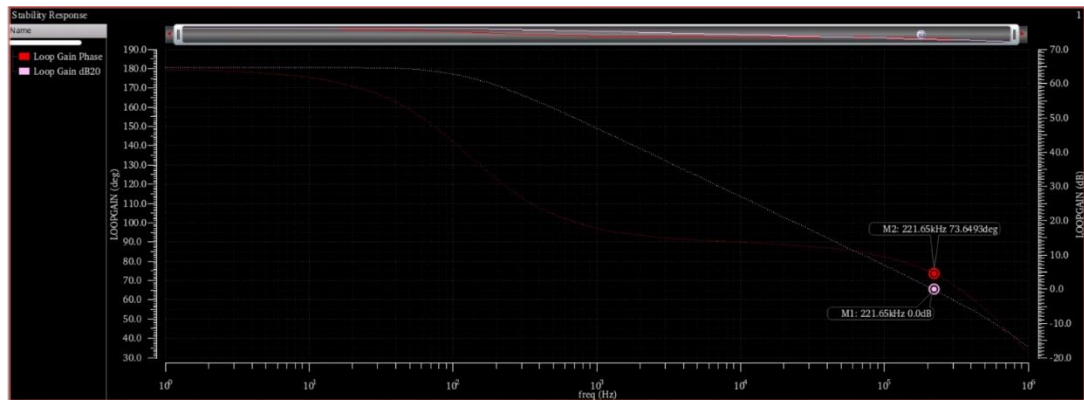


Figura 13. Graficul pentru marginea de faza si marginea de castig in cornerul NN.

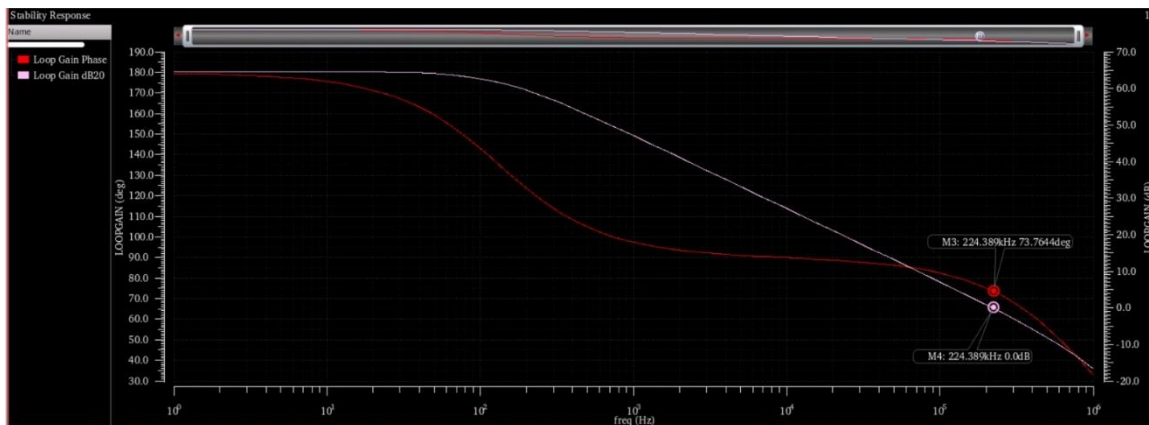


Figura 14. Graficul pentru marginea de faza si marginea de castig in cornerul FF

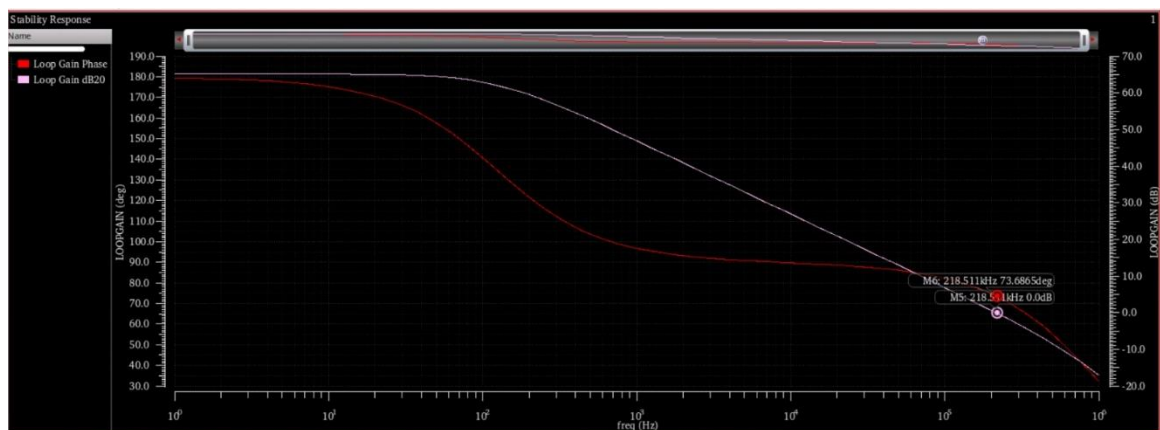


Figura 15. Graficul pentru marginea de faza si marginea de castig in cornerul SS

Studenti: Bobocea Iulia-Alina
 Serban Maria Alexandra
 Grupa: 433E
 Profesor Coordonator: Florin Silviu Dumitru

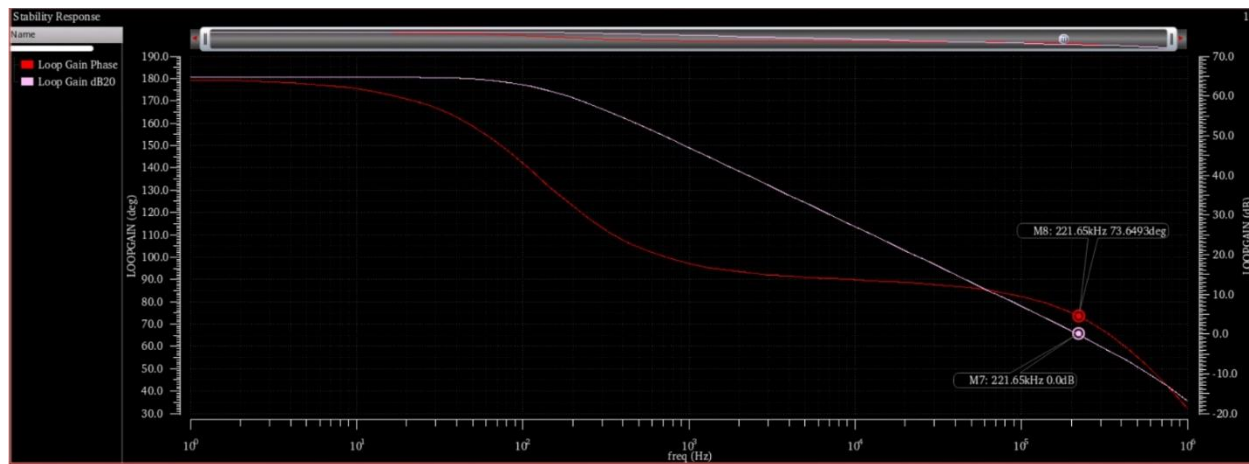


Figura 16. Graficul pentru marginea de faza si marginea de castig in cornerul stat

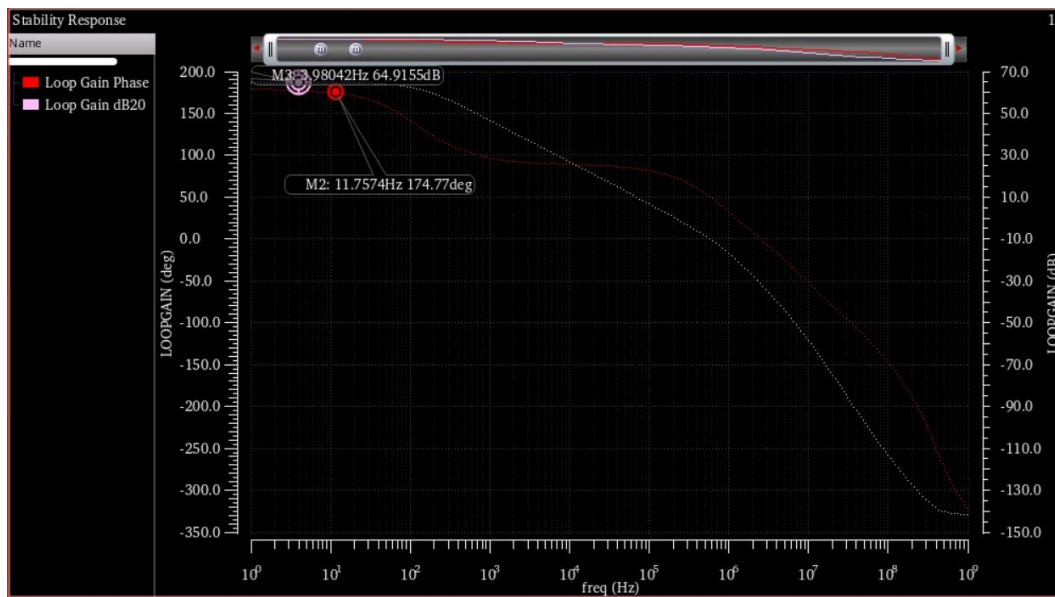


Figura 17. Graficul pentru amplificare, valoarea maxima fiind $A=64,9155\text{dB}$

Pentru marginea de faza si pentru marginea de castig am facut analiza de tip .AC pe cornerele NN,FF,SS si stat pentru a observa cum variaza GM si PM. Markerii aflati pe toate graficele prezentate mai sus (figura 13-figura 16) sunt frecventele de castig unitate. Frecventele sunt in jurul valorii de 220KHz.

Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

2.5 Tensiunea de offset sistematica (se gaseste in tema25)

Sa se ruleze o analiza .TRAN in configuratie de repetor pentru a determina tensiunea de offset sistematica pentru fiecare corner.

Obs: Se va instantia simbolul pentru amplificator in montajul de simulare.

Obs: tensiunea de offset sistematica ar trebui sa fie de ordinul milivoltilor.

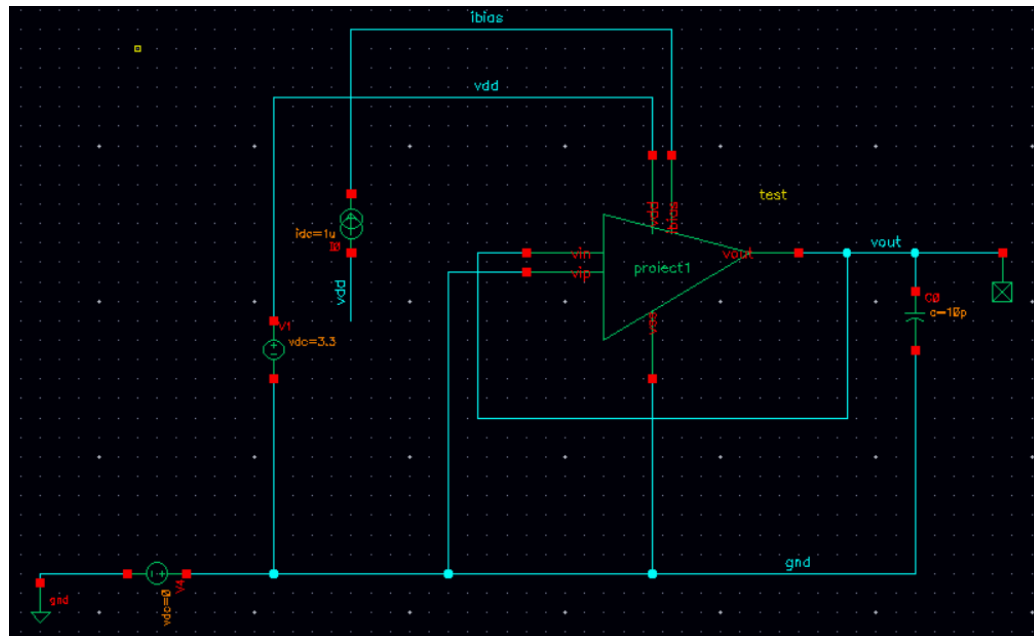


Figura 18. Testbench. Am eliminat toate sursele de pe Vip

Tensiunea de offset reprezintă tensiunea necesară între intrările unui amplificator operațional pentru a obține o tensiune continuă nulă la ieșire. De obicei, această tensiune de offset ar trebui să rămână sub $\pm 50\text{mV}$ pentru etaje realizate în tehnologie CMOS.

Studenti: Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa: 433E
Profesor Coordonator: Florin Silviu Dumitru

În toate simulările efectuate, se poate observa că tensiunea de offset nu depășește valoarea menționată anterior. Totuși, aceasta este prezentă, situându-se în intervalul de 20-25 mV, ceea ce se datorează potențialelor erori de calibrare, variabilitatea tensiunii depinzând de colțul de proiectare ales.

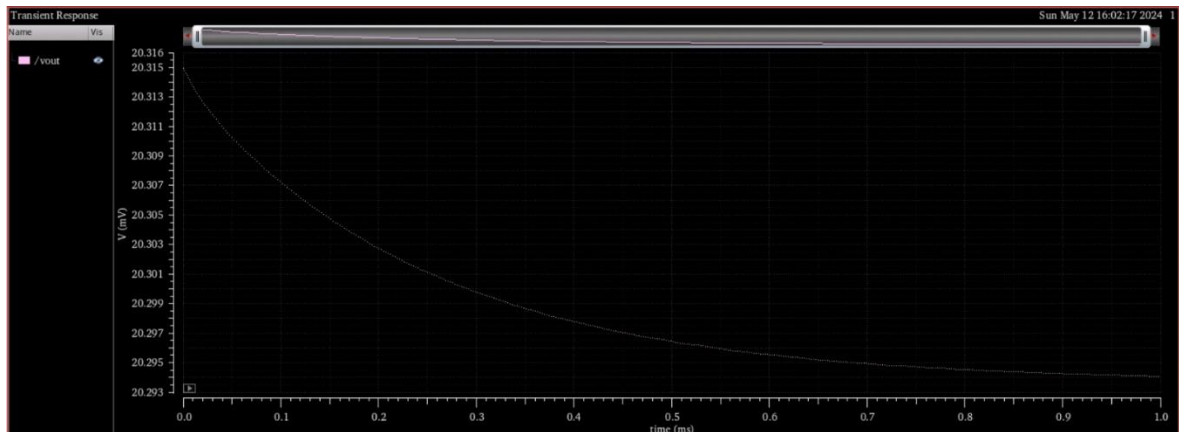


Figura 19. Tensiunea de offset sistematica pentru cornerul FF

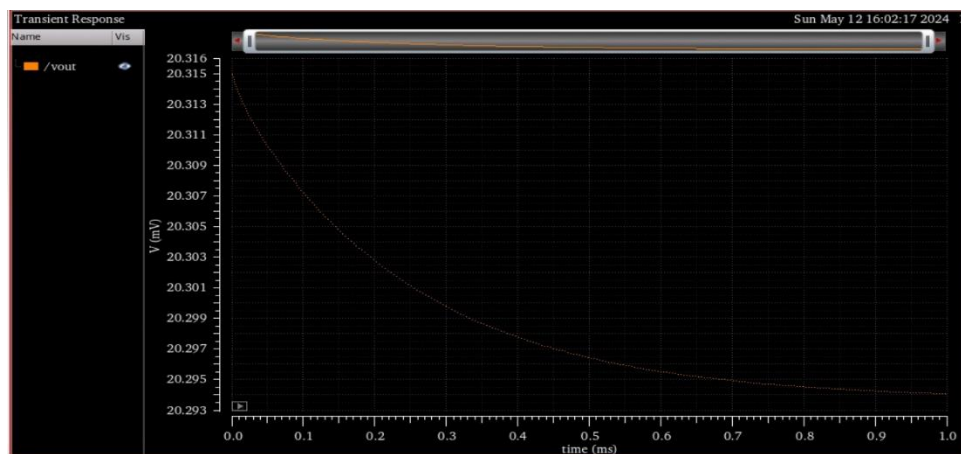


Figura 20. Tensiunea de offset sistematica pentru cornerul NN

Studenti:Bobocea Iulia-Alina
Serban Maria Alexandra
Grupa:433E
Profesor Coordonator: Florin Silviu Dumitru

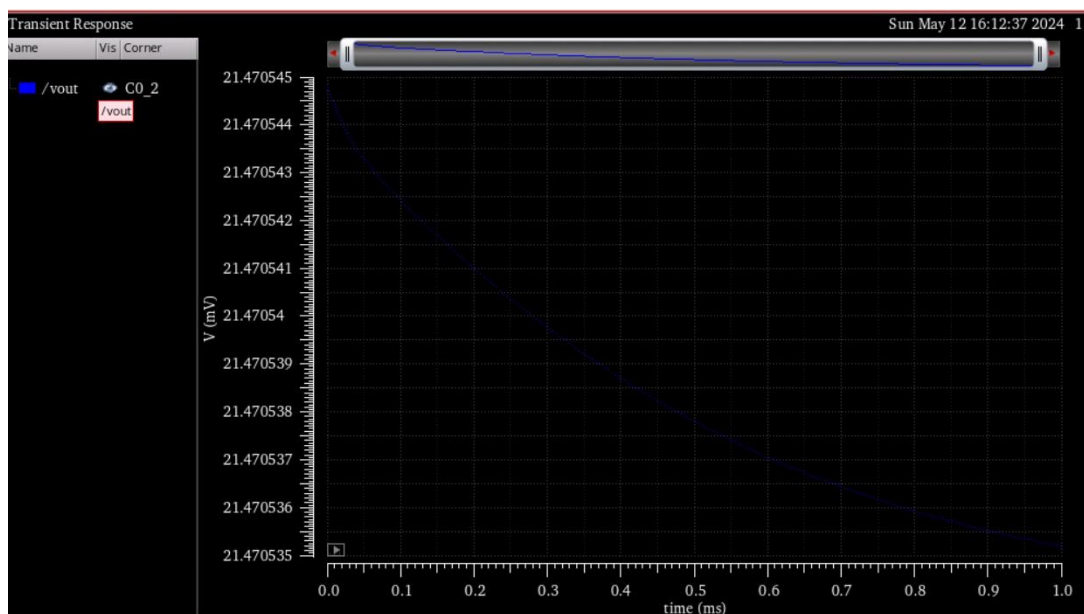


Figura 21. Tensiunea de offset sistematica pentru cornerul SS

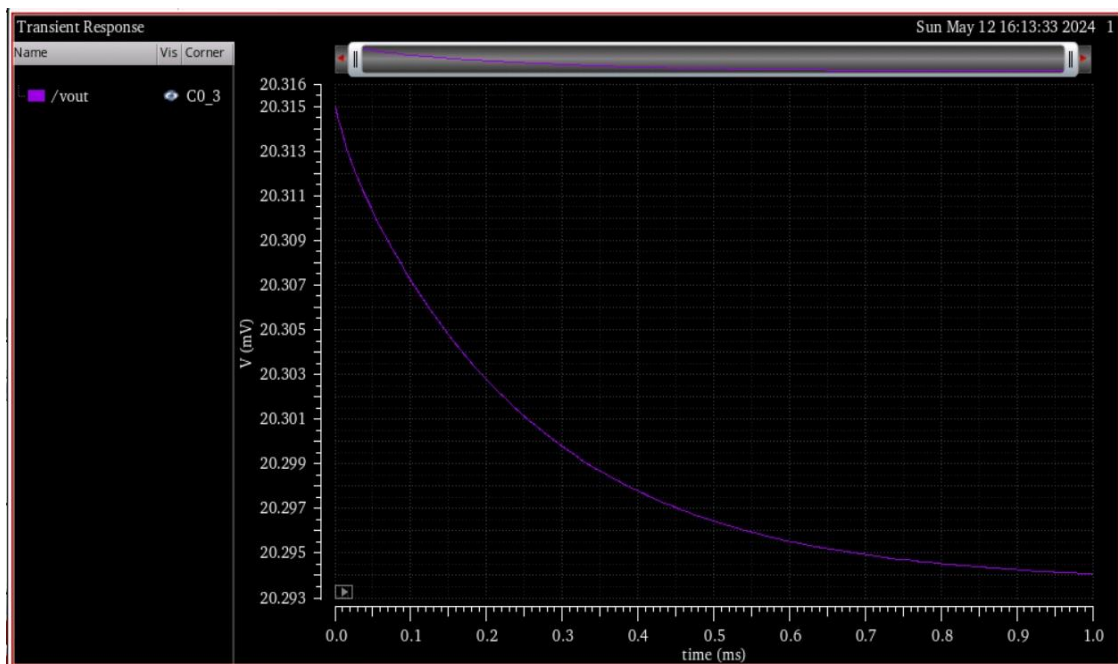


Figura 22. Tensiunea de offset sistematica pentru cornerul stat

Studenti:Bobocea Iulia-Alina

Serban Maria Alexandra

Grupa:433E

Profesor Coordonator: Florin Silviu Dumitru