Índice

I:	ntroduccion	I
	Microprocesador	2
	Arquitectura	2
	Instrucciones RISC	3
	Diseño	4
	LagartijaX4: micro_stage 1 y 2 + GCM	4
	Implementación del diseño	6
	Organización del proyecto	6
	Paquetes	6
	Contenidos	7
	Formato de archivos	7
	Niveles de diseño	8
II: Stage 1		9
	ALU + Registros ACM, ACC y RD	10
	ALU 16 Operaciones	11
	Diseño	11
	Instrucciones	12
	Unidad lógica	13
	Unidad Aritmética	13
	Resta	14
	Bloque de control de operandos	14
	Simulación	15
	Registros	17
	Árbol de instancias	17
	Propagación de ALU	17
	Simulación	18
	Convenciones para la simulación	18
	Convenciones para la simulación Testbench	18

III: Stage 2	25
Manejo de signos + ROM + PC + RI + DI	26
Manejo de signos	26
Control de operación para suma/resta	27
Control de signo para suma/resta	28
Control de operación para transferencia, incremento y decremento	29
Control de signo para la transferencia, incremento y decremento	30
Simulación	31
ROM	33
Registro de instrucción RI + Decodificador de instrucción	34
Contador de programa PC	34
Instrucción de 16 bits	34
GCM	35
Descripción	36
Simulación	36
IV: LagartijaX4	37
Instrucciones de prueba	38
Simulación	39
Conclusión	43
Bibliografía y Referencias electrónicas	45
Anexo A: Nomenclatura de dispositivos	46