

Конспект: Микроконтроллеры AVR

1 Структура AVR

Микроконтроллеры AVR имеют гарвардскую архитектуру с отдельными шинами для команд и данных. Основные компоненты:

- 8-битное RISC-ядро
- Флэш-память программ
- ОЗУ (SRAM) для данных
- Энергонезависимая EEPROM
- Периферийные устройства (таймеры, АЦП, USART и др.)

2 Память

2.1 Организация памяти

- **Память программ (Flash)** - до 256 КБ, 16-битные ячейки
- **ОЗУ (SRAM)** - до 16 КБ, 8-битные ячейки
- **EEPROM** - до 4 КБ, 8-битные ячейки, 100 000 циклов записи

2.2 Регистры

- **32 регистра общего назначения (R0-R31)**
- **Регистр статуса (SREG)** - флаги процессора
- **Указатель стека (SP)** - 16-битный
- **Регистры ввода/вывода (I/O Registers)**

3 Система команд

Типы инструкций:

- Арифметические и логические (ADD, SUB, AND, OR, INC, DEC)
- Операции с битами (SET, CLR, SBI, CBI)
- Переходы и вызовы (RJMP, IJMP, CALL, RET)
- Перемещение данных (MOV, LDS, STS, LDI)
- Управление (NOP, SLEEP, WDR)

Большинство инструкций выполняется за 1 такт.

4 Способы адресации

1. **Прямая** - операнд в регистре (ADD R1, R2)
2. **Непосредственная** - операнд в инструкции (LDI R16, 0xFF)
3. **Косвенная** - через указатель (LD R1, X+)
4. **Относительная** - для переходов (RJMP label)
5. **Прямая адресация данных** - (LDS R16, 0x100)
6. **Адресация ввода/вывода** - (IN R16, PORTB)

5 Прерывания

5.1 Типы прерываний

- Внешние (INT0, INT1)
- От таймеров
- От USART
item От АЦП
- Аппаратный сброс

5.2 Обработка прерываний

1. Завершение текущей инструкции
2. Сохранение PC в стеке
3. Сброс флага прерывания
4. Переход по вектору прерывания
5. Выполнение обработчика
6. Восстановление PC (RETI)

Вектора прерываний расположены в начале Flash-памяти.