

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ  
РОССИЙСКОЙ ФЕДЕРАЦИИ

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ  
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО  
ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ «МОСКОВСКИЙ  
ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ  
РАДИОТЕХНИКИ, ЭЛЕКТРОНИКИ И АВТОМАТИКИ»

КАФЕДРА ИНФОРМАЦИОННЫХ СИСТЕМ

В.К. Батоврин А.С. Бессонов В.В. Мошкин

**LabVIEW:**

**ПРАКТИКУМ ПО ЦИФРОВЫМ  
ЭЛЕМЕНТАМ ВЫЧИСЛИТЕЛЬНОЙ  
И ИНФОРМАЦИОННО-  
ИЗМЕРИТЕЛЬНОЙ ТЕХНИКИ**

**ЛАБОРАТОРНЫЙ ПРАКТИКУМ**

МОСКВА 2011

## ПРЕДИСЛОВИЕ

Достижения цифровой электроники широко используются в различных областях техники и технологий, во многом определяя общий технический прогресс. Цифровые устройства служат основой для построения измерительных приборов, измерительно-вычислительных комплексов, микропроцессорных систем, компьютеров, автоматизированных систем управления объектами и процессами и множества других полезных устройств. Проблемы развития и использования цифровой техники актуальны не только для специалистов в области электроники, но и для широкого круга работников других профессий.

Изучение основ цифровой электроники и вопросов её практического применения предусмотрено целым рядом общепрофессиональных и специальных дисциплин по направлениям подготовки в области техники и технологий. Овладение цифровой техникой, достижение базового уровня компетентности в вопросах создания, использования и применения цифровых устройств, систем и узлов на их основе, требует не только изучения теоретических вопросов, но и выполнения практических и лабораторных работ. Сегодня среди множества книг и учебных пособий по цифровой электронике ощущается недостаток в учебной литературе, посвященной методическому обеспечению практических и лабораторных занятий.

Цель настоящего пособия – помочь студентам, имеющим минимальную специальную подготовку, в ознакомлении с практическими вопросами цифровой техники, в первую очередь с принципами построения и функционирования наиболее распространенных цифровых устройств.

Возможности учреждений образования по созданию и поддержанию лабораторных практикумов, оснащенных современными техническими средствами, ограничены, это, в частности, относится и к практикумам по цифровой электронике. В этой ситуации необходимо активно использовать компьютерные средства измерений и современные информационные технологии, такие как технология виртуальных приборов.

Представленный в учебном пособии практикум функционирует на платформе персонального компьютера или ноутбука. Он может эксплуатироваться на индивидуальном рабочем месте учащегося, в типовых дисплейных классах при работе в локальной сети или в режиме удаленного доступа, например, с домашних компьютеров, подключенных к сети Internet.

При создании практикума реализованы оригинальные, запатентованные комплексные решения, основанные на использовании технологии виртуальных приборов в сочетании с технологией открытых систем. Основой практикума являются оригинальное программное обеспечение (свидетельство о регистрации № 2009612512 от 19.05.2009 г.) и лабораторные макеты-модули (патенты на полезную модель №71203 и №71204 от 27.02.2008),

подключаемые к лабораторной платформе.

В типовом случае в качестве лабораторной платформы применяется лабораторная станция NI ELVIS II, которая является развитием хорошо зарекомендовавшего себя базового решения компании National Instruments для разработки и создания лабораторных практикумов и учебных лабораторий в ВУЗах и колледжах.

Программное обеспечение практикума разработано в среде графического программирования LabVIEW, что позволило ускорить процесс разработки, создать удобный для работы пользовательский интерфейс и предоставлять пользователям программное обеспечение в виде исполнимых модулей, не требующих установки LabVIEW на компьютер.

Для развертывания практикума достаточно ПК с процессором типа Pentium 4, с объемом оперативной памяти не менее 256 Мб и с 200 Мб свободного дискового пространства. На компьютере должна быть установлена операционная система Windows XP или более старшая версия и текстовый редактор MS WORD.

Методическое обеспечение практикума разработано с учетом рекомендаций ГОС ВПО по направлению подготовки 200100 – Приборостроение по дисциплинам «Цифровые измерительные устройства» (специальность 200106 – Информационно-измерительная техника и технологии), «Схемотехника измерительных устройств» (специальность 200101 – Приборостроение), «Цифровые вычислительные устройства и микропроцессоры приборных комплексов» (специальность 200103 – Авиационные приборы и измерительно-вычислительные комплексы). Кроме того, принимались во внимание рекомендации по изучению основ цифровой электроники при прохождении курса «Электроника и микропроцессорная техника», входящего в федеральную компоненту общепрофессиональных дисциплин ГОС ВПО направлений подготовки 200000 – Приборостроение и оптотехника.

Учебное пособие написано коллективом преподавателей кафедры информационных систем Московского государственного института радиотехники, электроники и автоматики (технический университет) – МИРЭА на основе опыта преподавания дисциплин «Цифровые измерительные устройства», «Виртуальные средства измерений», «Электротехника и электроника» и «Электроника и микропроцессорная техника», а также практики применения LabVIEW программного обеспечения в учебном процессе на факультете кибернетики МИРЭА.

При работе над учебным пособием был также учтен опыт, полученный авторами при разработке и внедрении предыдущих LabVIEW лабораторных практикумов по аналоговой и цифровой электронике и основам измерительных технологий.

## ВВЕДЕНИЕ

Современные информационные технологии предоставляют хорошие возможности для создания компьютерных средств обучения, среди которых одно из важнейших мест занимают компьютерные лабораторные практикумы.

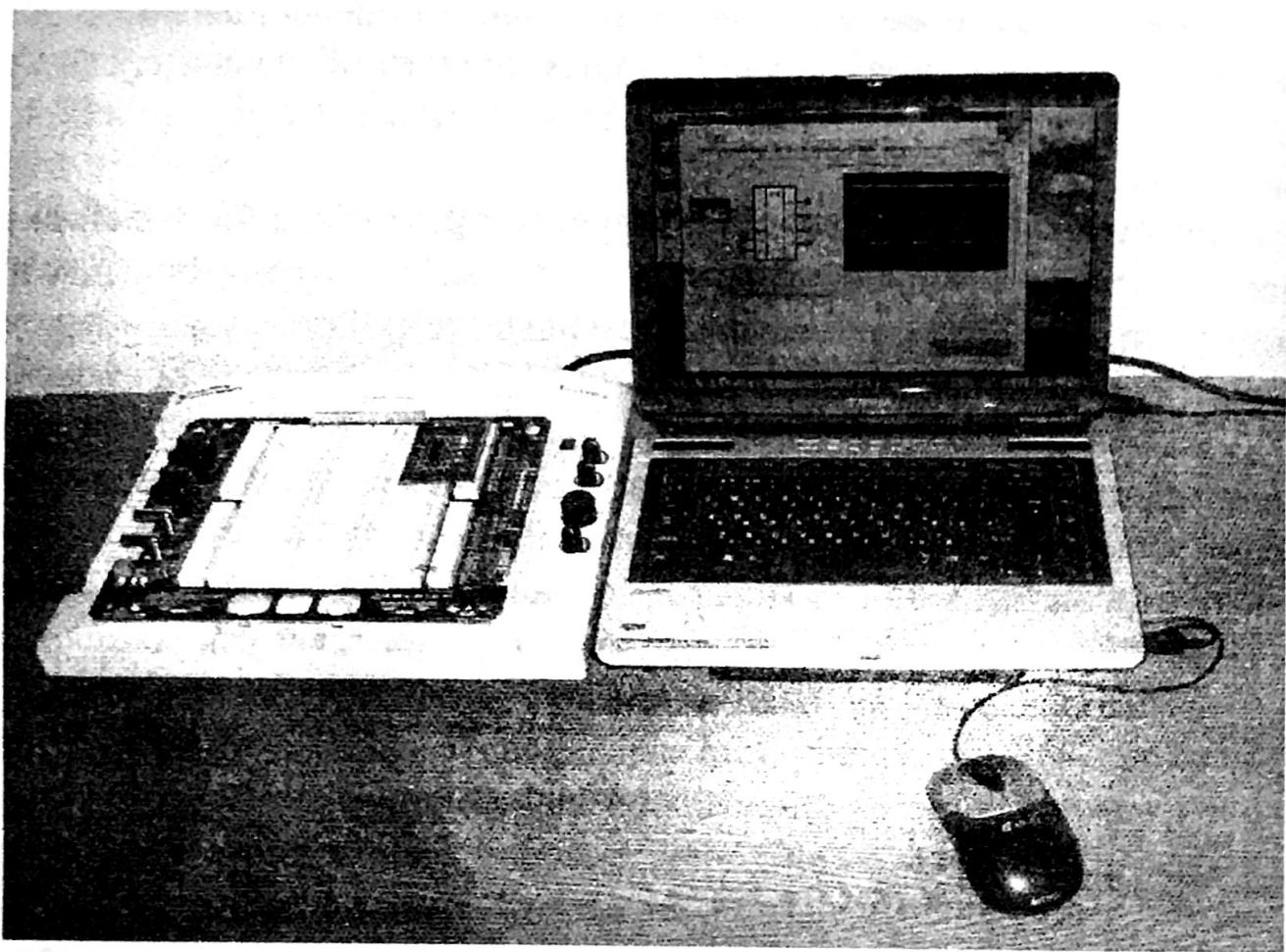
Основу компьютерного лабораторного практикума по любой дисциплине составляет комплекс лабораторных макетов, соединенных с программно-аппаратной платформой с помощью устройств сбора и передачи измерительной информации. Современной тенденцией стало применение в учебных целях компьютерных средств измерений, созданных с использованием технологии виртуальных приборов. Виртуальный прибор (ВП) в учебной лаборатории это средство измерений, представляющее собой, как правило, персональный компьютер, снабженный дополнительно специальным прикладным программным обеспечением и различными устройствами для сбора и обработки данных, например, многофункциональной платой ввода-вывода. ВП позволяет автоматизировать операции по сбору, обработке и представлению измерительной информации, имеет удобный пользовательский интерфейс, а его программные и аппаратные средства поддерживают реализацию функций, присущих традиционному средству измерений и обеспечивают представление результатов на экране монитора в удобной для пользователя форме.

Программное обеспечение ВП может разрабатываться как с помощью стандартных средств, таких как Visual C++, Visual Basic и т.п., так и с помощью программных средств, специально предназначенных для создания виртуальных приборов. Сегодня среди таких специализированных программных средств наиболее подходящим можно считать прикладной программный пакет LabVIEW компании National Instruments. Представленные на рынке аппаратные средства автоматизации измерительных процессов и процедур почти всегда комплектуются драйверами под LabVIEW. Разработка приложений в данной среде ведется визуальными средствами, что не требует от разработчика глубоких знаний программирования.

Для развертывания практикума потребуется базовый лабораторный стенд, оснащенный современным персональным компьютером (ПК), снабженным операционной системой Windows XP или более старших версий и специализированным набором аппаратных средств, а также оригинальное прикладное программное обеспечение.

В качестве шасси может быть использована лабораторная станция NI ELVIS II с интерфейсом USB для подключения к ПК или станция предыдущего поколения - NI ELVIS, поставлявшаяся раньше с устройствами ввода вывода NI PCI-6251 или NI USB-6251. Стенд комплектуется набором лабораторных модулей, на которых собраны исследуемые схемы. При выполнении лабораторных работ соответствующие модули устанавливаются

на макетную плату лабораторной станции NI ELVIS. Внешний вид лабораторного стенда показан на рис.В.1.



*Рис. В.1. Внешний вид базового лабораторного стенда*

Прикладное программное обеспечение представленного в учебном пособии лабораторного практикума является оригинальной разработкой авторов и спроектировано в среде LabVIEW. Режим дистанционного доступа к ресурсам лабораторного практикума реализуется по технологии National Instruments.

Порядок выполнения процедуры инсталляции практикума с использованием лабораторной станции NI ELVIS II и инструкции по работе программным обеспечением содержатся в Приложении 1. Подготовка к работе лабораторной станции NI ELVIS описана в Приложении 2.

При выполнении предлагаемых в учебном пособии лабораторных работ студент всегда работает только с лицевой панелью ВП, диаграмма, необходимая для разработки ВП, ему не доступна.

Лицевая панель определяет внешний вид ВП и интерфейс взаимодействия пользователя с ним. На лицевой панели находятся различные элементы управления ВП (выключатели, переключатели, поля ввода и т.д.) и элементы отображения измерительной информации (цифровые индикаторы, графические экраны и т.д.). Предоставляемый интерфейс пользователя прост, поэтому при выполнении заданий требуются только обычные навыки владения персональным компьютером и, конечно, понимание целей и задач, которые ставятся в лабораторной работе.

## ЛАБОРАТОРНАЯ РАБОТА № 1

### ИССЛЕДОВАНИЕ РАБОТЫ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

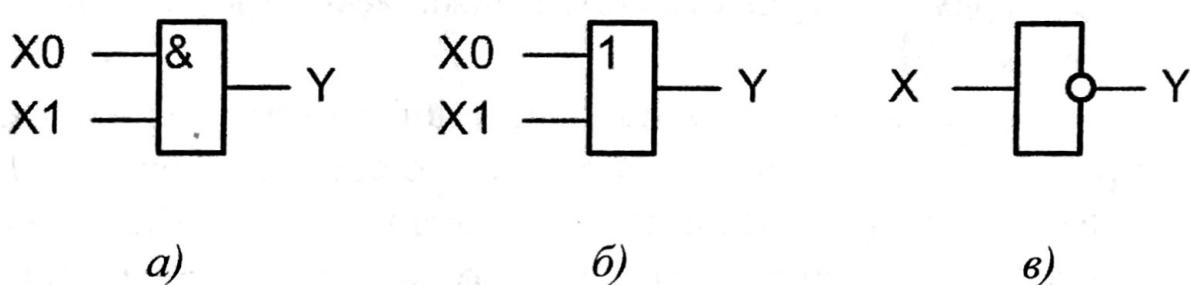
#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы цифровых логических элементов.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Элемент. Цифровым логическим элементом называется физическое устройство, реализующее одну из операций алгебры логики или простую логическую функцию. Схема, составленная из конечного числа логических элементов по определенным правилам, называется логической схемой.

В соответствии с перечнем логических операций (конъюнкция, дизъюнкция и отрицание) различают три основных логических элемента (ЛЭ): **И**, **ИЛИ**, **НЕ**. Элементы **И**, **ИЛИ** могут иметь несколько равноправных входов (от 2 до 12) и один выход, сигнал на котором определяется комбинацией входных сигналов. Элемент **НЕ** имеет всегда только один вход. Условное графическое обозначение элементов **И**, **ИЛИ**, **НЕ** приведено на рис. 1.1.



*Рис. 1.1. Условное графическое обозначение элементов И (а), ИЛИ (б), НЕ (в)*

Описание работы ЛЭ и логических схем может быть представлено различными способами. Наиболее часто используются следующие:

1. Алгебраическое выражение, например,

$$Y(X_0, X_1, X_2) = X_2 \wedge X_1 \wedge X_0 \vee \overline{X_2} \wedge \overline{X_1}.$$

2. Таблица истинности, например, табл.1.1 для функции И.

Таблица 1.1

<b>X1</b>	<b>X0</b>	<b>Y</b>
0	0	0
0	1	0
1	0	0
1	1	1

3. Временная диаграмма состояний входных и выходных сигналов, например, рис.1.2 для функции И.

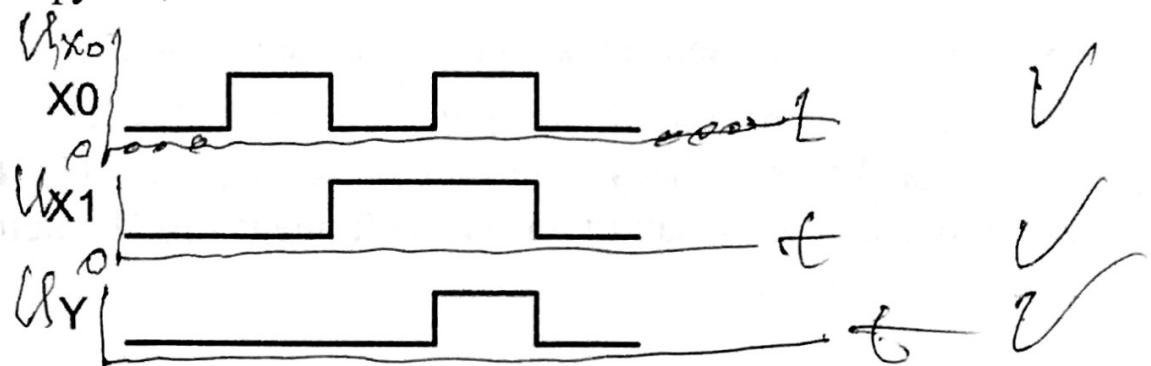


Рис. 1.2. Временная диаграмма состояний логического элемента И ( $Y = X_1 \wedge X_0$ )

Из булевой алгебры известен принцип двойственности логических операций, заключающийся в их взаимном преобразовании: если в условии, определяющем операцию И, значения всех переменных и самой функции заменить их инверсией, а знак конъюнкции – знаком дизъюнкции, получится условие определяющее операцию ИЛИ:

$$\text{если } X_1 \wedge X_0 = Y, \text{ то } \overline{X_1} \vee \overline{X_0} = \overline{Y}.$$

Справедливо и обратное преобразование:

$$\text{если } X_1 \vee X_0 = Y, \text{ то } \overline{X_1} \wedge \overline{X_0} = \overline{Y}.$$

Важным практическим следствием принципа двойственности является тот факт, что при записи логических выражений и, следовательно, построении логических схем, можно обойтись только двумя типами операций, например, операциями И и НЕ или ИЛИ и НЕ. В связи с этим можно ввести понятие функционально полной системы ЛЭ – совокупность ЛЭ, позволяющих реализовать логическую схему произвольной сложности.

Таким образом, системы двух элементов И и НЕ, а также ИЛИ и НЕ наравне с системой из трех элементов (И, ИЛИ, НЕ) являются функционально полными. На практике широкое применение нашли ЛЭ, совмещающие функции элементов указанных выше функционально полных систем. Это элементы И-НЕ и ИЛИ-НЕ, которые носят названия соответственно штрих Шеффера и стрелка Пирса. По определению каждый из этих элементов так же образует функционально полную систему. Их условные графические обозначения приведены на рис. 1.3.

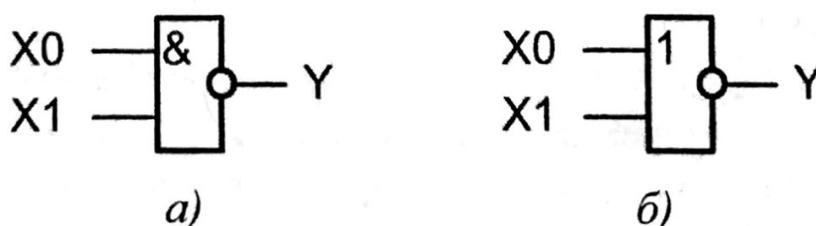
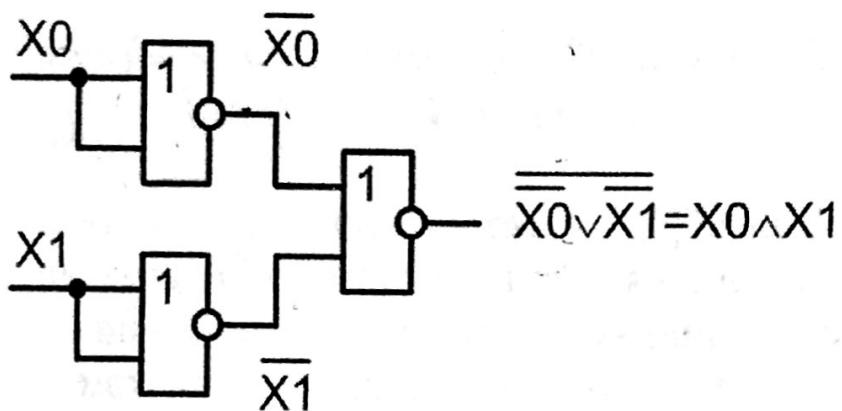


Рис. 1.3. Условное графическое обозначение элементов И-НЕ (а), ИЛИ-НЕ (б)

В качестве примера рассмотрим выполнение операции **И** на элементах **ИЛИ-НЕ**. Согласно принципу двойственности, если  $X_1 \wedge X_0 = Y$ , то  $\overline{X_1} \vee \overline{X_0} = \overline{Y}$ . Инвертируя правую и левую части первого выражения и подставляя во второе, получаем  $\overline{X_1} \vee \overline{X_0} = \overline{Y} = \overline{X_1 \wedge X_0}$ , т. е. логическая операция **И** может быть заменена операциями **ИЛИ** и **НЕ**. На рис. 1.4 приведен пример реализации логической операции **И** с использованием только элементов **И-НЕ**.



*Рис. 1.4. Реализация логической операции **И** на базе элементов **2ИЛИ-НЕ***

При разработке логических схем может оказаться, что ЛЭ имеет больше входов, чем число переменных, входящих в реализуемую с их помощью логическую функцию. При этом необходимо решить вопрос о том, как следует подключать свободные входы. Для рассмотрения этого случая вводится понятие активного и пассивного логических уровней.

Активным логическим уровнем называется такое значение входной переменной, которое однозначно определяет выходной сигнал ЛЭ. Например, для логического элемента **И** активным логическим уровнем является сигнал лог.0, так как его наличие хотя бы на одном из n-входах этого элемента однозначно определяет получение на выходе логического сигнала «0».

Пассивным логическим уровнем для элемента **И** будет, соответственно, сигнал «1». Отсюда следует, что для уменьшения фактического числа входов ЛЭ следует на неиспользуемые входы подавать сигналы пассивных логических констант: в рассмотренном случае для элемента **И** таким сигналом является «1».

Другой прием уменьшения фактического числа входов логического элемента основан на теоремах алгебры логики ( $X \wedge X = X$ ,  $X \vee X = X$ ): на несколько входов ЛЭ можно подавать одну и ту же логическую переменную, то есть объединять свободные входы с уже задействованными.

В табл. 1.2 представлены основные логические элементы, их обозначение, схемы и выполняемые функции.

Таблица 1.2

Элемент	Обозначение	Схема	Функция
НЕ	ЛН	$X \rightarrow Y$	$Y = \bar{X}$
И	ЛИ	$X_0 \& X_1 \rightarrow Y$	$Y = X_1 \wedge X_0$
И-НЕ	ЛА	$X_0 \& X_1 \rightarrow \bar{Y}$	$Y = \overline{X_1 \wedge X_0}$
ИЛИ	ЛЛ	$X_0 \oplus X_1 \rightarrow Y$	$Y = X_1 \vee X_0$
ИЛИ-НЕ	ЛЕ	$X_0 \oplus X_1 \rightarrow \bar{Y}$	$Y = \overline{X_1 \vee X_0}$
Исключающее ИЛИ	ЛП	$X_0 \oplus X_1 \rightarrow Y$	$Y = (\bar{X}_1 \wedge X_0) \vee (X_1 \wedge \bar{X}_0)$

**Примечание:** для обозначения логической операции «Исключающее ИЛИ» в логических выражениях используется символ  $\oplus$ .

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab1** для исследования работы логических элементов.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе MS Word.

Установите лабораторный модуль **dLab1** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис.1.5.

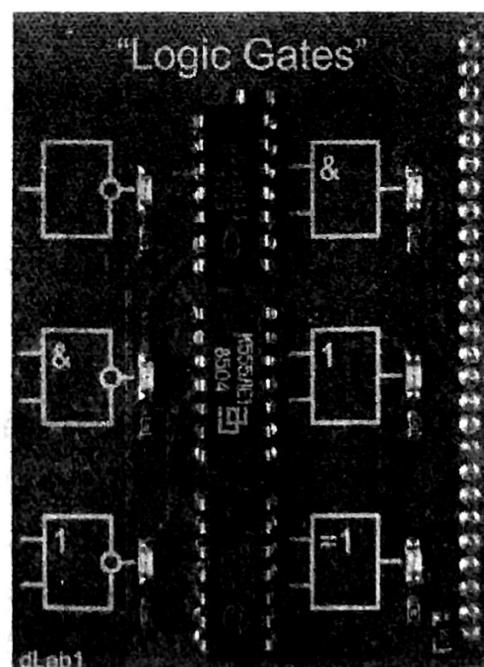
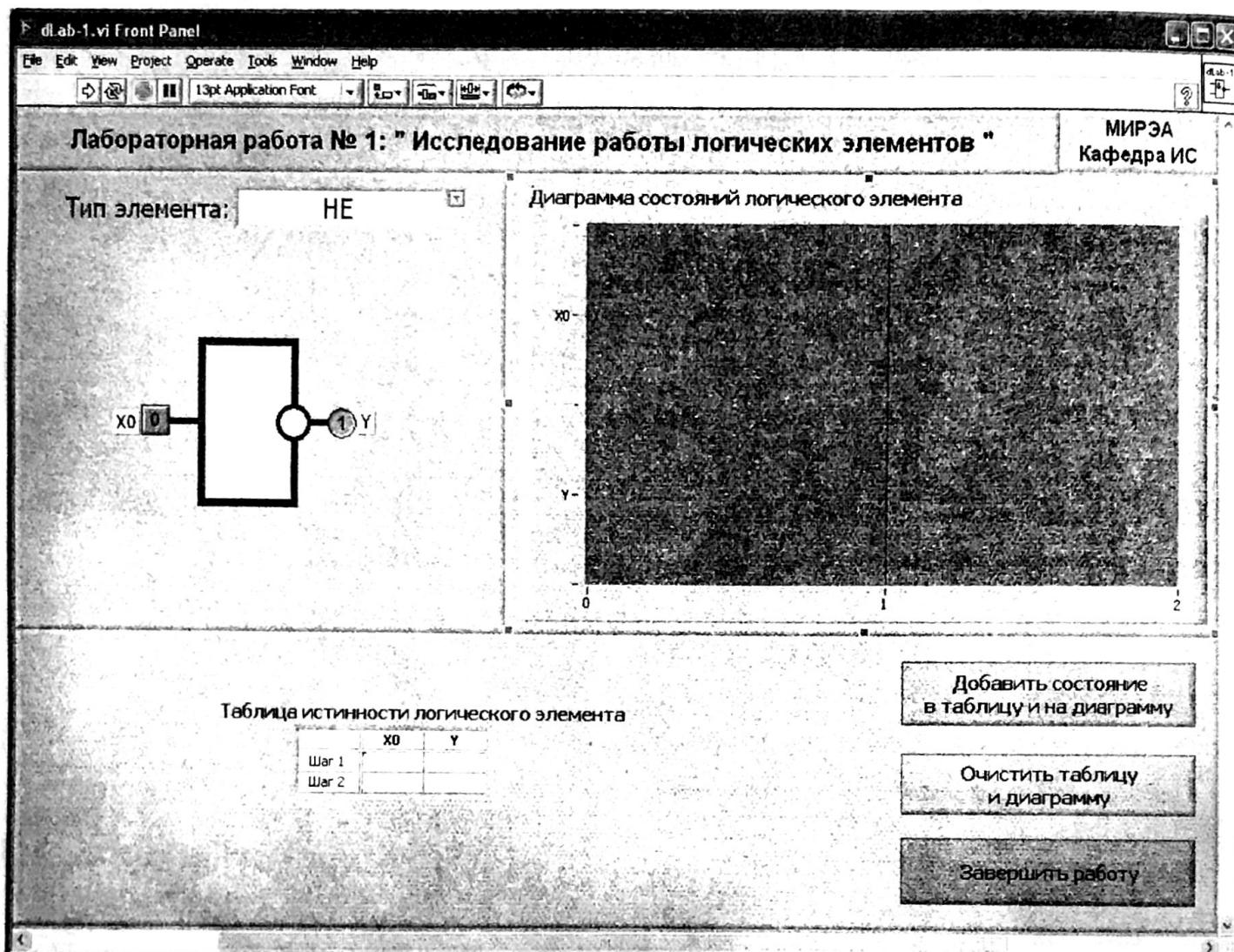


Рис. 1.5. Внешний вид модуля **dLab1** для исследования работы логических элементов

Загрузите файл **dLab-1.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.1.6). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN .



*Рис. 1.6. Лицевая панель ВП*

*Исследование*

#### 4.1. Логический элемент НЕ

4.1.1. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.1.2. Выберите логический элемент «НЕ». Для этого щелкните мышью на кнопке раскрытия списка элемента управления «Тип элемента». В раскрывшемся списке выберите строку с надписью «НЕ». В левой части рабочего окна появится условное графическое изображение логического элемента НЕ.

4.1.3. Установите на входе «Х0» исследуемого логического элемента логический сигнал «0». Логический уровень изменяется при однократном нажатии с помощью манипулятора мыши на кнопку квадратной формы, расположенную около входа логического элемента. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторе круглой формы, расположенной около выхода логического элемента, будет отображено состояние выходного сигнала в соответствии с логической функцией исследуемого элемента.

4.1.4. Занесите логические состояния входа и выхода логического элемента «НЕ» в таблицу истинности и на диаграмму состояний. Для этого нажмите на кнопку «Добавить состояние в таблицу и на диаграмму».

4.1.5. Установите на входе «Х0» исследуемого логического элемента логический сигнал «1», и с помощью кнопки «Добавить состояние в таблицу и на диаграмму» занесите логические состояния входа и выхода логического элемента «НЕ» в таблицу истинности и на диаграмму состояний.

4.1.6. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду «Copy Data». Затем перейдите в редактор MS Word и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.1.7. В отчете приведите схему реализации логической функции «НЕ» на основе базового логического элемента «2И-НЕ», и на основе базового логического элемента «2ИЛИ-НЕ».

## *Использование*

### 4.2. Логические элементы И, И-НЕ, ИЛИ, ИЛИ-НЕ, Искл.ИЛИ

4.2.1. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.2.2. Выберите логический элемент И. Для этого щелкните мышью на кнопке раскрытия списка элемента управления «Тип элемента». В раскрывшемся списке выберите строку с надписью «И». В левой части рабочего окна появится условное графическое изображение логического элемента И.

4.2.3. Установите на входах «Х0» и «Х1» логического элемента значения сигналов, приведенные в первой строке табл.1.3.

Таблица 1.3

<i>Вход Х1</i>	<i>Вход Х0</i>
0	0
0	1
1	0
1	1

4.2.4. Занесите логические состояния входов и выходов дешифратора в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу и на диаграмму».

4.2.5. Повторите пп.4.2.3 – 4.2.4 для остальных строк табл.1.3.

4.2.6. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет.

4.2.7. По таблице истинности и диаграмме состояний исследуемого

логического элемента определите, какой логический сигнал является для него активным.

4.2.8. В отчете приведите схему реализации функции исследуемого логического элемента на основе базовых логических элементов «2И-НЕ», и на основе базовых логических элементов «2ИЛИ-НЕ».

4.2.9. Повторите пп. 4.2.1 – 4.2.8 для логических элементов «И-НЕ», «ИЛИ», «ИЛИ-НЕ», «Искл.ИЛИ».

4.2.10. Выключите ВП, для чего нажмите на панели ВП кнопку «Завершить работу».

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Что такое логическая переменная и логический сигнал? Какие значения они могут принимать?
- Что такое логическая функция?
- Назовите основные операции булевой алгебры.
- Что такое таблица истинности? Приведите пример.
- Что такое функционально полная система логических элементов?
- Какие логические элементы составляют базовый набор?
- Приведите условное обозначение операций И, ИЛИ, НЕ, И-НЕ.

## ЛАБОРАТОРНАЯ РАБОТА № 2

### ИССЛЕДОВАНИЕ РАБОТЫ ШИФРАТОРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы шифраторов.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Шифратором (Coder - CD)  $M \times N$  называют комбинационное устройство с  $M$  входами и  $N$  выходами, преобразующее  $M$ -разрядный унитарный код в  $N$ -разрядный двоичный код.

Шифраторы классифицируют по ряду признаков.

По числу входов различают:

- полные шифраторы, число входов которых  $M = 2^N$ ;
- неполные шифраторы, имеющих число входов  $M < 2^N$ .

По уровням входных и выходных сигналов выделяют:

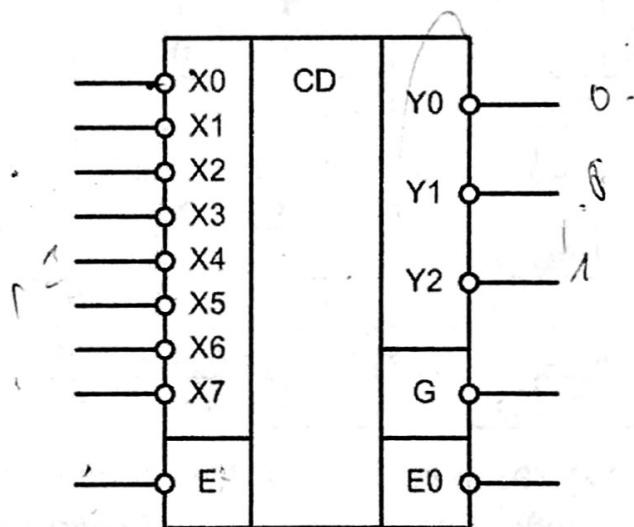
- шифраторы высокого уровня, активные сигналы на входах и выходах которых имеют уровень логической единицы;
- шифраторы низкого уровня, активные входные и выходные сигналы которых соответствуют уровню логического нуля.

По функциональной значимости входов шифраторы разделяют на две

группы:

- шифраторы с равнозначными функциями входов, в которых все входы равноценны и при подаче на любой из них активного уровня сигнала на выходе формируется двоичный код. В таких шифраторах нельзя подавать несколько входных сигналов одновременно от разных источников, т. е. должна соблюдаться очередьность подачи сигналов от разных источников. Если на один из входов шифратора подан сигнал, остальные входы шифратора должны быть заблокированы;
- приоритетные шифраторы, в которых возможна одновременная подача на входы сигналов от разных источников, однако только один из них, имеющий больший приоритет, выполнит функцию формирования выходного кода. Как правило, наивысший приоритет назначается входу с самым высоким порядковым номером.

На рис. 2.1 приведено условное графическое обозначение приоритетного шифратора низкого уровня K555ИВ1.



*Рис. 2.1. Условное графическое обозначение шифратора K555ИВ1*

Данная интегральная микросхема имеет следующий набор входных и выходных сигналов:

- восемь информационных входов X0, X1, ..., X7;
- три информационных выхода Y0, Y1, Y2;
- вход Е разрешения работы данного шифратора;
- выход ЕО разрешения работы других шифраторов при каскадировании;
- выходной сигнал группового переноса G.

Работа дешифратора разрешена при подаче нуля на вход разрешения Е (enable). При этом на выходах кода Y0, Y1, Y2 формируется инверсный двоичный код номера активной входной линии. При одновременном по-

ступлении нескольких входных сигналов формируется выходной код, соответствующий входу с наибольшим номером. То есть старшие входы имеют приоритет перед младшими. Поэтому такой шифратор называется приоритетным. При отсутствии входных сигналов формируется выходной код 111. Единичный сигнал на входе Е запрещает работу шифратора (все выходные сигналы устанавливаются в единицу).

На выходе G вырабатывается нуль при приходе любого активного входного сигнала. Это позволяет отличить ситуацию поступления сигнала на вход X0 от ситуации отсутствия сигналов на всех входах.

Выход EO становится нулевым при отсутствии входных сигналов, если при этом разрешена работа шифратора нулевым сигналом на входе Е.

Работа устройства иллюстрируется таблицей состояний табл.2.1.

Таблица 2.1

<i>Входы</i>										<i>Выходы</i>				
<i>E</i>	<i>X7</i>	<i>X6</i>	<i>X5</i>	<i>X4</i>	<i>X3</i>	<i>X2</i>	<i>X1</i>	<i>X0</i>	<i>Y2</i>	<i>Y1</i>	<i>Y0</i>	<i>G</i>	<i>EO</i>	
1	x	x	x	x	x	x	x	x	1	1	1	1	1	
0	1	1	1	1	1	1	1	1	1	1	1	1	0	
0	1	1	1	1	1	1	1	0	1	1	1	0	1	
0	1	1	1	1	1	1	0	x	1	1	0	0	1	
0	1	1	1	1	1	0	x	x	1	0	1	0	1	
0	1	1	1	1	0	x	x	x	1	0	0	0	1	
0	1	1	1	0	x	x	x	x	0	1	1	0	1	
0	1	1	0	x	x	x	x	x	0	1	0	0	1	
0	1	0	x	x	x	x	x	x	0	0	1	0	1	
0	0	x	x	x	x	x	x	x	0	0	0	0	1	

**Примечание:** символ x указывает на то, что состояние соответствующего сигнала не имеет значение, т.е. не влияет на состояние выходного кода.

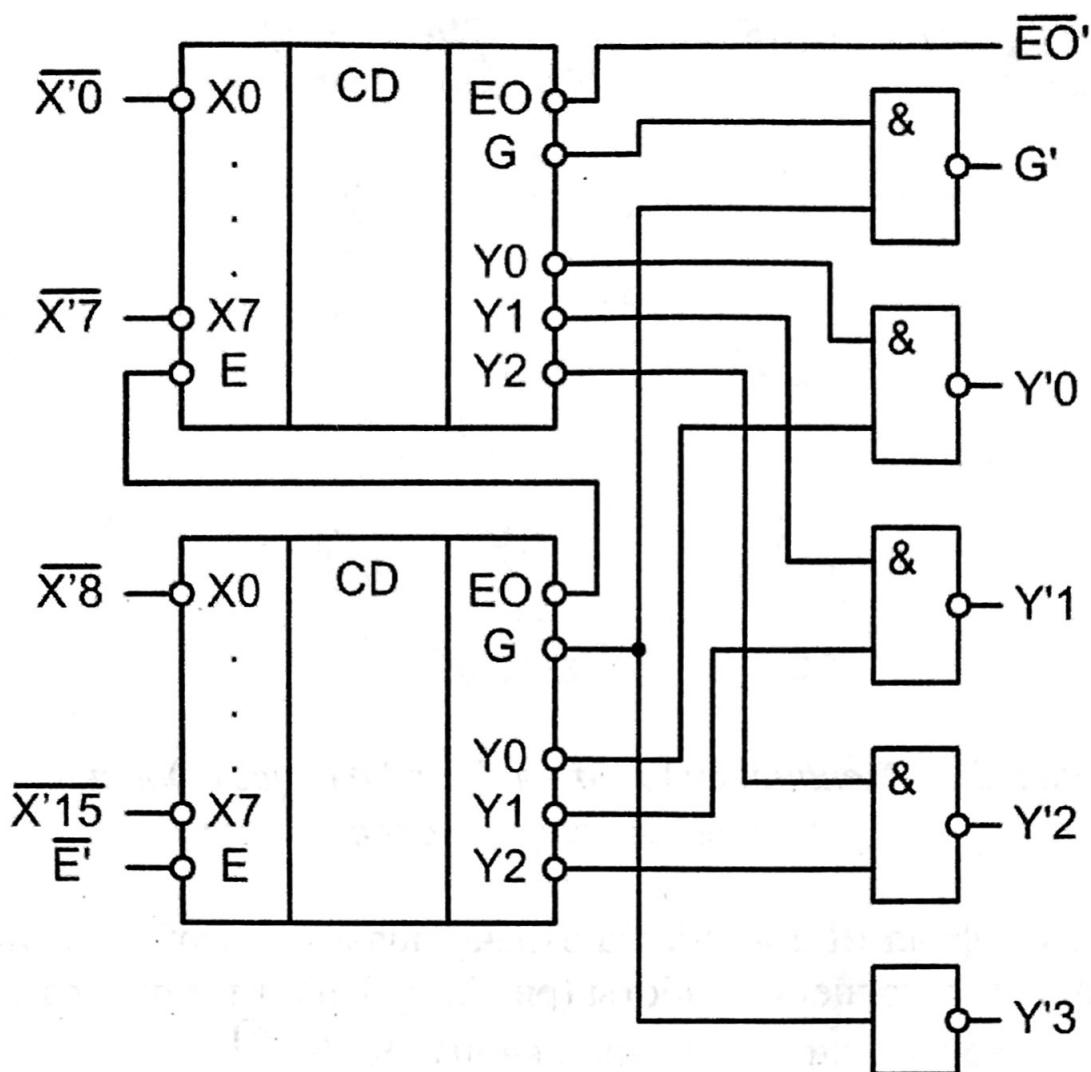
Состояние выходных сигналов G и EO шифратора описывается следующими уравнениями:

$$G = E \vee \overline{E} \cdot X_0 \cdot X_1 \cdot X_2 \cdot X_3 \cdot X_4 \cdot X_5 \cdot X_6 \cdot X_7,$$

$$EO = \overline{\overline{E}} \cdot X_0 \cdot X_1 \cdot X_2 \cdot X_3 \cdot X_4 \cdot X_5 \cdot X_6 \cdot X_7.$$

Сигналы EI и EO используются для наращивания разрядности шифратора. На рис 2.2 приведена схема построения шифратора 16×4 на основе двух шифраторов 8×3.

Стандартное применение шифраторов состоит в сокращении количества сигналов. Например, в случае шифратора K555ИВ1 информация о восьми входных сигналах сворачивается в три выходных сигнала. Это очень удобно, например, при передаче данных по информационным каналам.



*Рис. 2.2. Схема построения шифратора 16×4*

Шифраторы также могут быть использованы при организации клавиатуры для формирования кода нажатой клавиши. При этом каждому входу шифратора соответствует отдельная клавиша. Если ни одна из них не нажата, об этом свидетельствует единичное значение сигнала  $G$ . При нажатии на какую-либо клавишу выход  $G$  переходит в единичное состояние, а на информационных выходах формируется код нажатой клавиши. При использовании приоритетного шифратора в случае одновременном нажатии нескольких клавиш формируется код клавиши с наибольшим приоритетом.

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

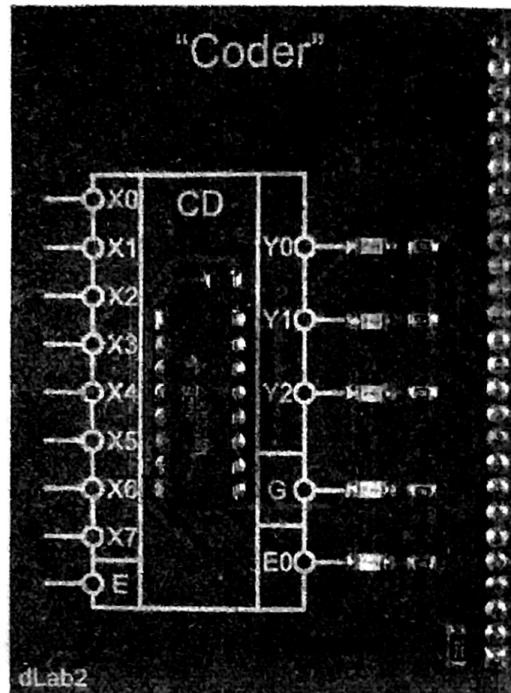
В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab2** для исследования работы шифратора.

### 4. РАБОЧЕЕ ЗАДАНИЕ

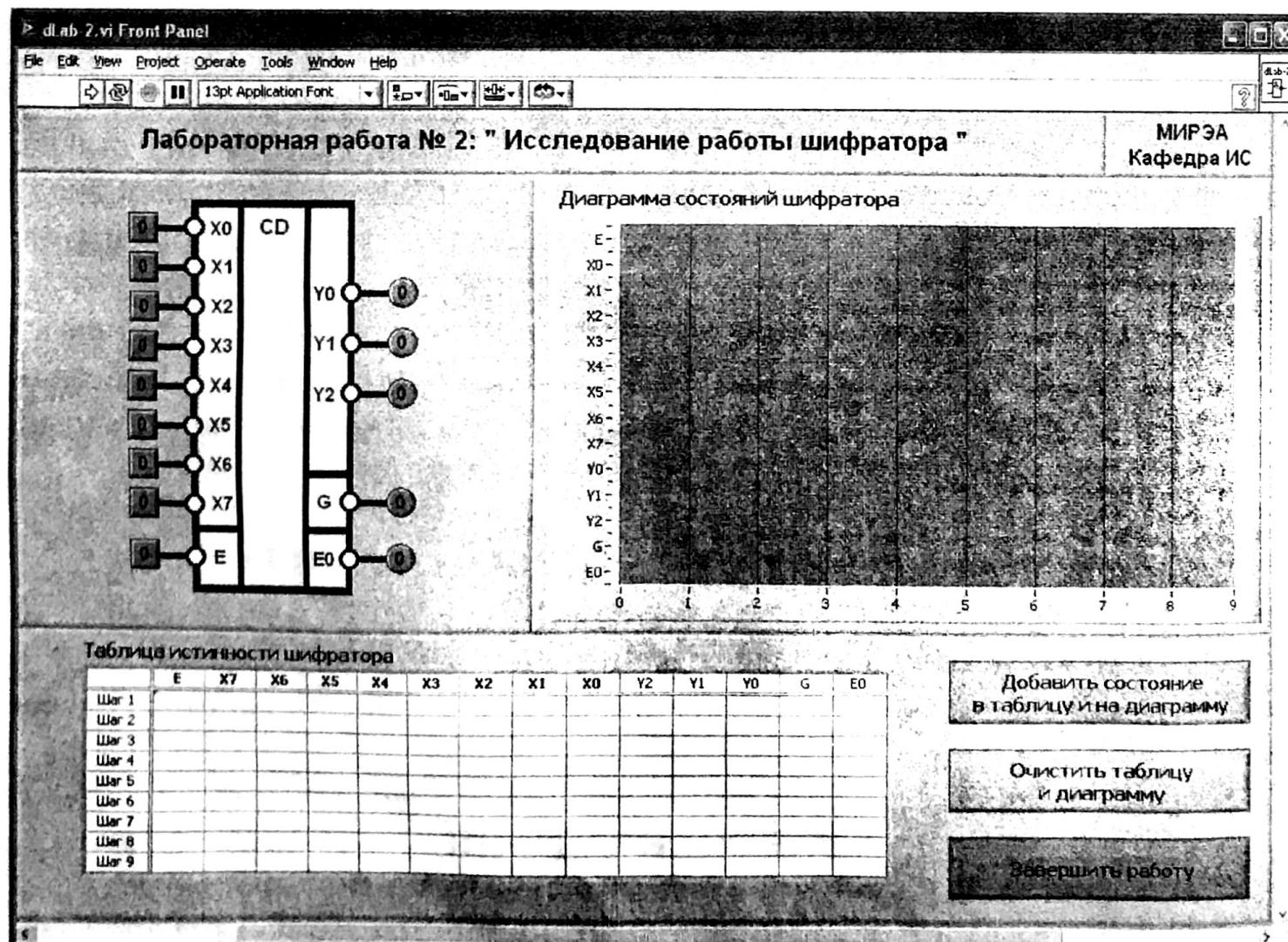
Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab2** на макетную плату лабораторной станции **NI ELVIS**. Внешний вид модуля показан на рис.2.3.



*Рис .2.3. Внешний вид модуля dLab2 для исследования работы шифраторов*

Загрузите файл **dLab-2.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.2.4). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN



*Рис .2.4. Лицевая панель ВП*

4.1. Нажмите на кнопку «**Очистить таблицу и диаграмму**».

4.2. Установите на входе «E» шифратора логический сигнал «0», а на входах «X0», «X1», «X2», «X3», «X4», «X5», «X6», и «X7» – значения сигналов, приведенные в первой строке табл.2.2. Логический уровень изменяется при однократном нажатии с помощью манипулятора мыши на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов «Y0», «Y1», «Y2», «G» и «E0» шифратора, будет отображено состояние выходных сигналов.

Таблица 2.2

<i>Вход X7</i>	<i>Вход X6</i>	<i>Вход X5</i>	<i>Вход X4</i>	<i>Вход X3</i>	<i>Вход X2</i>	<i>Вход X1</i>	<i>Вход X0</i>
1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	0
1	1	1	1	1	1	0	1
1	1	1	1	1	0	1	1
1	1	1	1	0	1	1	1
1	1	1	0	1	1	1	1
1	1	0	1	1	1	1	1
1	0	1	1	1	1	1	1
0	1	1	1	1	1	1	1

4.3. Занесите логические состояния входов и выходов шифратора в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку «**Добавить состояние в таблицу и на диаграмму**».

4.4. Повторите пп.4.2 – 4.3 для остальных строк табл.2.2.

4.5. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду «**Copy Data**». Затем перейдите в редактор **MS Word** и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.6. Установите на входе «E» шифратора логический сигнал «1» и повторите исследование работы шифратора в соответствии с указаниями, приведенными в пп. 4.1 – 4.5.

4.7. По таблице истинности и временной диаграмме определите, какой логический сигнал на входе управления «E» шифратора является активным.

4.8. По таблице истинности и временной диаграмме определите, при каких условиях активный низкий уровень появляется на выходах GS (групповой сигнал) и E0 (разрешение от выхода).

4.9. Проверьте, что исследуемый шифратор является приоритетным. Для этого сначала установите вход управления «Е» в состояние «0», а все информационные входы в состояние «1». Затем переключите любые два информационных входа, например, «Х6» и «Х3» в состояние «0». Определите, сопоставив выходной сигнал шифратора с полученной ранее таблицей истинности, какой вход из двух задействованных имеет больший приоритет.

4.10. Выключите ВП, для чего нажмите на панели ВП кнопку «Завершить работу».

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Какие логические функции выполняет шифратор?
- Каково назначение шифратора? Приведите условное графическое обозначение шифратора
- Зачем нужен выход «групповой перенос» в шифраторе?
- Каково назначение входов управления в шифраторе? Как влияет сигнал управления на выходные функции шифратора?
- Какой шифратор называется приоритетным? Что это означает?
- Как увеличить разрядность шифратора?
- Для каких целей используются шифраторы?

## ЛАБОРАТОРНАЯ РАБОТА № 3

### ИССЛЕДОВАНИЕ РАБОТЫ ДЕШИФРАТОРА

#### 1. ЦЕЛЬ РАБОТЫ

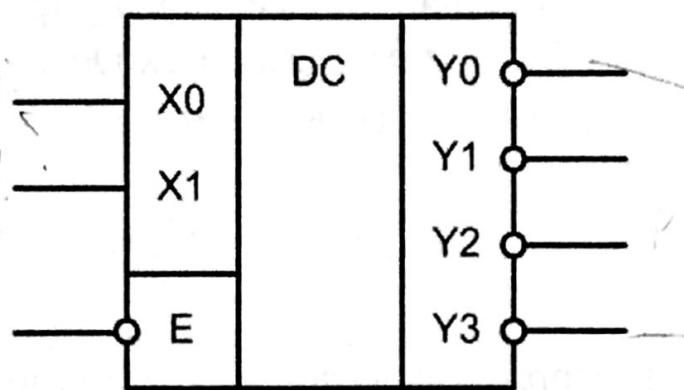
Целью работы является исследование работы дешифратора.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Дешифратором (Decoder — DC)  $M \times N$  называют комбинационное устройство с  $M$  входами и  $N$  выходами, преобразующее  $M$ -разрядный двоичный код в  $N$ -разрядный унитарный код. В дешифраторах высокого уровня унитарный код содержит единственную 1, в дешифраторах низкого уровня - единственный 0.

Максимальное число выходов  $N = 2^M$  соответствует всем возможным наборам сигналов на входе дешифратора или  $M$ -разрядным двоичным кодам. Дешифратор с максимальным числом  $N = 2^M$  выходов называется полным ( $M \times 2^M$ ), а с числом выходов  $N < 2^M$  - неполным. Так, например, дешифратор, имеющий 4 входа и 10 выходов, будет неполным, а дешифратор, имеющий 2 входа и 4 выхода, будет полным.

На рис. 3.1 приведено условное обозначение дешифратора  $2 \times 4$  типа К531ИД14.



*Рис .3.1. Условное обозначение дешифратора 2×4*

На входы  $X_0$ ,  $X_1$ , можно подать 4 комбинации логических уровней: 00, 01, 10, 11. Схема имеет 4 выхода, на одном из которых формируется нулевой сигнал, а на остальных единичный. Номер этого единственного выхода, на котором формируется нулевой уровень, соответствует числу  $M$ , определяемому состоянием входов  $X_0$ ,  $X_1$ , следующим образом:

$$M = 2^1 \cdot X_1 + 2^0 \cdot X_0. \quad (3.1)$$

Выходные сигналы дешифратора описываются соотношениями:

$$Y_0 = \overline{X_1} \wedge \overline{X_0}, \quad Y_1 = \overline{X_1} \wedge X_0, \quad Y_2 = X_1 \wedge \overline{X_0}, \quad Y_3 = X_1 \wedge X_0. \quad (3.2)$$

Помимо информационных входов  $X_0$ ,  $X_1$  дешифратор имеет дополнительные входы управления  $E$ . Сигналы на этих входах, разрешают функционирование дешифратора или переводят его в пассивное состояние, при котором, независимо от сигналов на информационных входах, на всех выходах установится единичный сигнал. Можно сказать, что существует некоторая функция разрешения, значение которой определяется состояниями управляющих входов.

Разрешающий вход дешифратора может быть прямым или инверсным. У дешифраторов с прямым разрешающим входом активным уровнем является уровень логической единицы, у дешифраторов с инверсным входом - уровень логического нуля. Дешифратор, представленный на рис.3.1, имеет один инверсный вход управления.

Формирование выходных сигналов в этом дешифраторе с учетом сигнала управления описывается следующим образом:

$$Y_0 = \overline{E} \wedge \overline{X_1} \wedge \overline{X_0}, \quad Y_1 = \overline{E} \wedge \overline{X_1} \wedge X_0, \quad Y_2 = \overline{E} \wedge X_1 \wedge \overline{X_0}, \quad Y_3 = \overline{E} \wedge X_1 \wedge X_0. \quad (3.3)$$

Существуют дешифраторы с несколькими входами управления. Для таких дешифраторов функция разрешения, как правило, представляет со-

бой конъюнкцию всех разрешающих сигналов управления. Например, для дешифратора КР555ИД7 с одним прямым входом управления E1 и двумя инверсными E2 и E3 функция E имеют вид:

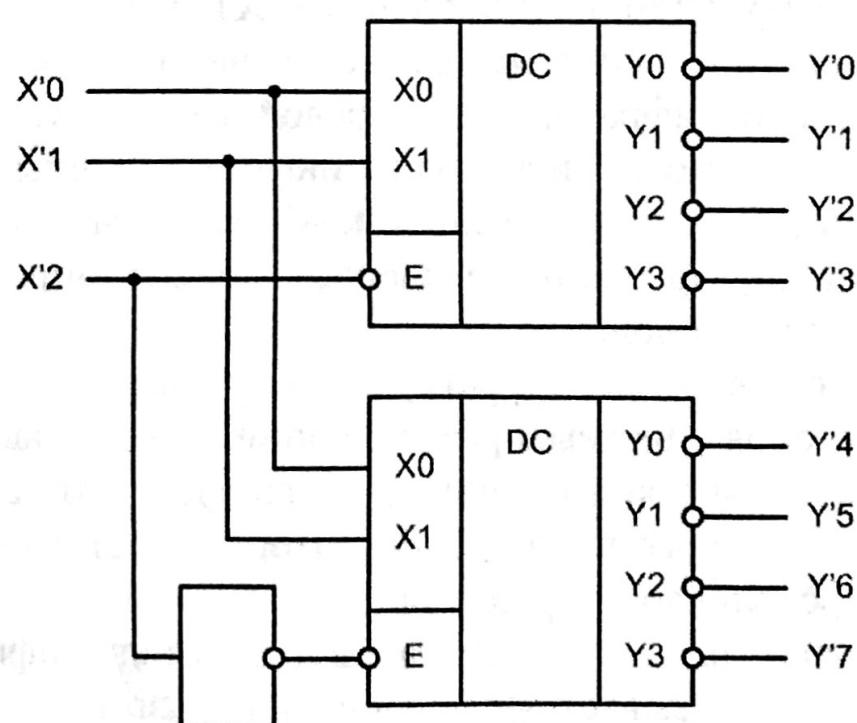
$$E = E_1 \wedge \overline{E_2} \wedge \overline{E_3}. \quad (3.4)$$

Работа дешифратора описывается с помощью таблицы состояния (табл. 3.1).

Таблица 3.1

Входы			Выходы			
E	X1	X0	Y3	Y2	Y1	Y0
1	x	x	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

На рис. 3.2 приведена схема наращивания разрядности дешифратора. Для построения дешифратора  $3 \times 8$  на основе двух полных дешифраторов  $2 \times 4$  нужно соединить параллельно их входы X0 и X1. Входной сигнал X2 подключается непосредственно к входу разрешения E младшего дешифратора и через инвертор к входу разрешения E старшего дешифратора.

Рис. 3.2. Схема построения дешифратора  $3 \times 8$ 

В зависимости от состояния сигнала X2 только один из выходных дешифраторов будет реагировать на комбинацию сигналов на входах X0 и X1.

Только выбранный дешифратор сформирует единицу на одном из своих выходов, номер которого определяется сигналами X0 и X1. Например, если на входах X2 X1 X0 присутствует число 101, то единичный сигнал в разряде X2 запретит работу младшего дешифратора и на его выходах установятся единичные сигналы. На вход разрешения старшего дешифратора единичный сигнал X2 поступает после инвертирования и разрешает его работу. В результате нулевой уровень появится на выходе Y5.

Дешифраторы находят широкое применение в вычислительной технике. В составе компьютеров, например, дешифраторы позволяют адресоваться к определённому устройству, с которым в данный момент осуществляется обмен информацией. Для этого достаточно подключить вход разрешения работы этого устройства к соответствующему выходу дешифратора, а входы дешифратора использовать для задания адреса устройства.

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

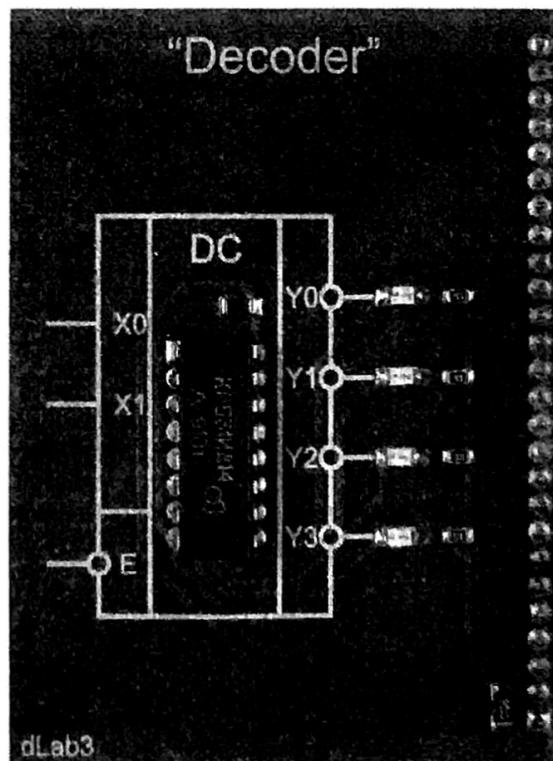
В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab3** для исследования работы дешифратора.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab3** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис.3.3.



*Рис. 3.3. Внешний вид модуля **dLab3** для исследования работы дешифратора*

Загрузите файл **dLab-3.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.3.4). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN .

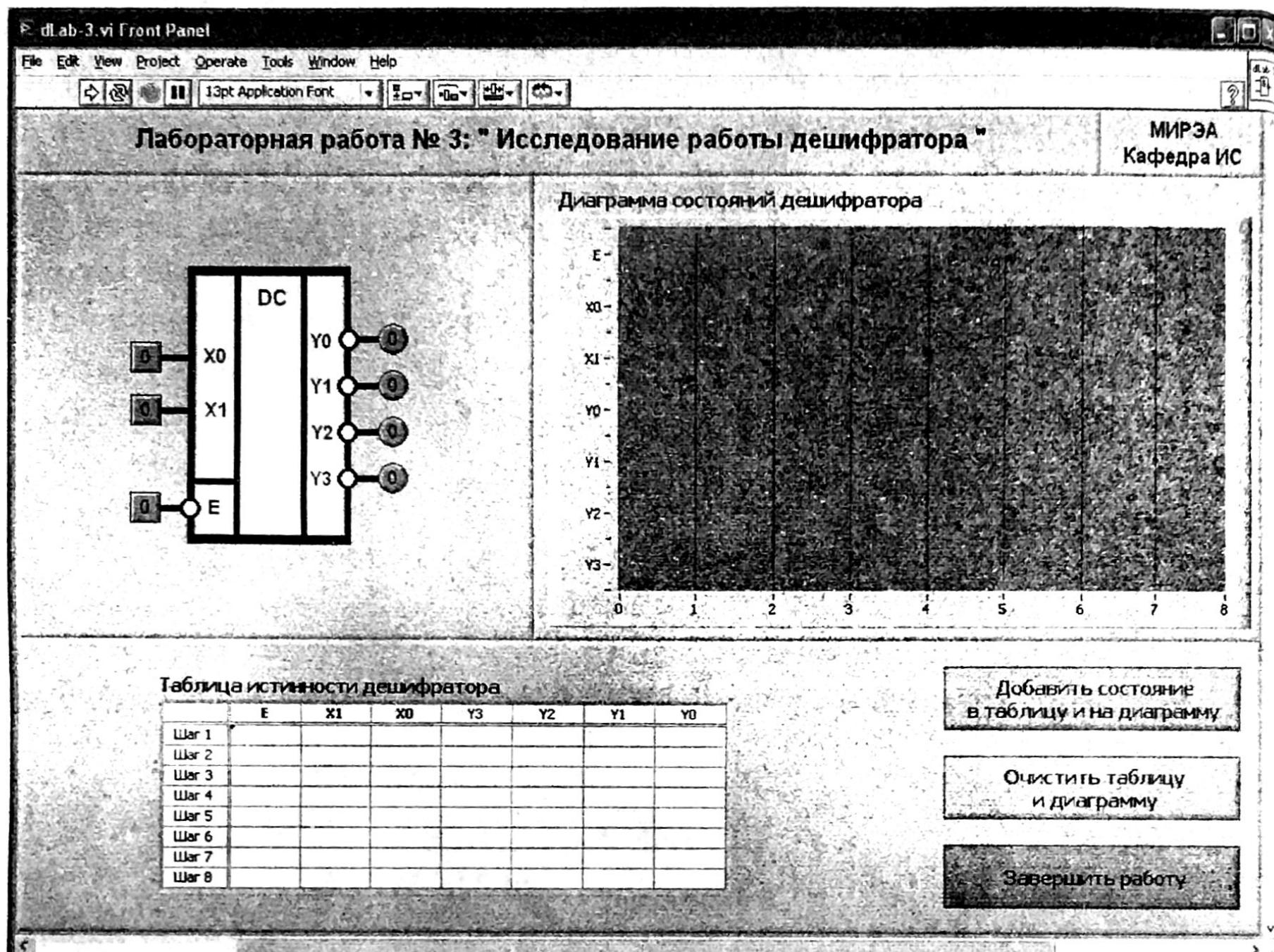


Рис. 3.4. Лицевая панель ВП

- 4.1. Нажмите на кнопку «Очистить таблицу и диаграмму».
- 4.2. Установите на входах «E», «X0» и «X1» дешифратора значения сигналов, приведенные в первой строке табл.3.2.

Таблица 3.2

<i>Вход E</i>	<i>Вход X1</i>	<i>Вход X0</i>
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов «Y0», «Y1», «Y2» и «Y3» дешифратора, будет отображено состояние выходных сигналов.

4.3. Занесите логические состояния входов и выходов дешифратора в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку **«Добавить состояние в таблицу и на диаграмму»**.

4.4. Повторите пп.4.2 – 4.3 для остальных строк табл.3.2.

4.5. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду **«Copy Data»**. Затем перейдите в редактор **MS Word** и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.6. По таблице истинности и временной диаграмме определите, какой логический сигнал на входе управления «E» дешифратора является активным.

4.7. Выключите ВП, для чего нажмите на панели ВП кнопку **«Завершить работу»**.

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Какие логические функции выполняет дешифратор?
- Что понимают под унитарным кодом?
- Чем отличается полный дешифратор от неполного?
- Каковы назначение и условное графическое обозначение дешифратора?
- Каково назначение входа управления «E» в дешифраторе? Как работает дешифратор при пассивном сигнале на этом входе?
- Как увеличить разрядность дешифратора?

## ЛАБОРАТОРНАЯ РАБОТА № 4

### ИССЛЕДОВАНИЕ РАБОТЫ МУЛЬТИПЛЕКСОРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы мультиплексора.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Мультиплексором (Multiplexer - MUX)  $M \times 1$  называют комбинационное устройство с **M** информационными ( $X_0, X_1, \dots, X_{M-1}$ ), **K** адресными

$(A_0, A_1, \dots, A_{K-1})$  входами и одним выходом ( $Y$ ), которое осуществляет передачу сигнала с заданного адресным кодом информационного входа на его выход.

Кроме информационных и адресных входов, мультиплексор содержит вход разрешения, при подаче на который активного уровня мультиплексор переходит в активное состояние. Если на вход разрешения подан пассивный уровень, мультиплексор перейдет в пассивное состояние, при котором сигнал на выходе сохраняет постоянное значение независимо от значений информационных и адресных сигналов.

В зависимости от соотношения числа информационных входов  $M$  и числа адресных входов  $K$  мультиплексоры делятся на полные и неполные. Если выполняется условие  $M = 2^K$ , то мультиплексор будет полным. Если это условие не выполняется, т.е.  $M < 2^K$ , то мультиплексор будет неполным.

Число информационных входов у мультиплексоров обычно 2, 4, 8 или 16. На рис.4.1 представлен мультиплексор  $4 \times 1$  с инверсным входом разрешения  $E$  и прямым выходом  $Y$ , представляющий собой половину микросхемы мультиплексора KP555КП2.

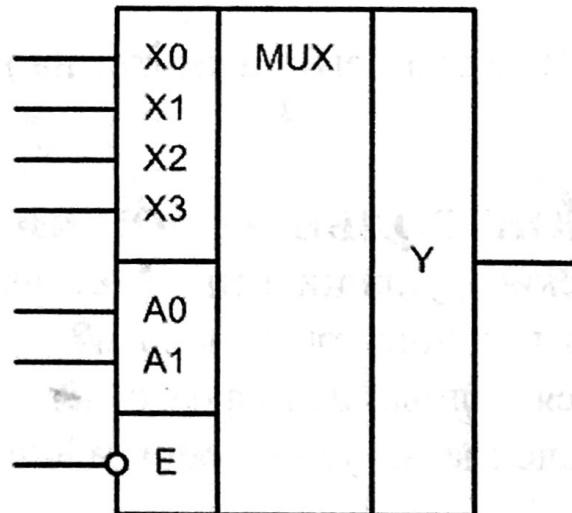


Рис. 4.1. Условное обозначение мультиплексора  $4 \times 1$

Выражение для выходной функции такого мультиплексора можно записать в виде:

$$Y = \bar{E} \wedge (X_0 \wedge \bar{A}_0 \wedge \bar{A}_1 \vee X_1 \wedge A_0 \wedge \bar{A}_1 \vee X_2 \wedge \bar{A}_0 \wedge A_1 \vee X_3 \wedge A_0 \wedge A_1), \quad (4.1)$$

где  $X_0, X_1, X_2, X_3$  – информационные входы мультиплексора;  
 $A_0, A_1$  – адресные входы мультиплексора;  
 $E$  – вход разрешения.

Работа мультиплексора описывается таблицей состояний (табл.4.1).

Таблица 4.1

<i>E</i>	<i>A1</i>	<i>A0</i>	<i>X3</i>	<i>X2</i>	<i>X1</i>	<i>X0</i>	<i>Y</i>
1	x	x	x	x	x	x	0
0	0	0	x	x	x	0	0
0	0	0	x	x	x	1	1
0	0	1	x	x	0	x	0
0	0	1	x	x	1	x	1
0	1	0	x	0	x	x	0
0	1	0	x	1	x	x	1
0	1	1	0	x	x	x	0
0	1	1	1	x	x	x	1

**Примечание:** символ x указывает на то, что состояние соответствующего сигнала не имеет значение, т.е. не влияет на состояние выхода.

Микросхемы мультиплексоров можно объединять для увеличения количества каналов. Например, два 4-канальных мультиплексора легко объединяются в 8-канальный с помощью инвертора на входах разрешения и элемента 2И-НЕ для объединения выходных сигналов (рис.4.2). Старший разряд адреса A3 будет при этом выбирать один из двух мультиплексоров по входу разрешения.

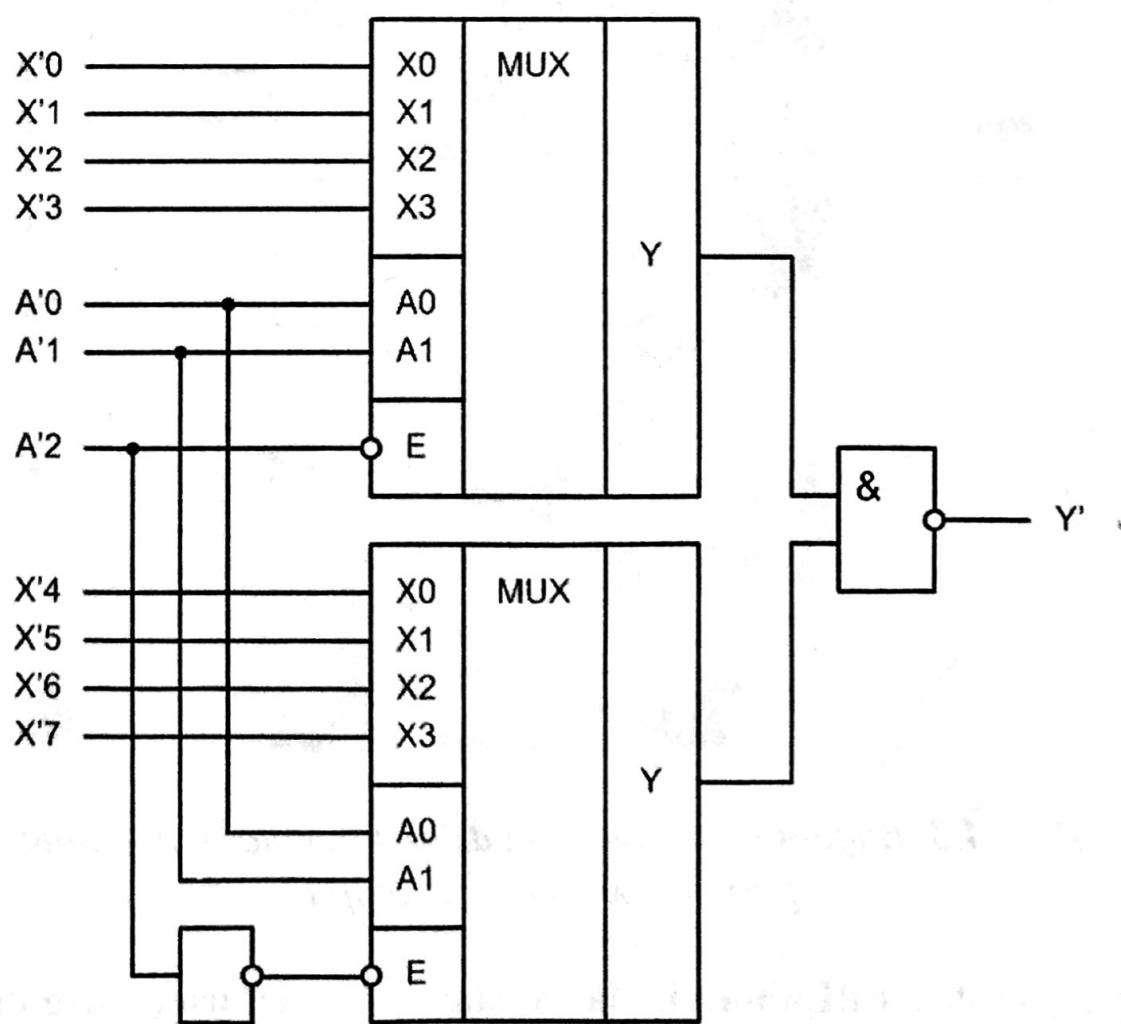


Рис. 4.2. Схема каскадирования мультиплексоров

Мультиплексоры нашли широкое применение в вычислительной технике в качестве коммутаторов цифровых сигналов. Они используются в компьютерах и микропроцессорных контроллерах для коммутации адресных входов динамических оперативных запоминающих устройств, в узлах объединения или разветвления шин и т.д.

На базе мультиплексоров можно построить различные комбинационные устройства с минимальным числом дополнительных элементов логики. Такой подход используется, например, в микросхемах с программируемой логикой - программируемых логических матрицах.

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

В состав лабораторного стенда входят:

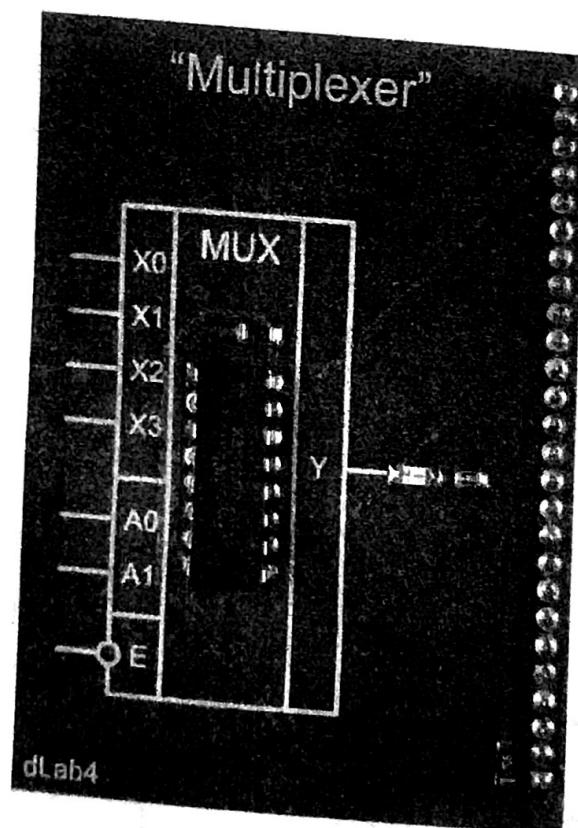
- базовый лабораторный стенд;

• лабораторный модуль **dLab4** для исследования работы мультиплексора.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab4** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис.4.3.



*Рис. 4.3. Внешний вид модуля **dLab4** для исследования работы мультиплексора*

Загрузите файл **dLab-4.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.4.4). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке **RUN**.

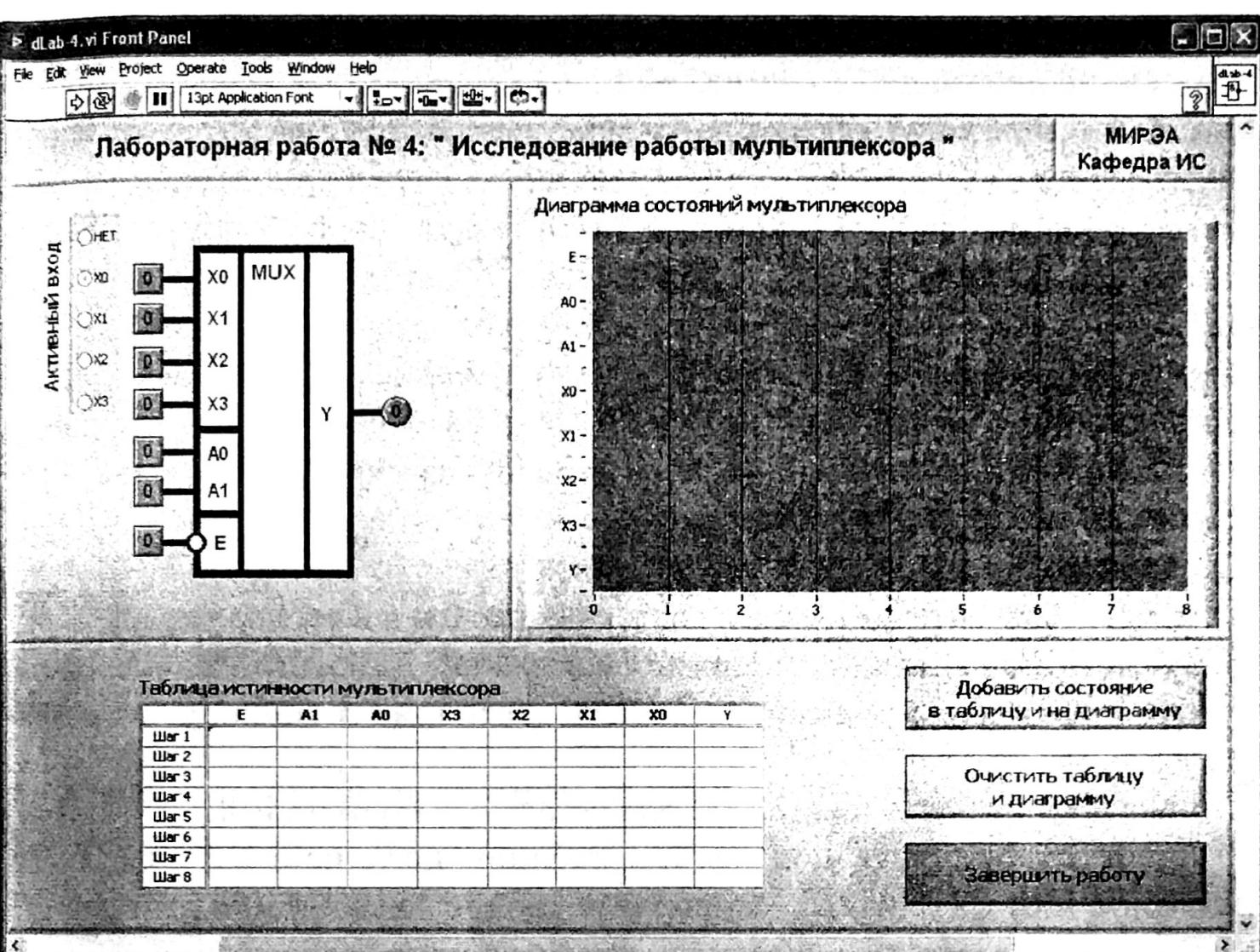


Рис. 4.4. Лицевая панель ВП

- 4.1. Нажмите на кнопку «Очистить таблицу и диаграмму».
- 4.2. Установите на входе разрешения «E» и адресных входах «A0» и «A1» мультиплексора значения сигналов, приведенные в первой строке табл.4.2.

Таблица 4.2

<i>Вход E</i>	<i>Вход A<sub>1</sub></i>	<i>Вход A<sub>0</sub></i>
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Логический уровень изменяется при однократном нажатии с помощью манипулятора мыши на кнопку квадратной формы, расположенную около со-

ответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет).

4.3. При установленном значении адреса (A0, A1) определите, какой из входов «X0» – «X3» мультиплексора подключен к выходу Y. Для этого нужно поочередно нажимать и отпускать манипулятором мыши кнопки квадратной формы, расположенные около информационных входов «X0» – «X3». Активным является тот вход, изменение сигнала на котором будет сопровождаться переключением индикатора круглой формы расположенного около выхода мультиплексора «Y». Отметьте активный вход мультиплексора, нажав мышью на одну из пяти радиокнопок **«Активный вход»**, расположенных слева напротив входов «X0» – «X3» мультиплексора.

4.4. Занесите логические состояния входов и выходов дешифратора в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку **«Добавить состояние в таблицу и на диаграмму»**.

4.5. Повторите пп.4.2 – 4.4 для остальных строк табл.4.2.

4.6. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду **«Copy Data»**. Затем перейдите в редактор **MS Word** и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.7. По таблице истинности и временной диаграмме определите, какой логический уровень на входе управления «E» дешифратора является активным.

4.8. Выключите ВП, для чего нажмите на панели ВП кнопку **«Завершить работу»**.

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Каково назначение мультиплексора? Приведите его условное графическое обозначение?
- Чем отличается полный мультиплексор от неполного?
- Каким логическим уравнением описывается работа мультиплексора  $2 \times 1$  с управляющим входом?
- Как увеличить разрядность мультиплексора?
- Зачем нужен вход «E» у мультиплексора? Как работает мультиплексор при пассивном сигнале на этом входе?
- Как с помощью мультиплексора можно осуществить преобразование параллельного кода в последовательный?

## ЛАБОРАТОРНАЯ РАБОТА № 5

### ИССЛЕДОВАНИЕ РАБОТЫ СУММАТОРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы сумматора.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Сумматоры предназначены для выполнения арифметических операций сложения и вычитания как двоичных, так и десятичных чисел. Приведем основные классификационные признаки сумматоров.

По виду выполняемой операции можно выделить две группы сумматоров:

- сумматоры, выполняющие сложение положительных чисел (без учета знака числа);
- сумматоры, выполняющие операцию сложения положительных и отрицательных чисел. Такие устройства называют сумматорами-вычитателями. Они могут работать в режиме алгебраического (с учетом знака) суммирования и вычитания чисел.

По используемой системе счисления сумматоры подразделяются на:

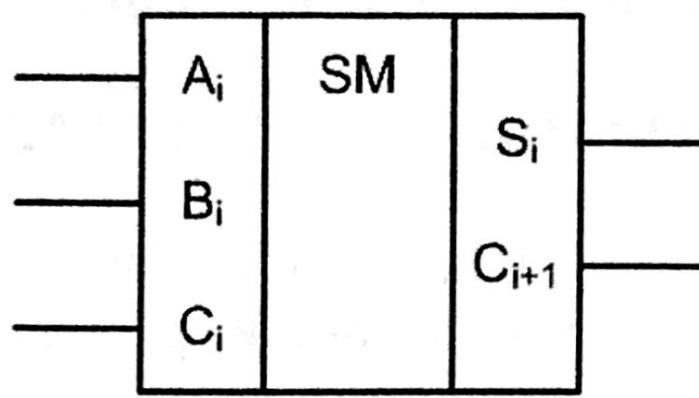
- двоичные сумматоры, выполняющие операции над двоичными числами;
- десятичные сумматоры, выполняющие операции над десятичными числами.

По последовательности выполнения операции во времени выделяют:

- параллельные сумматоры, в которых все разряды складываемых чисел подаются на входы сумматора одновременно. Такие сумматоры строятся на комбинационных устройствах и рассматриваются в дальнейшем;
- последовательные сумматоры, на входы которых разряды складываемых чисел подаются последовательно во времени (разряд за разрядом). В них используются элементы памяти.

Среди двоичных сумматоров различают одноразрядные и многоразрядные сумматоры. Одноразрядные сумматоры служат основой для построения многоразрядных. Многоразрядные сумматоры подразделяются на сумматоры с последовательным и параллельным переносом.

Полным одноразрядным сумматором (рис.5.1) называется комбинированное устройство с тремя входами и двумя выходами, выполняющее сложение трех одноразрядных чисел по правилам двоичной арифметики.



*Рис. 5.1. Условное графическое обозначение одноразрядного полного сумматора*

На входы сумматора поступают сигналы  $A_i$ ,  $B_i$   $i$ -го разряда и сигнал  $C$ ; переноса из предыдущего разряда, с выхода снимаются сигналы текущего разряда суммы  $S$  и переноса  $C_{i+1}$  в следующий разряд. Работа одноразрядного полного сумматора описывается таблицей состояний (табл. 5.1).

Таблица 5.1

Входы			Выходы	
$C_i$	$B_i$	$A_i$	$C_{i+1}$	$S_i$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

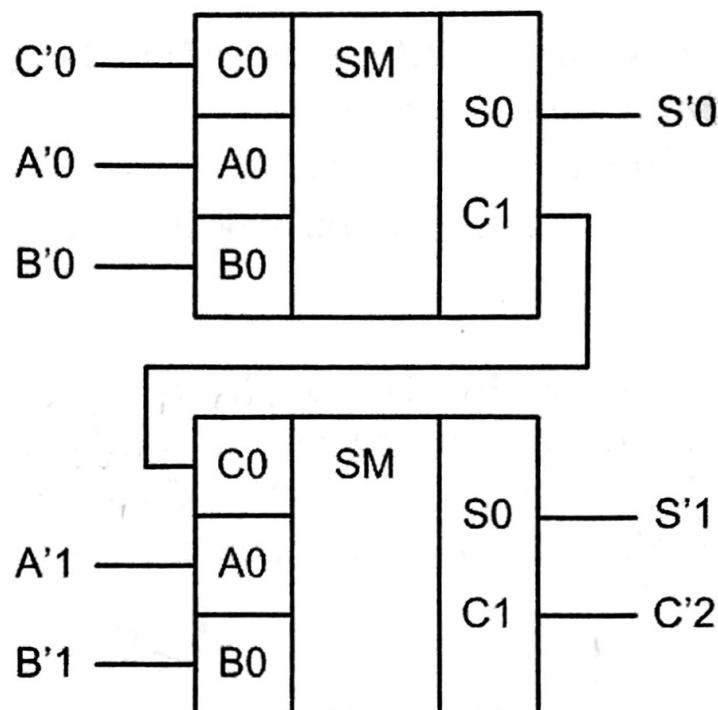
Выходной сигнал переноса формируется в соответствии с выражением:

$$C_{i+1} = A_i \wedge B_i \vee B_i \wedge C_i \vee C_i \wedge A_i. \quad (5.1)$$

Полные одноразрядные сумматоры используются для построения многоразрядных сумматоров. На рис. 5.2 приведена схема соединения двух одноразрядных полных сумматоров для получения двухразрядного полного сумматора. Выход переноса предыдущего одноразрядного сумматора соединяется в входом переноса предыдущего.

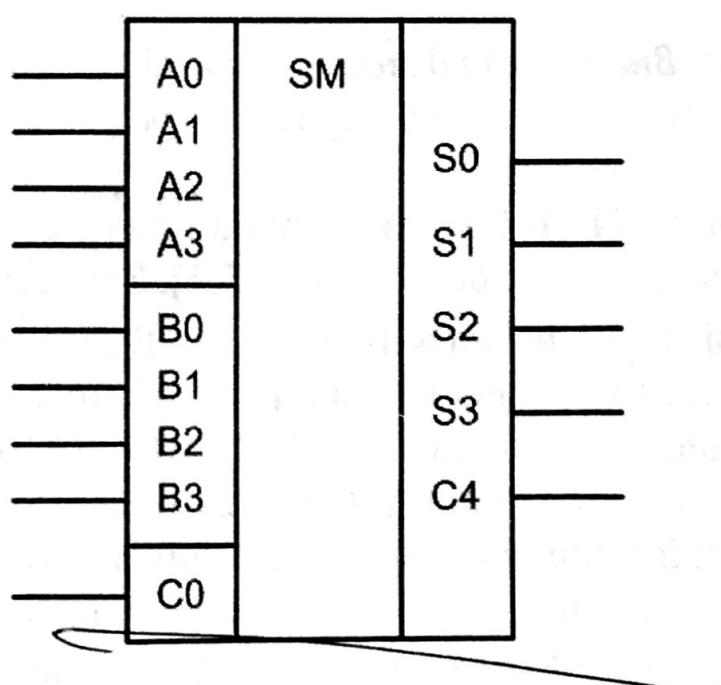
Полученный сумматор называется сумматором с последовательным переносом. Сумматор с последовательным переносом имеет низкое быст-

родействие, так как сигналы суммы и переноса старшего разряда появятся только после того, как последовательно сформируются сигналы переноса всех предыдущих разрядов.



*Рис. 5.2. Схема увеличения разрядности сумматора*

Для увеличения быстродействия многоразрядного сумматора применяется схема ускоренного переноса, которая в соответствии с состоянием сигналов на информационных входах и входного сигнала переноса формирует выходной сигнал переноса. Такой сумматор называется сумматором с параллельным переносом. На этом принципе построен четырехразрядный сумматор К155ИМ3 (рис.5.3).



*Рис. 5.3. Условное обозначение четырёхразрядного сумматора*

Путем соединения выводов переноса C0, C4 четырехразрядных сумматоров в последовательную цепь можно построить сумматоры с разрядностью 8, 12, 16 и т.д. Такой многоразрядный сумматор называют сумматором с последовательным групповым переносом.

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

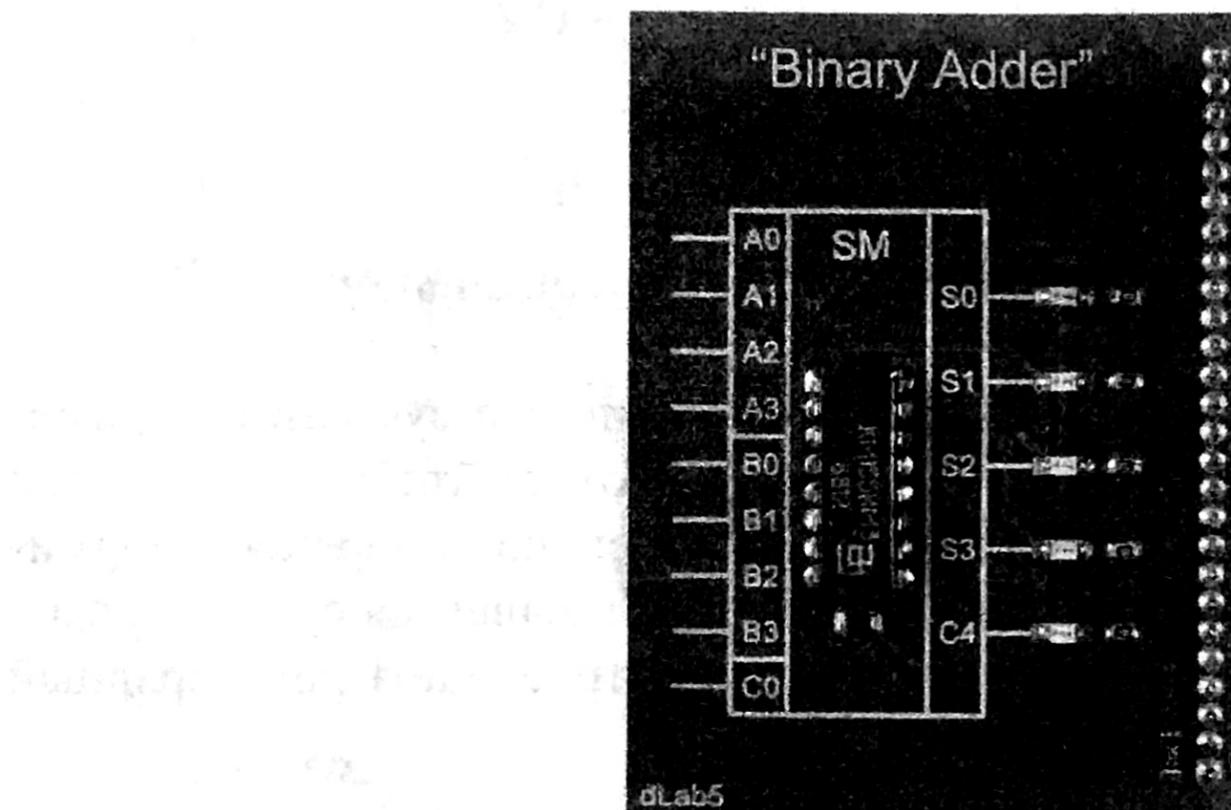
В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab5** для исследования работы сумматора.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab5** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис.5.4.



*Рис. 5.4. Внешний вид модуля **dLab5** для исследования работы сумматора*

Загрузите файл **dLab-5.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.5.5). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN .

4.1. Нажмите на кнопку «**Очистить таблицу**».

4.2. Установите на входах «C0», «A0», «A1», «A2», «A3», «B0», «B1», «B2» и «B3» – значения сигналов, приведенные в первой строке табл.5.2. Логический уровень изменяется при однократном нажатии с помощью манипулятора мыши на кнопку квадратной формы, расположенной около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов «S0», «S1», «S2», «S3» и

«C4» сумматора, будет отображено состояние его выходных сигналов.

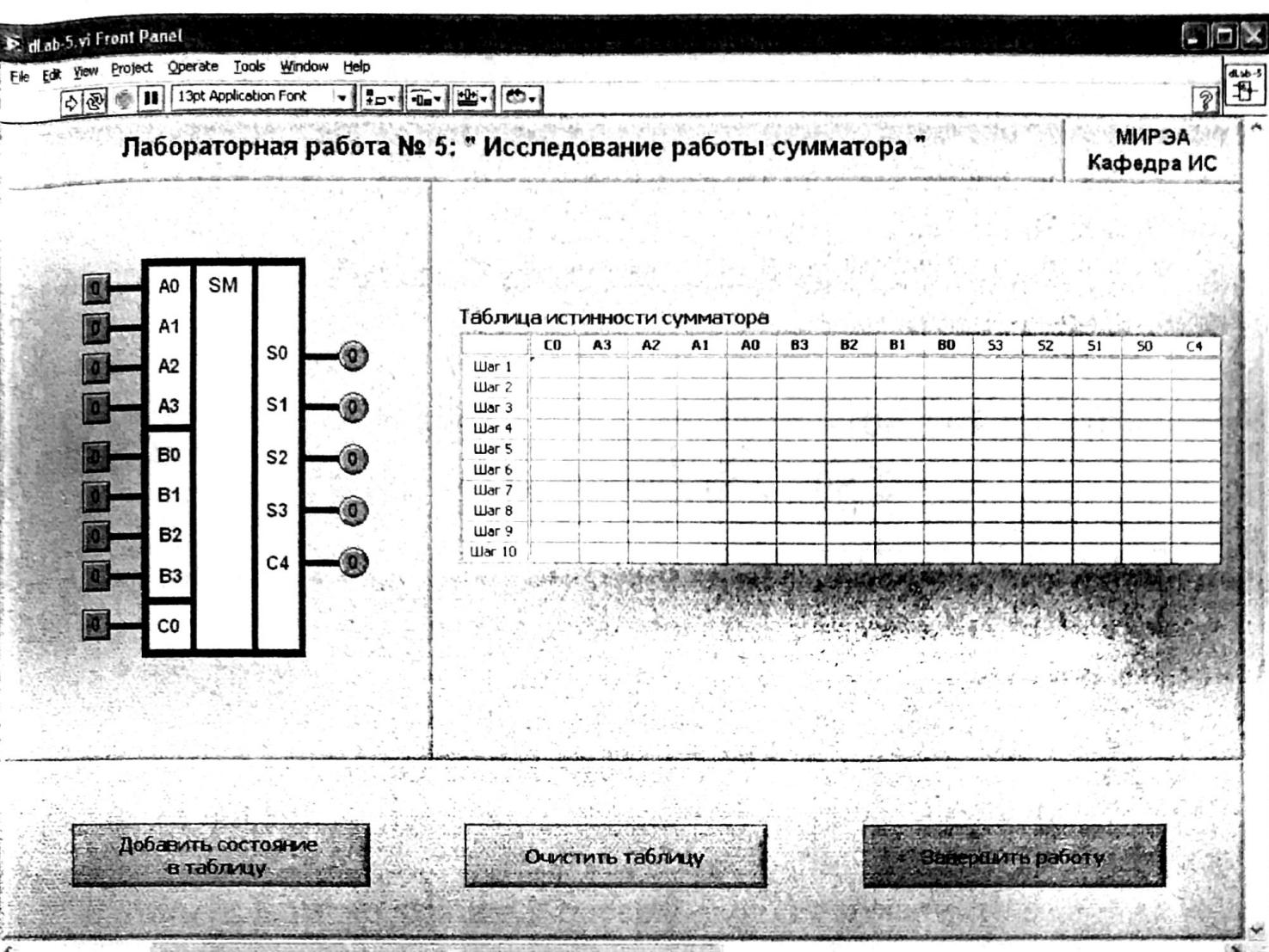


Рис. 5.5. Лицевая панель ВП

Таблица 5.2

<i>Вход C0</i>	<i>Вход A3</i>	<i>Вход A2</i>	<i>Вход A1</i>	<i>Вход A0</i>	<i>Вход B3</i>	<i>Вход B2</i>	<i>Вход B1</i>	<i>Вход B0</i>
0	0	0	1	0	0	1	0	0
0	1	0	0	1	1	1	0	1
0	0	1	0	1	0	1	1	0
0	1	0	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1
1	0	0	1	1	0	1	0	1
1	0	0	1	0	1	0	0	0
1	1	0	0	1	0	0	1	1
1	1	1	1	0	1	1	1	0
1	1	1	1	1	1	1	1	1

4.3. Занесите логические состояния входов и выходов сумматора в таблицу истинности. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу».

4.4. Повторите пп.4.2 – 4.3 для остальных строк табл.5.2.

4.5. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду «Copy Data». Затем перейдите в редактор **MS Word** и вставьте изображение таблицы из буфера обмена страницу отчета.

4.6. Проверьте полученные результаты сложения двоичных чисел с помощью уравнения:

$$\begin{aligned} C_0 + 2^0(A_0 + B_0) + 2^1(A_1 + B_1) + 2^2(A_2 + B_2) + 2^3(A_3 + B_3) = \\ = 2^0S_0 + 2^1S_1 + 2^2S_2 + 2^3S_3 + 2^4C_4, \end{aligned}$$

выполнив расчеты вручную. Результаты проверки занесите в отчет.

4.7. Выключите ВП, для чего нажмите на панели ВП кнопку «Завершить работу».

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Каково назначение сумматора. Приведите условное графическое обозначение сумматора?
- Чем отличаются полусумматор и одноразрядный сумматор?
- В чем основное отличие многоразрядных сумматоров параллельного и последовательного действий?
- С какой целью формируются функции переноса и передачи переноса?
- В каких случаях выполняется параллельный групповой перенос?
- Перечислите основные способы повышения быстродействия сумматоров.
- Как увеличить разрядность сумматора?

## ЛАБОРАТОРНАЯ РАБОТА № 6

### ИССЛЕДОВАНИЕ РАБОТЫ ЦИФРОВОГО КОМПАРАТОРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы цифрового компаратора.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Цифровым компаратором (comparator) называется комбинационное устройство, предназначенное для сравнения кодов двух двоичных чисел и формирования результата сравнения в виде цифровых сигналов.