

Міністерство освіти і науки, молоді та спорту України
Національний технічний університет України
“Київський політехнічний інститут”
Факультет прикладної математики
Кафедра спеціалізованих комп’ютерних систем

Лабораторна робота №2
Дисципліна:
“Архітектура комп’ютерів”
Тема:
“Блоки мікропрограмного управління”

Виконав:
Студент групи КВ-92
Гуль О. В.
Залікова книжка № КВ-9203

Перевірив:
Жабін В. І.

1 Мета

Дослідити засоби побудови блоків мікропрограмного управління. Одержати навички в проектуванні й налагодженні схем пристроїв управління з мікропрограмним управлінням.

2 Завдання

1. Варіанти завдання визначаються молодшими розрядами a_7, \dots, a_1 двійкового номера залікової книжки.
2. Розробити структурну схему операційного пристрою та змістовний мікроалгоритм обробки додатних чисел відповідно до завдання наведеного у табл. 3.14. Для побудови схеми використати комбінаційний суматор, регістр-лічильник циклів та асинхронні регістри, що мають входи управління зсувами і занесенням інформації. На структурній схемі повинні бути зазначені розрядність регістрів та шин.
3. Розробити функціональну схему операційного пристрою.
4. Виконати логічне моделювання роботи операційного пристрою за допомогою цифрової діаграми для вибраних значень операндів і їх розрядності.
5. Побудувати структурну і функціональну схему БМУ, а також карту програмування ПМК для мікроалгоритму виконання заданої операції.
6. Використувати горизонтальне програмування зони управляючих сигналів. Врахувати дані, наведені у табл. 3.15—3.16.

Варіант: $9203 = 10001111110011_2$.

$a_7, \dots, a_1 = 1110011$.

Функція: 3-й спосіб множення.

Розрядність операндів (без знаку): 7.

Спосіб адресації мікрокоманд: примусовий.

Структура ПМК: лінійна.

Ємність ПМК, слова: 32.

Використати зону β_4 для перевірки слова МК: на парність.

Тривалість мікрооперації підсумовування, такти: 5.

Інші мікрооперації виконуються за один такт.

Врахувати, що мікрооперації на регістрах виконуються за перепадом управляючих сигналів з 1 в 0.

3 Короткі теоретичні відомості

БМУ функціонує у відповідності з принципом мікропрограмного управління. МК розміщуються у пам'яті мікрокоманд. Поля МК є сигналами управління пристроями, також вони визначають тривалість цих сигналів та адресу наступної МК. Такі сигнали формують з використанням логічних умов, що надходять на вхід схеми.

4 Порядок виконання роботи

1. Використовуючи модельову систему АФДК (ПРОГМОЛС 2.0) побудувати і налагодити пристрій для виконання заданої операції. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку.
2. На спроектованому пристрої виконати числовий приклад і порівняти результат з одержаним при логічному моделюванні.

5 Виконання завдання

$Z = Y \cdot X$.

RG3 – регістр множеного.

RG2 – регістр множника. МО зсуву вліво.

RG1 – регістр добутку. МО зсуву вліво.

SM – комбінаційний суматор.

CT – регістр-лічильник тактів. Лічильник, формує ознаку $CT = n$.

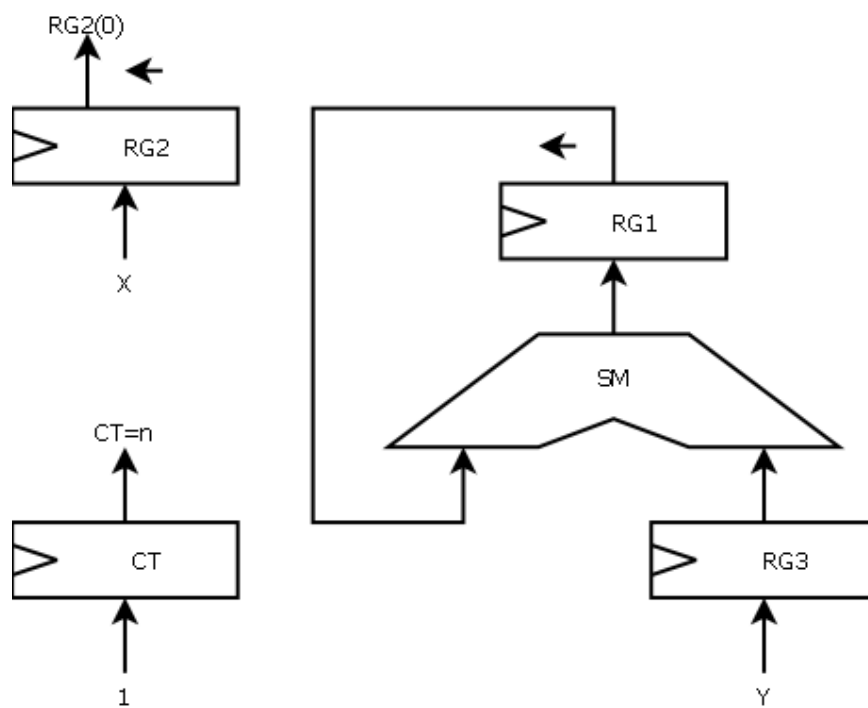


Рис. 1: Схема операційного пристрою.

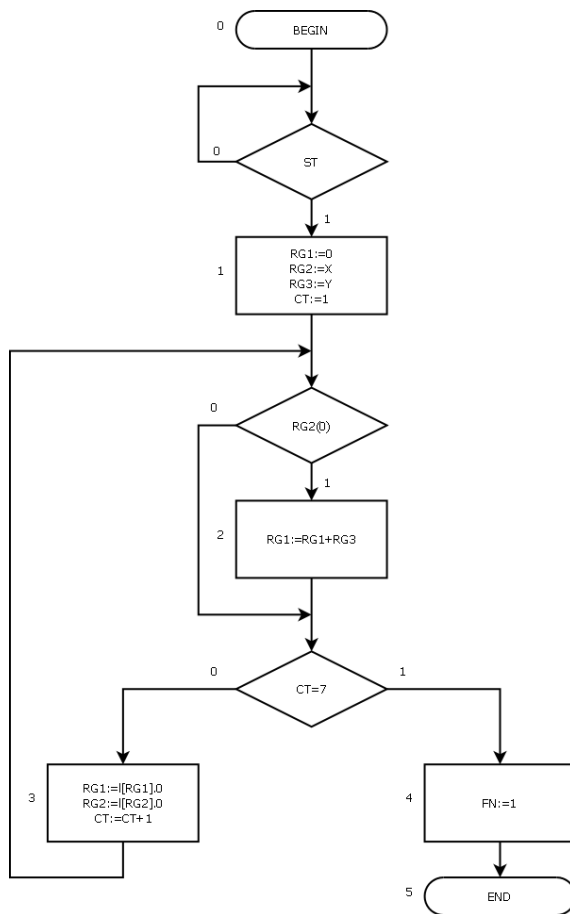


Рис. 2: Функціональний мікроалгоритм.

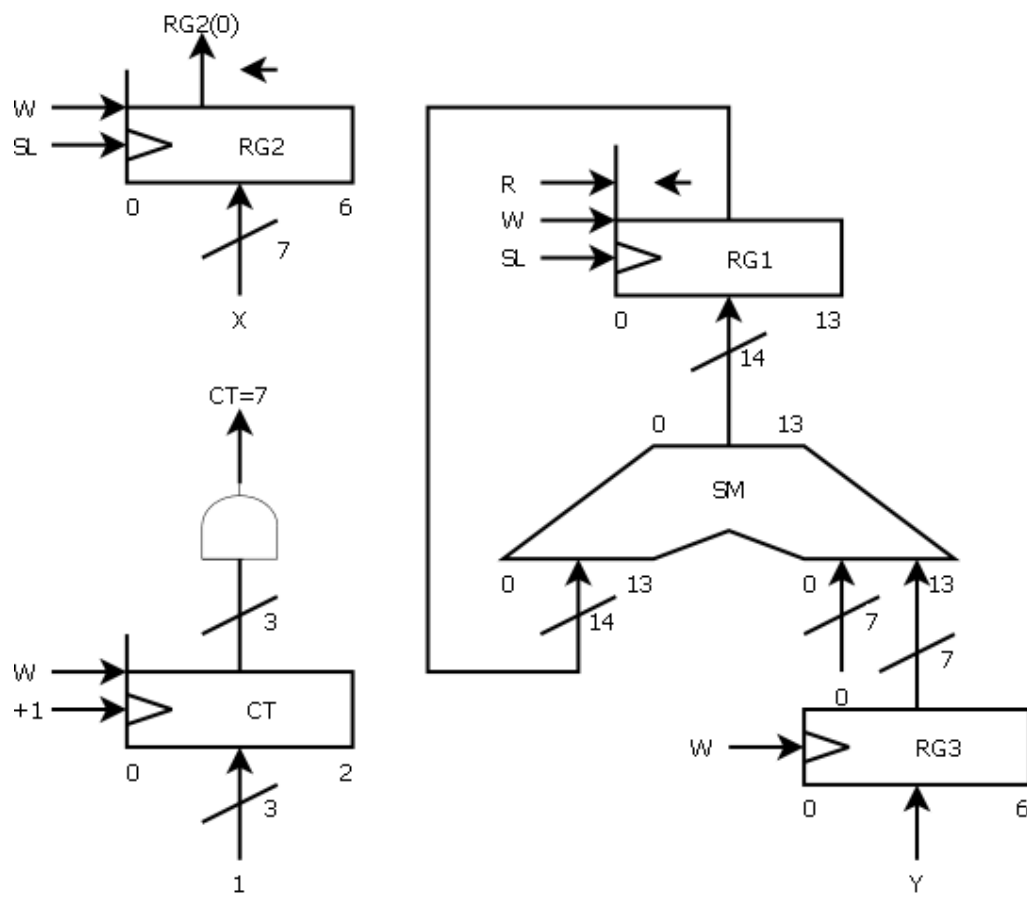


Рис. 3: Функціональна схема операційного пристрою.

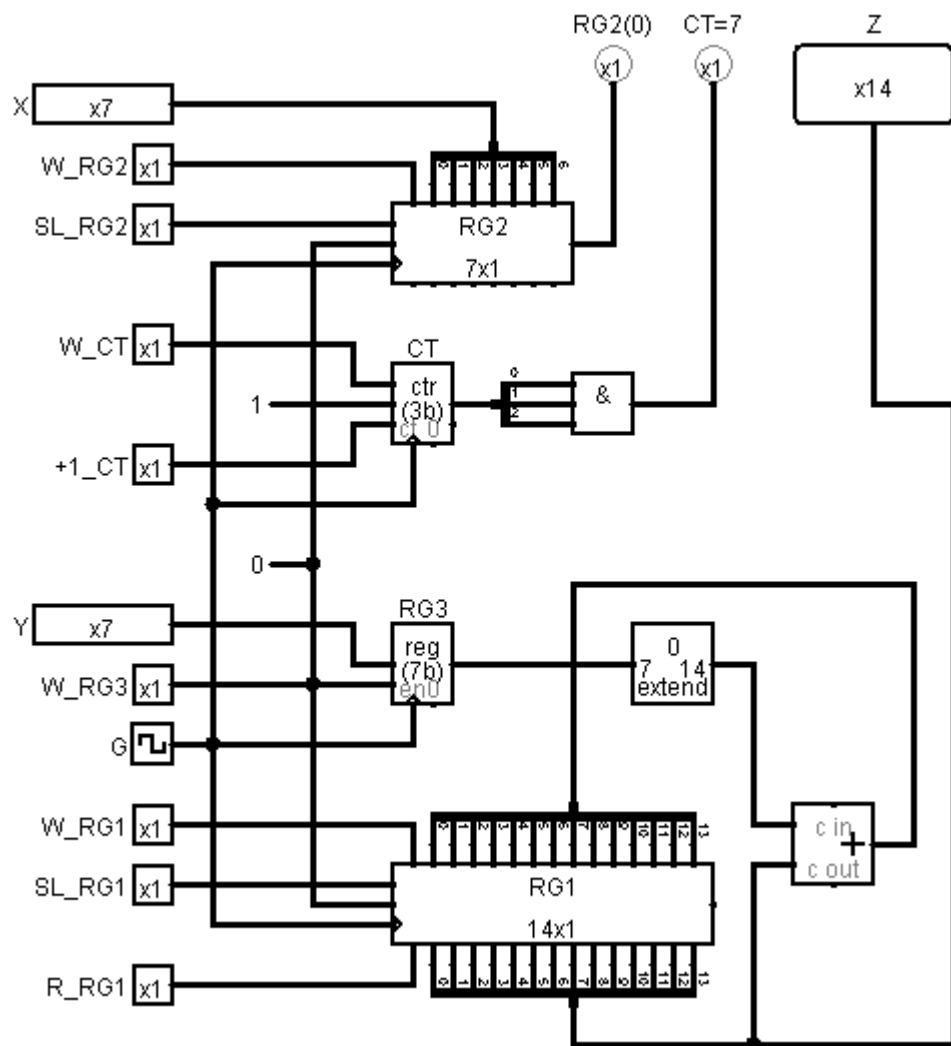


Рис. 4: Зібрана функціональна схема операційного пристрою.

$$Z = Y \cdot X.$$

$$Y = 10 = 0001010_2$$

$$X = 11 = 0001011_2$$

RG2(0)	RG2	RG3	RG1	CT	№МО
0	001011	0001010	00000000000000	001	1
0	010110	0001010	00000000000000	010	3
0	101100	0001010	00000000000000	011	3
1	011000	0001010	00000000000000	100	3
1	011000	0001010	00000000001010	100	2
0	110000	0001010	00000000010100	101	3
1	100000	0001010	00000000101000	110	3
1	100000	0001010	00000000110010	110	2
1	000000	0001010	00000001100100	111	3
1	000000	0001010	00000001101110	111	2

Табл. 1: Діаграма станів регістрів при виконанні алгоритму.

Елемент	Мікрооперація	Управляючий сигнал
RG1	Скидання	$R\ 1 \rightarrow 0$
RG1	Запис	$W\ 1 \rightarrow 0$
RG1	Зсув вліво	$SL\ 1 \rightarrow 0$
RG2	Запис	$W\ 1 \rightarrow 0$
RG2	Зсув вліво	$SL\ 1 \rightarrow 0$
RG3	Запис	$W\ 1 \rightarrow 0$
CT	Запис	$W\ 1 \rightarrow 0$
CT	Інкремент	$+1\ 1 \rightarrow 0$

Табл. 2: Перелік управляючих сигналів елементів.

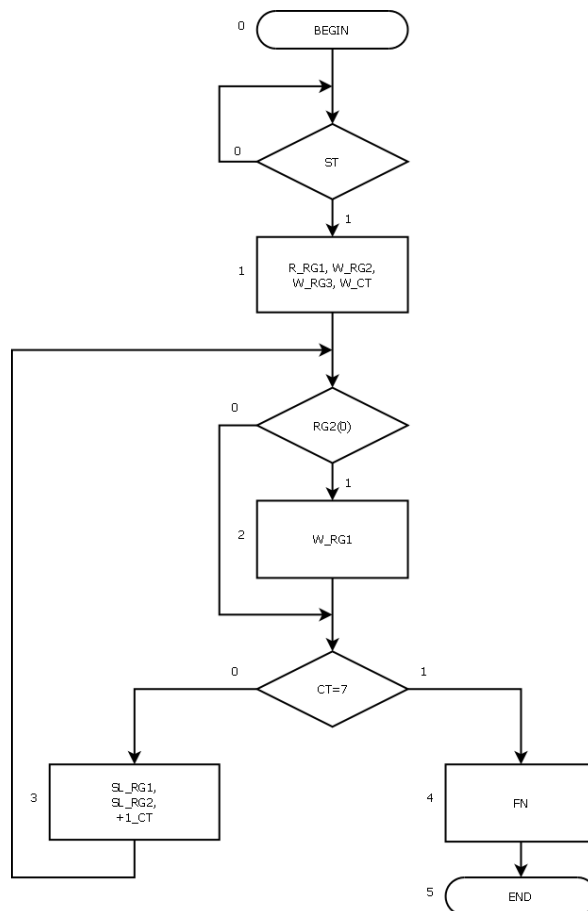


Рис. 5: Функціонально-структурний мікроалгоритм.

№МО	Мікрооперації	код
1	$R_{RG1}, W_{RG2}, W_{RG3}, W_{CT}$	Y_1
2	W_{RG1}	Y_2
3	$SL_{RG1}, SL_{RG2}, +1_{CT}$	Y_3
4	FN	Y_4

Табл. 3: Кодування сигналів управління.

Умова	Код
Пуск	ST
Кінець	FN
Лічильник циклів дорівнює до n	CT=n
Старший розряд RG2.	RG2(0)

Табл. 4: Кодування логічних умов.

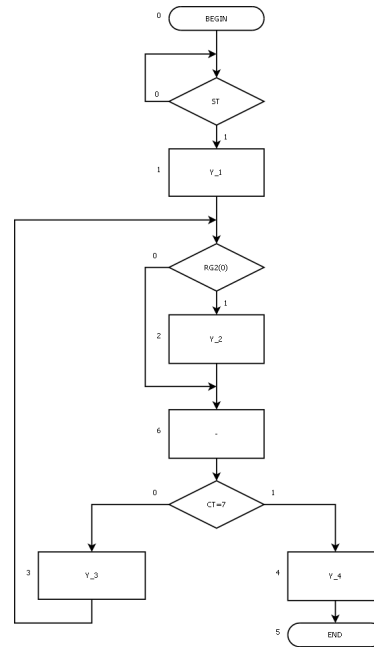


Рис. 6: Закодований функціонально-структурний мікроалгоритм.

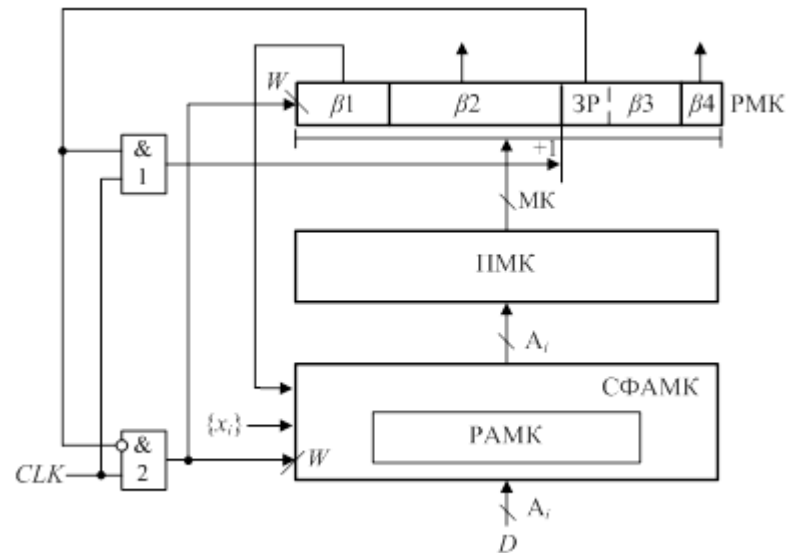


Рис. 7: Структурна схема БМУ з урахуванням зони затримки УС.

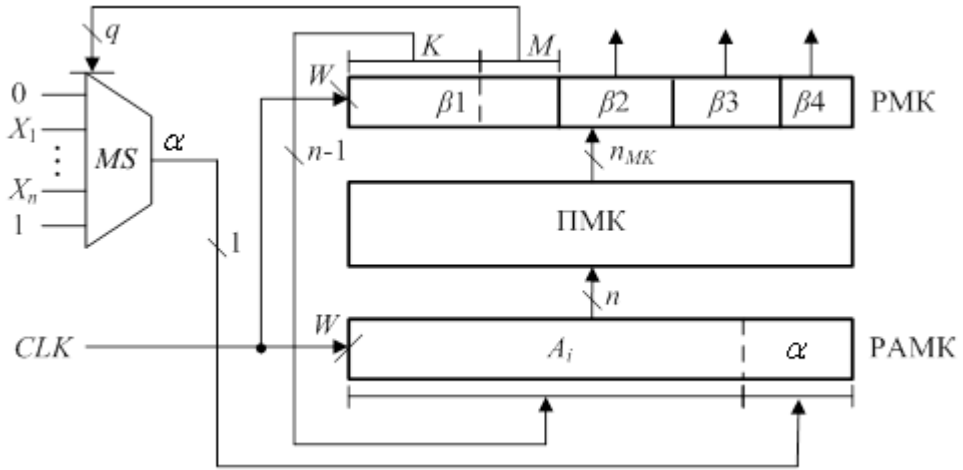


Рис. 8: Структурна схема БМУ з примусовою адресацією.

Формат зони $\beta 1$:

Розрядність адрес ПМК : $n_a = \lceil \log_2 32 \rceil = 5$;
 Ширина поля К зони $\beta 1$: $n_K = n_a - 1 = 5 - 1 = 4$;
 Кількість логічних умов : $n_l = 2 + 3 = 5$;
 Ширина поля М зони $\beta 1$: $n_M = \lceil \log_2 5 \rceil = 3$;
 Ширина поля зони $\beta 1$: $n_{\beta 1} = n_K + n_M = 4 + 3 = 7$;

$m_2 m_1 m_0$	Умова
000	0
001	ST
010	RG2(0)
011	CT=n
111	1

Табл. 5: Кодування поля М.

Формат зони $\beta 2$:

$n_{\beta 2} = 4$;

Формат зони $\beta 3$:

$\Delta t_{max} = 5$;
 $n_{\beta 3} = \lceil \log_2(5) \rceil + 1 = 4$;

Формат зони $\beta 4$:

$n_{\beta 4} = 1$;

Формат мікрокоманди ($n_{MK} = 16$):

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
$\beta 1$					$\beta 2$				$\beta 3$				$\beta 4$		
M	K				Y_1	Y_2	Y_3	Y_4	3P						
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Переходи між командами:

$0 \rightarrow 0, 0 \rightarrow 1$
 $1 \rightarrow 2, 1 \rightarrow 6$
 $2 \rightarrow 6$
 $6 \rightarrow 4, 6 \rightarrow 3$
 $3 \rightarrow 2, 3 \rightarrow 6$
 $4 \rightarrow 5$
 $5 \rightarrow 5$

Вимоги щодо розміщення МК в ПМК:

0|1;

6|2;

3|4;

Адреса	ПМК
00000	П(0)
00001	1
00010	6
00011	2
00100	3
00101	4
00110	К(5)

Табл. 6: Розміщення команд в ПМК.

№ МК	Адреса	$\beta 1$		$\beta 2$	$\beta 3$		$\beta 4$
		К	М	$Y_1 Y_2 Y_3 Y_4$	ЗР		
00000	П(0)	0000	001	0000	1	111	1
00001	1	0001	010	1000	1	111	1
00010	6	0010	011	0000	1	111	1
00011	2	0001	000	0100	1	100	0
00100	3	0001	010	0010	1	111	0
00101	4	0011	000	0001	1	111	1
00110	К(5)	0011	000	0001	1	111	1

Табл. 7: Карта програмування БМУ.

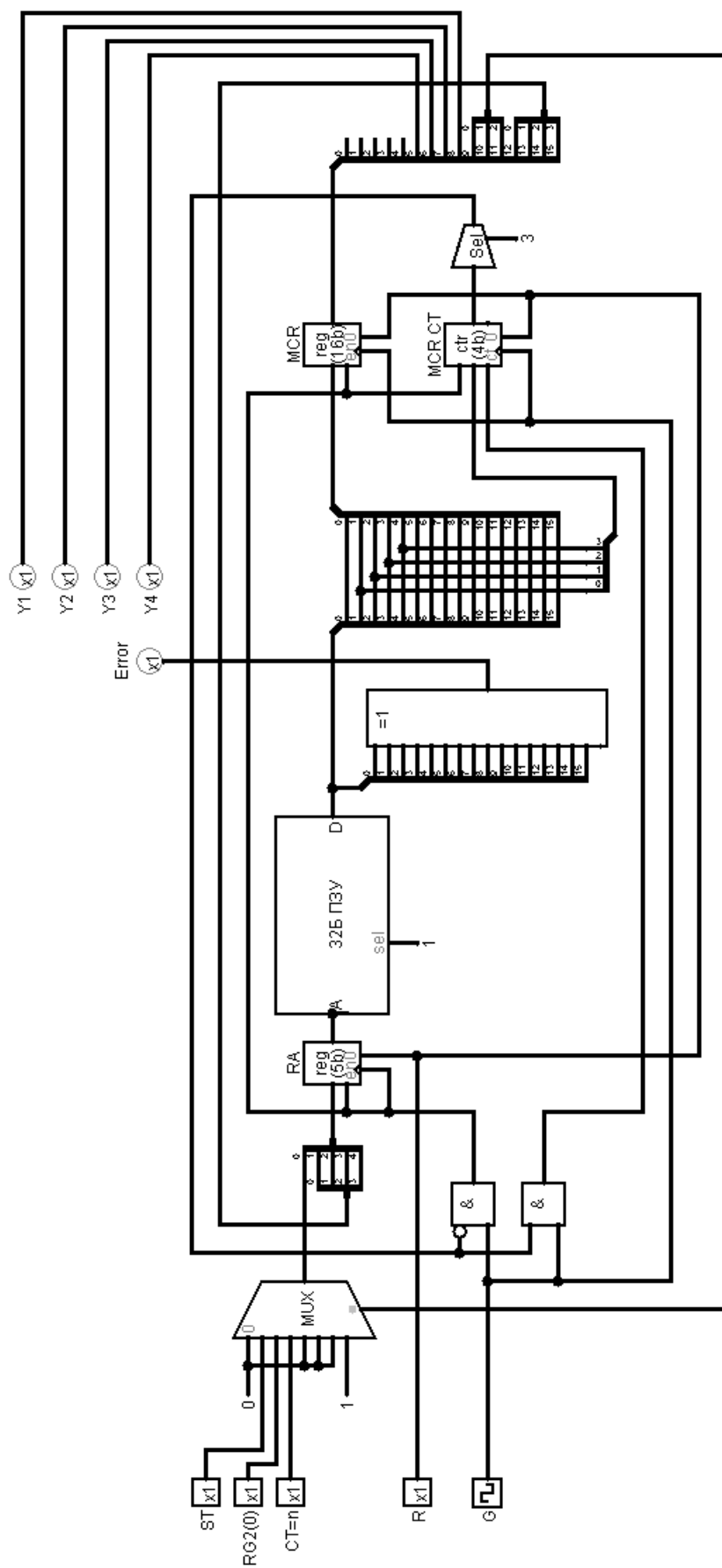


Рис. 9: Зібраний БМУ.

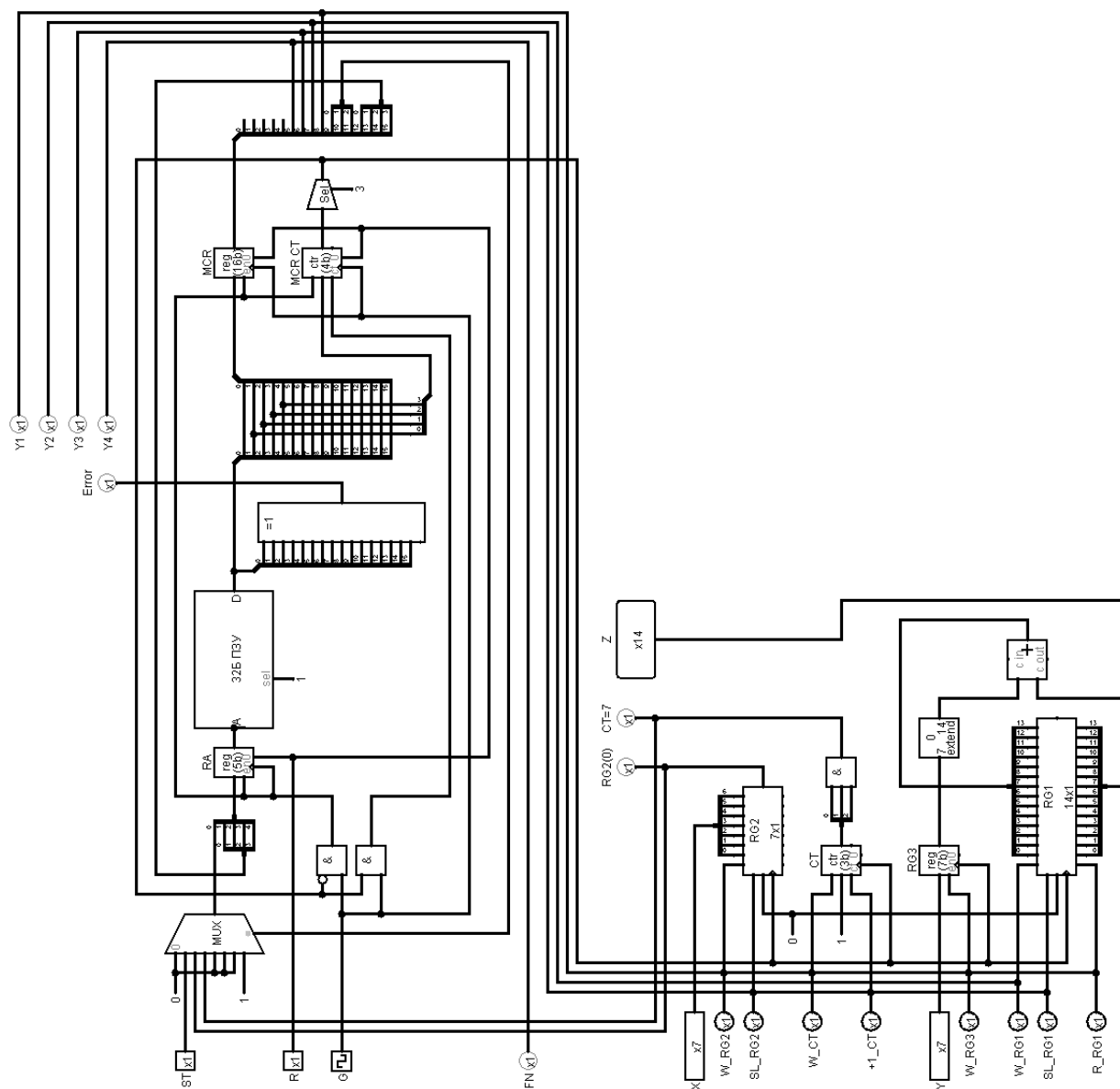


Рис. 10: Зібрана схема.

ST	R	G	CT	RG1	RG2	RG3	RG2(0)	CT = 7	RRG1	WRG1	SLRG1	WRG2	SLRG2	WCT	+1CT	WRG3	FN
0	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	1	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	1	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	1	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	1	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	1	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
0	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
1	0	0	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
1	0	1	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
1	0	1	111	0000000000000000	00000000	00000000	0	1	0	0	0	0	0	0	0	0	0
1	0	0	111	0000000000000000	00000000	00000000	0	1	1	0	0	1	0	1	0	1	0
1	0	1	111	0000000000000000	00000000	00000000	0	1	1	0	0	1	0	1	0	1	0
1	0	0	001	0000000000000000	00000011	00001100	0	0	1	0	0	1	0	1	0	1	0
0	0	0	001	0000000000000000	00000011	00001100	0	0	1	0	0	1	0	1	0	1	0
0	0	1	001	0000000000000000	00000011	00001100	0	0	0	0	0	1	0	0	0	0	0
0	0	0	001	0000000000000000	00000011	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	001	0000000000000000	00000011	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	001	0000000000000000	00000011	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	001	0000000000000000	00000011	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	001	0000000000000000	00000011	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	001	0000000000000000	00000011	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	001	0000000000000000	00000011	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	010	0000000000000000	00001110	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	010	0000000000000000	00001110	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	010	0000000000000000	00001110	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	010	0000000000000000	00001110	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	010	0000000000000000	00001110	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	010	0000000000000000	00001110	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	010	0000000000000000	00001110	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	010	0000000000000000	00001110	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	010	0000000000000000	00001110	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	010	0000000000000000	00001110	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	011	0000000000000000	00011100	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	011	0000000000000000	00011100	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	011	0000000000000000	00011100	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	011	0000000000000000	00011100	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	011	0000000000000000	00011100	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	011	0000000000000000	00011100	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	011	0000000000000000	00011100	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	011	0000000000000000	00011100	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	011	0000000000000000	00011100	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	011	0000000000000000	00011100	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	100	0000000000000000	00111000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	100	0000000000000000	00111000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	100	0000000000000000	00111000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	100	0000000000000000	00111000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	100	0000000000000000	00111000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	100	0000000000000000	00111000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	100	0000000000000000	00111000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	100	0000000000000000	00111000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	100	0000000000000000	00111000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	100	0000000000000000	00111000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	101	0000000000000000	01110000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	101	0000000000000000	01110000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	101	0000000000000000	01110000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	101	0000000000000000	01110000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	101	0000000000000000	01110000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	1	101	0000000000000000	01110000	00001100	0	0	0	0	0	0	0	0	0	0	0
0	0	0	101	0000000000000000	01110000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	1	101	0000000000000000	01110000	00001100	0	0	0	0	1	0	1	0	1	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	1	0	1	0	1	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	0	1	0	1	0	1	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0	1	0	0	0	0	0	0	0
0	0	0	110	0000000000000000	11000000	00001100	1	0	0	0	0	0	0	0	0	0	0
0	0	1	110	0000000000000000	11000000	00001100	1	0	0								