

### 37.7.2 Визначити суть переривання від зовнішніх пристроїв на прикладі системи переривань процесорів 8086 в реальному режимі.

Послідовність дій, які відбуваються в ПЕОМ при обробці переривань від зовнішніх пристроїв полягає в наступному:

- a) В результаті функціонування зовнішнього пристрою (наприклад, при натисканні або відтисканні клавіш клавіатури, або із системного таймера через проміжки часу приблизно в 65,5 мсек) на контролер переривання поступає сигнал, в результаті якого контролер може сформувати для процесора сигнал "Запит переривання".
- b) Процесор **закінчує виконання** чергової команди програми (в деяких випадках, в залежності від чергової команди процесор безумовно виконує ще одну команду - див. п.f).
- c) Процесор аналізує ознаку дозволу на переривання (if), яка міститься в регістрі ознак (flags). Якщо if=0 процесор ігнорує запит і продовжує виконувати програму
- d) Якщо if=1 процесор подає на контролер переривання сигнал "Підтвердження запиту"
- e) Одержавши сигнал "Підтвердження запиту", контролер переривань передає процесору байт даних N (N - **номер вектора переривань**), значення якого ідентифікує зовнішній пристрій, наприклад в MS-DOS N=8 для таймера і N=9 для клавіатури.
- f) Процесор записує в стек вміст регістра ознак, після чого **встановлює if=0**, та записує в стек вміст регістрів CS та IP. При запису в стек використовується логічна адреса SS:SP, тобто стек програми, яка переривається. Якщо запит на переривання з'явиться під час виконання команди запису в сегментний регістр SS (наприклад, під час виконання команди MOV SS,AX), то в результаті повна логічна адреса стека може бути помилковою, оскільки залишиться "старе" значення SP. Для унеможливлення такої помилки в разі появи сигналу "Запит переривання" під час виконання будь-якої команди запису в сегментний регістр SS, сигнал "Підтвердження запиту" формується після виконання ще однієї команди, якою, звісно, повинна бути команда завантаження регістра SP. А взагалі заміну повної логічної адреси стека рекомендується виконувати за допомогою команди LSS SP,mem32, де mem32 - адреса повної логічної адреси нового стека.
- g) Процесор завантажує регістр IP значенням слова пам'яті по адресі 0000:N\*4, а регістр CS - значенням слова пам'яті по адресі 0000:N\*4+2. Таким чином в реальному режимі перші 1000 байт ОЗП призначаються для таблиці, яку називають **таблицею векторів переривань**. Таблиця містить 256 рядків по 4 байта на рядок. Кожний рядок таблиці переривань використовується для зберігання повної логічної адреси (слово для сегментної складової та слово для зміщення в сегменті) процедури обробки переривань. Самі ж процедури обробки переривань можуть розміщуватись в будь-якій області ОЗП. Оскільки байт N ідентифікує зовнішній пристрій, то в свою чергу рядки (вектори) також можуть ідентифікувати зовнішні пристрої
- h) Процедура обробки переривань повинна закінчуватись командою IRET. Ця команда відновлює із стека вміст регістра ознак, включаючи попередній стан ознаки дозволу на переривання (if), який згідно з п.d) повинен дорівнювати 1, а також завантажує зі стека регістри IP та CS.