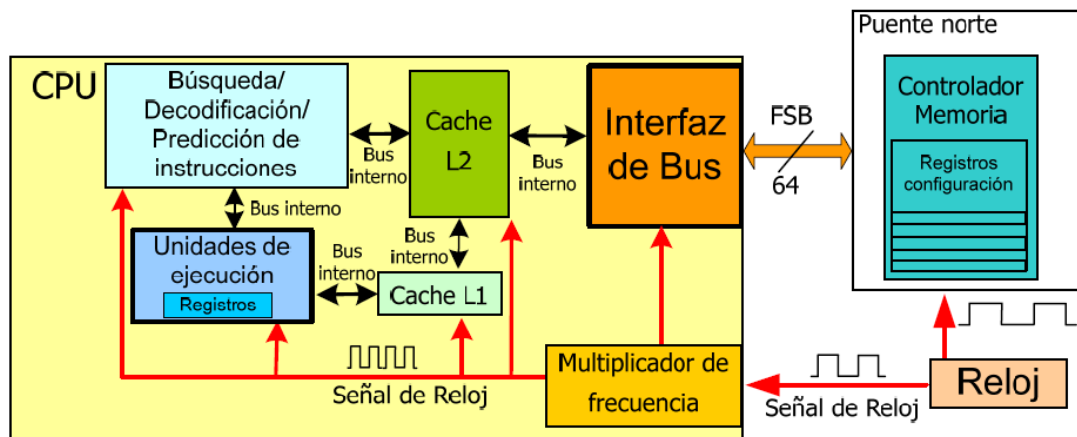


1. Composición de un sistema informático

1.1. La unidad central de proceso. Función. Tipos.

Parámetros básicos del micro x86:



- **Bus interno:** Transporta los datos/direcciones dentro de la CPU, es decir entre registros, caché L1, L2, unidades de ejecución, ...
- **Bus externo:** Transporta los datos/direcciones hacia/desde el exterior de la CPU, es decir, RAM, chipset, ... (También se denomina BUS FRONTAL (Front Side Bus), Bus del sistema)
- **Reloj:** Marca la frecuencia de funcionamiento del micro y los distintos buses del sistema.
- **Multiplicador:** Elemento hardware que multiplica la frecuencia de la señal reloj.
- **Registros:** Donde la CPU guarda momentáneamente estados, datos y direcciones para operar con ellos.
- Cuando se habla de un micro con arquitectura de 64 bits se refiere a que sus principales registros son de esta longitud, y por tanto la mayor parte de los datos que manejan las unidades de ejecución.
- **Caché L1:** Físicamente muy próxima a la CPU, es una memoria intermedia que guarda los datos y código de reciente uso. Como por tecnología de fabricación es mucho más rápida que la memoria RAM convencional, el acceso al código y a los datos usados recientemente, se ve acelerado.

Velocidad de transferencia - ancho de banda

Ancho de banda (BW = BandWidth) se refiere a una banda de frecuencia y por tanto es un parámetro que debe expresarse en Hertcios (Hz).

Equivocadamente para referirse a la cantidad teórica de datos que puede transportar el bus por unidad de tiempo

- La **velocidad** de transferencia de un bus, se ha calculado tradicionalmente como:

Velocidad de transferencia = Nº líneas de datos x Frecuencia reloj = bits/s

- Con la aparición de buses que transmiten varios datos por cada ciclo de reloj, la velocidad es:

Velocidad de transferencia = Nº líneas de datos x Frec. reloj x Nº de datos por ciclo de reloj =bits/s

- Ahora, lo que antes era la velocidad de transferencia pasa a llamarse frecuencia efectiva:

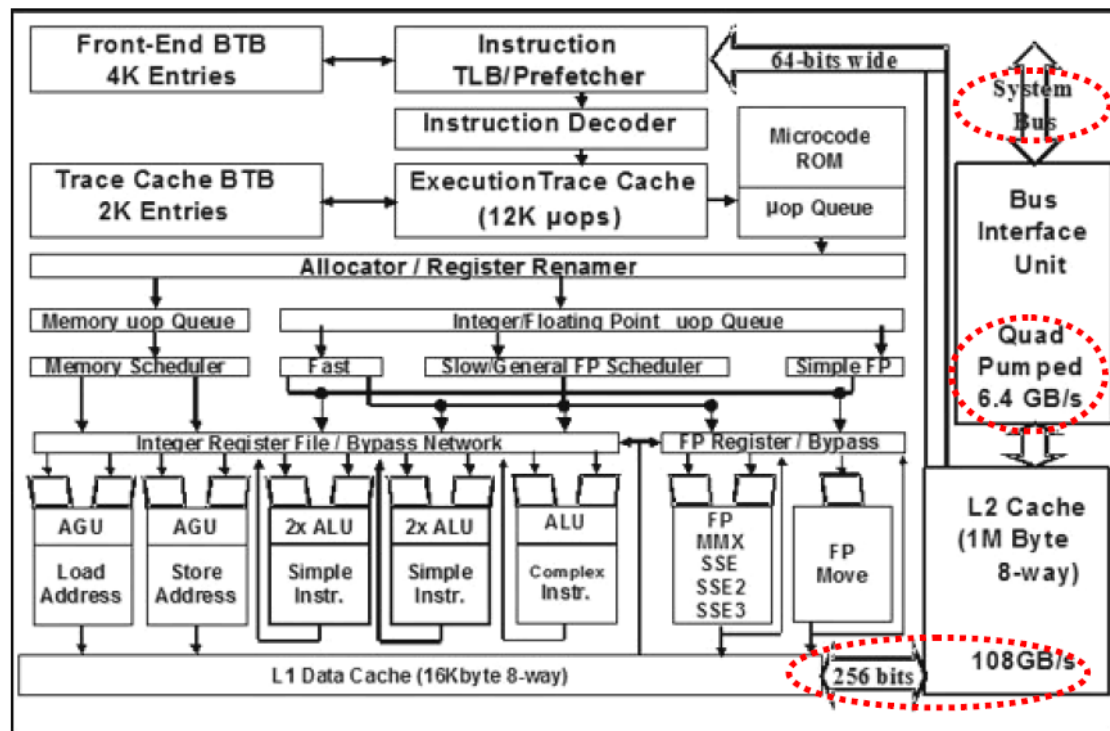
Transacciones/s = Frecuencia reloj x Nº de datos por cada ciclo de reloj.

BUS EXTERNO DEL MICRO: BUS DEL SISTEMA,

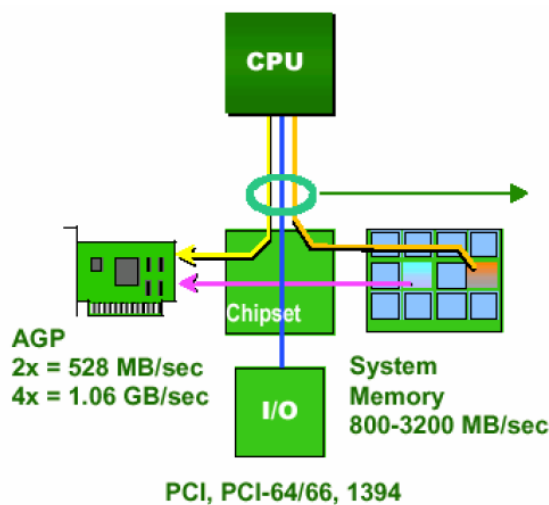
Si observamos la siguiente tabla, mientras que el bus de datos externo del microprocesador sigue teniendo 64 bits, la frecuencia de este bus síncrono ha aumentado considerablemente. Además del aumento bruto de frecuencia, se opta por doblar/cuadruplicar el número de transferencias por ciclo de reloj. Las conjunciones de ambos parámetros dan la cifra aportada por los fabricantes para referirse al bus frontal, la **frecuencia efectiva**. Evidentemente, no deberían utilizarse los MHz como unidades, pero las razones comerciales se imponen sobre las puramente técnicas.

Bus del sistema	Pentium	PII-PIII	PIV
Frecuencia (MHz)	66	100/133	100/133/200/266
Datos por ciclo	1	1	2 / 4
Frecuencia efectiva (MT/s)	66	100/133	200/266/400/533/800/1067
Bus de datos	64 bits	64 bits	64 bits
MB/s máximo	503,5	763	¿?

¿? Con los datos destacados en la imagen hallar la frecuencia de la señal de reloj del System Bus y la del bus interno. Tener en cuenta que “Quadpumped” significa que se transmiten 4 datos por cada ciclo de reloj.



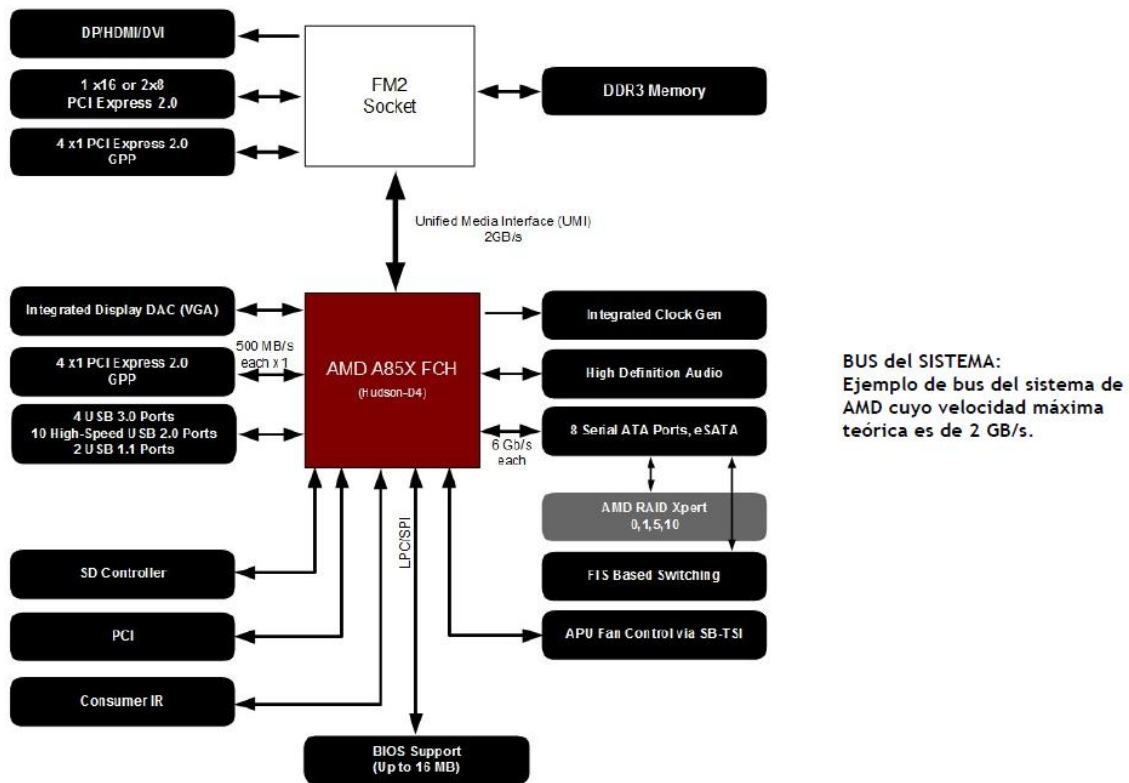
Estructura interna del Pentium 4 Prescott.



BUS del SISTEMA:
Cuello de botella debido a la concurrencia de tráfico de datos de tarjeta gráfica, periféricos PCI y memoria.

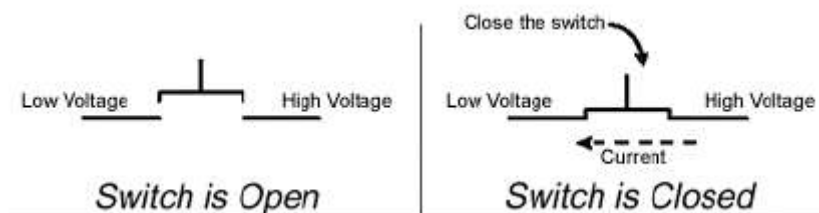
Como puede verse en la imagen, la alta velocidad del bus del sistema resultaba imprescindible para descongestionar el cuello de botella creado por el resto de elementos.

Los fabricantes han ido descongestionando el bus del sistema a medida que han integrado más elementos en el mismo chip que la CPU. En la imagen el controlador de acceso a memoria, buses de expansión PCIExpress e incluso el procesador gráfico se encuentran en el mismo trozo de silicio que los distintos núcleos de proceso (CPUs)



Fabricación CPU

Los transistores de los circuitos digitales utilizan el mismo principio que cualquier conmutador eléctrico: dejar pasar o no una corriente eléctrica; solo que el control no se realiza manualmente sino mediante una corriente producida por un campo eléctrico:

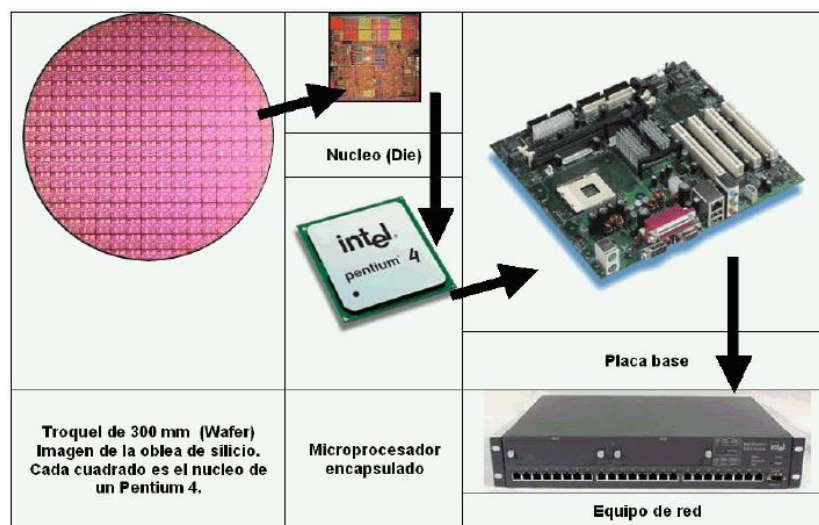


Los núcleos de las CPUs están formados por millones de transistores basados en semiconductores de metal-óxido (MOS-Metal Oxido Silicio). La tecnología MOS utiliza un hilo de óxido metálico depositado sobre un sustrato de silicio. El silicio puro no es conductor, por lo que se le dopa con impurezas dentro del sustrato formando caminos conductores. Cuando se aplica una tensión alta en la capa metálica la corriente fluye entre las capas de impurezas. Este circuito puede ser considerado como un semiconductor, ya que el circuito MOS puede comportarse como conductor o aislante con un simple cambio de campo eléctrico.

La tecnología CMOS (Complementary Metal- Oxide Semi-conductor) es una actualización del estándar MOS, y es utilizada por la mayoría de dispositivos de una computadora.

La tecnología CMOS funciona de forma similar al MOS, solo que con la tensión inversa (de ahí lo de *complementary*). Para cerrar el circuito en un dispositivo CMOS, debe aplicarse un nivel bajo de tensión. Utilizando circuitos CMOS y MOS, una CPU puede trabajar a mayores velocidades ya que operan con tensiones alternativas simultáneamente.

Cuando se habla de tecnología de 14 nm (nm = nanometro = 10^{-9} m) se utiliza en referencia al tamaño característico del transistor de polisilicio. Por ejemplo, Intel fabricó circuitos integrados mediante un proceso de $0.13\ \mu\text{m}$ (μm = micra = 10^{-6} m) que incorporan transistores cuya longitud de puerta es de $0.6\ \mu\text{m}$ y con interconexiones de cobre. Aunque no se refiere exactamente al tamaño real de cada puerta CMOS sino a la limitación de tamaño del proceso de fabricación del circuito integrado. Por ejemplo, en el proceso de 90 nm, el grosor de la puerta de SiO₂ (gatedielectric) era de $1.2\ \text{nm}$.



- **Wafer:** Oblea de silicio de 30 cm de los dados (die) con tecnología de cobre de 45 nm.
- **Die:** Dado, Pastilla de silicio en que se divide la oblea.
- **Chip,** Circuito integrado



PRIMERA GENERACIÓN

- **8086 (1978)**

Bus datos int/ext. 16 bits. El elevado precio de los módulos de memoria llevó a IBM a encargar a Intel el 8088 con bus de datos externo de 8 bits.

- **8088 (1979)**

- Bus datos interno 16 bits, externo de 8 bits: simplifica organización de memoria, pero penaliza rendimiento 25% aprox.
- Bus direcciones 20 bits = 2^{20} = 1 Mbyte.
- Frec. reloj: 4'77 MHz, 8 MHz, 10 MHz e incluso se llegaron a los 12 MHz.
- Encapsulado Dual In Line 2x20 patillas.

1981, primer IBM PC: Memoria principal 64 KB, casete, pantalla fósforo verde.

IBM-XT: Memoria ampliada, HD 10 MB, Bus de expansión ISA de 8 bits (también llamado bus XT), no guarda

SEGUNDA GENERACIÓN

- **80286 (1982)**

- Bus datos int/ext. 16 bits.
- Bus direcciones ampliado a 24 bits = 2^{24} = 16 Mbyte (Sólo disponibles en modo protegido).
- Hasta 12 MHz + Juego de comandos notablemente mejorado = Rendimiento 300% superior
- Debe funcionar en modo protegido para gestionar los 16 MB (Lotus 1-2-3, Windows 3.0, Unix, OS/2).

En modo real sólo puede direccionar 640KB de memoria RAM.

Modo real - Modo protegido

En modo real, el micro está limitado al direccionamiento de 1 MB de memoria en segmentos de 64 KB (funciona como un 8086 aunque sea un Pentium con 256 MB). En modo protegido el micro puede direccionar toda la memoria del sistema como un espacio lineal. El Intel 80286 arranca en modo real, y luego puede conmutar al modo protegido mediante un comando software. Pero no puede volver del modo protegido al modo real sino es reiniciándolo. Este problema se solucionaría con el 80386 que permitía la conmutación en ambos sentidos.

IBM-AT (1984): Incorpora el Intel 80286 a 6-8-10-12 MHz., se amplía el bus ISA hasta los 16 bits por lo que también es llamado bus AT.

TERCERA GENERACIÓN

- **80386 (1985)**

80386-DX:

- Bus datos int./ext. y bus de direcciones de 32 bits = 2^{32} = 4 Gbytes de memoria direccionable.
- Potencia suficiente para aplicaciones gráficas (surgen Windows 3.0 y 3.1). Doble MIPS (Millones de instrucciones por segundo) que un 286 a la misma velocidad de reloj
- 16, 20, 33, 40 MHz.

- Memoria caché externa.
- Sigue la compatibilidad con 8088.

80386-SX:

- Bus datos int. 32 bits, ext. 16 bits
- Bus direcciones similar al 286: limitaciones en aplicaciones multitarea.
- Básicamente es un 386 funcionando en una placa de 286: Debe cambiar constantemente entre la operación interna de 32 bits y la externa de 16, lo que penaliza un 30 % rendimiento aproximadamente.
- En su encapsulado no figura descripción y se encuentran soldados a la placa base, por lo que ante una avería debe cambiarse dicha placa.

CUARTA GENERACIÓN

- **80486 (1989)**

80486-DX

- Bus direcciones y datos int/ext de 32 bits.
- 4 unidades en un solo chip: CPU, Coprocesador matemático (NPU), controlador caché, 2 memorias caché de 4KB (datos e instrucciones). Mayor velocidad que unidades no integradas
- Debido a la caché la CPU rara vez debe esperar por la lentitud de la memoria RAM, por lo que el 486 puede ejecutar casi todas las operaciones en un sólo ciclo de reloj.
- 25, 33 y 50 MHz. La versión de 50 MHz generó muchos problemas con las placas base, debido a la elevada frecuencia de funcionamiento externo para la tecnología disponible.

80486-SX (1991)

- Por razones de mercado se elimina sin más el coprocesador del 486-DX bajando el precio.
- 16, 20, 25 y 33 MHz.
- Puede operar en la misma placa. que el 486-DX
- Intel vende coprocesadores que van en un zócalo de la placa.

Realmente es un 486-DX completo, por lo que una vez instalado se podría quitar el 486-SX.

80486-DX2 (1992)

- Se duplica la frecuencia de funcionamiento interna manteniendo la externa. Esto soluciona los problemas delDX-50.

Intel: DX2-50, DX2-66.

80486-DX4 (1994)

- Aprovechando la tecnología 3,3 V que se empleó en el Pentium, Intel aprovecha para triplicar la frecuencia de funcionamiento interna manteniendo la externa.
- Se duplica la Caché respecto a los demás 486: 16 KB (8 KB datos y 8 KB para instrucciones).

Intel: DX4-75, DX4-100.

QUINTA GENERACIÓN

• Pentium (1994)

- Bus direcciones 32 bits.
- Bus datos externo 64 bits, aunque los registros de propósito general son de 32 bits por lo que no se puede hablar de un micro de 64 bits.
- *P. ej. Velocidad máxima CPU-memoria en un bus de 66 MHz: 64 bits (8 Bytes) x 66 MHz = 528Mbytes/s.*
- Caché 16 KB (8 KB datos y 8 KB para instrucciones). Doble que el 486. En una sola operación se pueden mover 8 bytes (64 bits) entre la CPU y la caché. *ej. en un 100 MHz: 8 Bytes x 100 MHz = 800 Mbytes/s.*
- 2 unidades de cálculo de números enteros trabajando en paralelo (*pipelines*). Esto permite, p. ej., procesar instrucciones complejas en 5 ciclos mientras el 486 lo hacía en 8.
- La FPU (Floating Point Unit, coprocesador integrado para operaciones en coma flotante) realiza operaciones de suma y multiplicación en 3 ciclos de reloj, frente a los 8 del 486

Pentium 60/66 MHz (Tecnología 5 voltios)

- Incluye más de 3 millones transistores en solo 5'5 mm², lo que provoca que disipe 12 Watios aproximadamente. Esto creaba problemas de recalentamiento, por lo que se empezaron a incluir disipadores pegados al micro.

Pentium 75-90-100-120-133-150-166-200 (Tecnología 3,3 voltios)

- Developmentcode P54C
- Menor tensión de alimentación buscando bajar el consumo y por tanto la disipación de calor. Esto permite la triplicación interna del reloj.

Pentium MMX 150-166-200-233 (Tecnología 2,8 voltios)

- Código durante la fase de desarrollo (Developmentcode) **P55C**.
- Se dobla el tamaño de la caché L1 hasta los 32 KB.
- Utiliza doble tensión de alimentación, 2'8 V para el núcleo y 3'3 V para el sistema E/S.
- Incorporan 57 nuevas instrucciones hardware, junto a 8 nuevos registros de 64 bits para acelerar las operaciones multimedia: Gráficos 2D, 3D, audio, video, reconocimiento de voz, realidad virtual.
- Las nuevas instrucciones no interfieren con las ya existentes, por lo que la compatibilidad está asegurada

- En la ilustración, se compara la multiplicación de dos matrices utilizando o no MMX. Con MMX, el dato es procesado en una única llamada.

SEXTA GENERACIÓN

Pentium Pro (1995)

- Development code P6.
- Registros 32 bits, bus datos 64 bits, caché L1 de 8 KB para código y otro tanto para datos, caché L2 integrado en el mismo encapsulado (256, 512 KB y hasta 1MB)
- Se comunica con la caché L2 a la velocidad del bus interno.
- 150, 180, 200 MHz. Permite buses del sistema entre 50 y 66 MHz.
- Optimizado para programas de 32 bits sobre S.O. de 32 bits. Ejecuta código Win16 sobre Windows 3.1 más lento que el Pentium normal.
- El primer chipset (Intel Orion) no soporta memoria EDO.
- Mediante multiproceso simétrico independiente de 4 vías permite implementar sistemas con hasta 4 procesadores (servidores, ...).

Pentium II

- Development code "Klamath": 233, 266, 300, 333 MHz.
- Development code "Deschutes Slot 1": 350, 400, 450 MHz.
- Incorpora juego de instrucciones MMX.
- Formato S.E.C.C. (Single Edge Carrier Cartridge). El micro viene montado sobre una placa de circuito impreso junto con la caché L2 (512 KB) y la circuitería asociada.
- Todo ello viene encapsulado en forma de cartucho cuyo recubrimiento soporta el disipador y apantalla al micro, evitando interferencias electromagnéticas.
- Se inserta sobre zócalo *Slot 1*
- 512 KB de memoria cache que se comunica con el micro a la mitad de la frecuencia de este. En la imagen puede verse como la caché de nivel 2 se encuentra en un circuito integrado separado del núcleo del procesador, aunque incluido en el cartucho.

Pentium II Xeon

- Nombre clave *Deschutes Slot 2*: destinado a servidores y estaciones de trabajo permite SMP (Multiproceso simétrico) de 4 y 8 vías.
- Integra hasta 2MB de caché L2 trabajando a la velocidad del micro (A diferencia del PII), 64 GB cacheables.
- El cartucho se inserta sobre zócalo *Slot 2*, incompatible con *Slot 1*.
- 400, 450 Mhz internamente y 100 Mhz con el bus del sistema.

Pentium Celerón

- Destinado al mercado doméstico.
- Es un Pentium II sin la caché L2 integrada y con bus de sistema a 66 MHz. Tras el fracaso comercial de esta versión por dicha carencia, se

incorporaron 128 KB de caché L2 en la siguiente versión "Celerón A" (nombre clave *Mendocino*).

AMD K6-2:

- Utiliza un nuevo juego de instrucciones propietario: 3D Now! que acelera la ejecución de aplicaciones 3D.
- Aún usa Socket-7, pero aprovecha los 100 MHz del bus, por lo que requiere chipsets especiales.
- El K6-2 se encuentra disponible en versiones de 266 hasta 400 MHz.
- AMD tiene previsto presentar nuevos K6-2 a 450 MHz.

Por otra parte, nada es perfecto y al K6-2 con velocidades por encima de los 350 MHz ya se le detectó un problema: surgen errores del tipo «Error de protección de Windows» o «Device/OS Failed» en el arranque de Windows 95 OSR2, algo que no sucede en Windows 98 o NT. El problema es debido, según AMD, a que Windows falla por la alta frecuencia de reloj a la que trabaja el «micro» internamente. Esto se soluciona con un sencillo parche para Windows 95

Pentium III

- Nombre clave *Katmai* en su primera versión y *Coppermine* en la segunda
- Encapsulado S.E.C.C. 2 (*Katmai*) y FC-PGA (*Coppermine*)
- Tecnología de fabricación de 0'25 (*Katmai*) y 0'18 micras (*Coppermine*).
- Tensión del núcleo 2V (*Katmai*) y 1'65V (*Coppermine*).
- Frecuencias desde 450MHz hasta 1GHz
- Cache L2 de 512KB funcionando a la mitad de la velocidad del micro (*Katmai*) o 256KB funcionando a la velocidad del micro (*Coppermine*).
- Bus del sistema a 100 MHz (*Katmai*) y 133 MHz (*Coppermine*).
- MMX2: 70 nuevas instrucciones y otras mejoras en la arquitectura interna que permiten codificar/descodificar
- MPEG2 en tiempo real, gráficos 3D, audio AC3, etc...
- Configuraciones mono/biprosesor.

Incorpora el polémico número de serie accesible mediante software.

K6-III

- Nace como competencia del Pentium III.
- Integra 64 KB de caché L1, 256 KB de caché L2, y permite la conexión de hasta 2 MB de caché L3 externa (en placa base).
- La caché L2 se comunica con el micro a la velocidad de este y no a la mitad como en el Pentium II y los primeros Pentium III.
- Prestaciones similares al Pentium III.

AMD Athlon

- Conocido durante su desarrollo como K7, el Athlon, parte de los 500 MHz de velocidad y llegó a los 1,2GHz.

- **Athlon despojado de su carcasa. Observar el micro en el centro y los chips de caché L2 (uno a cada lado)**
- Diseñado para el mercado profesional, permite inicialmente configuraciones de 2, 4 y 8 procesadores.
- Mejoras en la arquitectura interna: Unidad de cálculo de enteros, coma flotante y de direcciones.
- Nuevas instrucciones 3DNow mejoran ejecución de aplicaciones multimedia.
- Incorpora un bus de sistema basado en el *EV6* de la arquitectura *Alpha*. La velocidad del bus parte de 200MHz pudiendo alcanzar sin problemas los 400 MHz.
- Caché L1 de 128 KB (4 veces mas que el Pentium III) = 64 KB instrucciones + 64 KB datos.
- Caché L2 de 512 KB (hasta 8 MB) trabajando a la misma frecuencia del micro (En los primeros Pentium III trabaja a la mitad).
- Comenzó insertándose en una ranura al estilo del Pentium II denominada **Slot A** para luego hacerlo sobre **Socket A** al estilo del Pentium III *Coppermine*.

Pentium 4

- Velocidad en sus primeras series de hasta 1'5 GHz
- Tecnología de fabricación inicial de 0'18 µm.
- Bus del sistema a 400 MHz efectivos. (100 MHz x 4)
- 256 KB de cache L2 en la misma oblea.
- Diseñado para utilizar memoria de tecnología RDRAM.
- Dos ALU funcionando al doble de velocidad del núcleo mejoran la ejecución de operaciones con enteros.
- Streaming SIMD Extensions 2 (SSE2): 144 nuevas instrucciones incluyendo algunas de 128 bits.

AMD ATHLON XP

- Respuesta de AMD al Pentium 4
- Arquitectura interna nueva, bautizada QuantiSpeed™
- Caché total de 384K a la misma frecuencia del micro.
- Bus frontal de 266MHz con soporte ECC (Error Correcting Code).
- Tecnología profesional 3DNow!™ (72 instrucciones, plena compatibilidad con SSE)
- Soporte para memoria DDR (Double Data Rate)
- Zócalo "Socket A"

SÉPTIMA GENERACIÓN

• Intel Itanium

- Nombre clave durante el desarrollo *Merced*, es el primer microprocesador de la familia *IA-64*.
- Microprocesador basado en tecnología *EPIC* (Explicitly Parallel Instruction Computing) desarrollada por Intel-HP. Permite la ejecución de múltiples instrucciones en paralelo.

- Puro 64 bits, utiliza el juego de instrucciones ISA-64.
- Según Intel, la producción del procesador estaba prevista para la segunda mitad del año 2000. La fase de producción empezó mucho más tarde.

AMD de 64 bits

La plataforma AMD64 incluye

- AMD Athlon™ 64 FX: PC's de altas prestaciones
- AMD Athlon™ 64: PC's de sobremesa
- Mobile AMD Athlon™ 64: Portátiles
- AMD Opteron: Servidores y Estaciones de trabajo

Dispone de tres enlaces bidireccionales de 16 bits. Cada uno de ellos soporta hasta 3'2 GB/s en cada dirección. Cada enlace permite conectar con un dispositivo de E/S o con otro procesador.

Intel Core Duo (2006)

Intel lanzó ésta gama de procesadores de doble núcleo y CPUs 2x2 MCM (módulo Multi-Chip) de cuatro núcleos con el conjunto de instrucciones x86-64, basado en la nueva arquitectura Core de Intel.

- Velocidades de CPU más bajas que antes, mejora del uso del procesador de ambos ciclos de velocidad y energía comparados con anteriores NetBurst de los CPU Pentium 4/D2.
- Etapas de decodificación, unidades de ejecución, caché y buses más eficientes
- Reducción del consumo de energía de CPU Core 2
- 65 a 45 nanómetros.

AMD Phenom (2007)

Primera generación de procesadores de tres y cuatro núcleos basados en la microarquitectura K10.

- Tecnología de 65 nanómetros: tecnología de fabricación Silicon On Insulator (SOI).
- para facilitar el uso inteligente de energía y recursos del sistema, listos para la virtualización, generando un óptimo rendimiento por vatio.
- controlador de memoria DDR2 integrado
- tecnología [HyperTransport](#)
- unidades de [coma flotante](#) de 128 bits, para incrementar la velocidad y el rendimiento de los cálculos de coma flotante.

- arquitectura DirectConnect que asegura que los cuatro núcleos tengan un óptimo acceso al controlador integrado de memoria, logrando un ancho de banda de 16 Gb/s para intercomunicación de los núcleos y la tecnología HyperTransport
- caché L3 compartida

Intel Core Nehalem (2008)

- Los Core i7 son los primeros procesadores que usan la microarquitectura Nehalem
- FSB es reemplazado por la interfaz QuickPath en i7 e i5 (zócalo 1366), y sustituido a su vez en i7, i5 e i3 (zócalo 1156) por el DMI eliminado el northBridge e implementando puertos PCI Express directamente.
- Memoria de tres canales (ancho de datos de 192 bits): cada canal puede soportar una o dos memorias DIMM DDR3.
- Las placas base compatibles con Core i7 tienen cuatro (3+1) o seis ranuras DIMM en lugar de dos o cuatro, y las DIMMs deben ser instaladas en grupos de tres, no dos.
- El [Hyperthreading](#) fue reimplementado creando núcleos lógicos.
- Está fabricado a arquitecturas de 45 nm y 32 nm
- Hasta 731 millones de transistores su versión más potente.
- Se volvió a usar frecuencias altas, aunque a contrapartida los consumos se dispararon.

AMD Phenom II y Athlon II (2008)

- CPU multinúcleo (multicore) fabricados en 45 nm
- soporte a DDR3.
- 45 nm, que permitió aumentar la cantidad de caché L3 a 6 MiB.

Amd Phenom II X2 BE 555 de doble núcleo

Athlon II con sólo Caché L2, buena relación precio/rendimiento.

Amd Athlon II X4 630 corre a 2,8 GHz.

Amd Athlon II X4 635 continua la misma línea.

Athlon II X3 440, triple núcleo

Athlon II X2 255, doble núcleo

Phenom X4 995 cuatro núcleos, corre a más de 3,2GHz.

familiaThurban con 6 núcleos físicos dentro del encapsulado

Intel Core Sandy Bridge (2011)

- Remplaza los chips Nehalem, con Intel Core i3, Intel Core i5 e Intel Core i7 serie 2000 y Pentium G.
- más eficientes y rápidos que los modelos anteriores.
- Segunda generación con nuevas instrucciones de 256 bits, duplicando el rendimiento, mejorando el desempeño en 3D y todo lo que se relacione con operación en multimedia. AVX y una GPU integrada de hasta 12 unidades de ejecución

AMD Fusion

- Nacen de la fusión entre [AMD](#) y [ATI](#)
- combina con la ejecución general del procesador, el proceso de la geometría 3D y otras funciones de GPUs actuales
- La [GPU](#) (procesador gráfico) estará integrada en el propio microprocesador.

primeros modelos (Ontario y Zacate) para ordenadores de bajo consumo

gammas medias y altas: Llano, Brazos y Bulldozer

Intel Core Ivy Bridge

- IvyBridge es el nombre en clave de los procesadores conocidos como Intel Core de tercera generación: Su denominación comienza siempre por 3xx0 en los core i3, i5 e i7.
- Pasamos de los 32 nanómetros de ancho de transistor en Sandy Bridge a los 22 de Ivy Bridge Lo que permite meter el doble de ellos en la misma área.
- Un mayor número de transistores significa que puedes poner más bloques funcionales dentro del chip, es decir, este será capaz de hacer un mayor número de tareas al mismo tiempo.

Intel Core Haswell

- Su denominación comienza siempre por 4xx0 en los core i3, i5 e i7. Los Celeron comienzan por G18xx y los Pentium por G3xx0.
- Entre los core i3, core i5 y core i7, existen las variantes T, de bajo consumo y con un TDP menor. Entre los core i5 e i7, existen además las variantes K, con multiplicador desbloqueado para el overclock.

- Implementan nuevas tecnologías gráficas para el gaming y el diseño gráfico, funcionando con un menor consumo y teniendo un mejor rendimiento a un buen precio.
- Continua como su predecesor en 22 nanómetros, pero funciona con un nuevo socket con clave 1150.
- Tienen un costo elevado a comparación con los APU's y FX de AMD pero tienen un mayor rendimiento.

Mantenimiento

- Los parámetros básicos de un procesador de cara a su instalación, configuración y mantenimiento que trataremos en este tema son: Encapsulado, alimentación, compatibilidad electromagnética, frecuencia de la señal de reloj (externa/interna), disipación térmica.

ENCAPSULADOS

Envuelve la oblea de silicio protegiéndola y soportando las conexiones con el exterior. El número de conexiones y su disposición restringen el zócalo en el que puede instalarse un microprocesador. El tipo de recubrimiento (cerámico, plástico, ...) determina la disipación térmica del micro. Otro factor que determina el encapsulado son los costes de fabricación.

Observar que los elementos SMD soldados en el propio microprocesador son condensadores de desacoplo.

DIP (Dual In-Line Package): Encapsulado rectangular con dos filas de patillas saliendo de los cantos.

Usado hasta la aparición del 80286.

PLCC (PlasticLeaded Chip Carrier): Encapsulado rectangular con cuatro filas de patillas saliendo de los cantos y dobladas hacia adentro. Usado desde la aparición del 80286.

LCCC (Lead-lessCeramic Chip Carrier): Similar al PLCC pero con distintos contactos.

PGA (Pin GridArray) encapsulado cerámico: Cuadrado con las patillas en forma de matriz saliendo de la base del micro. Usado en 486, Pentium, Pentium MMX, Pentium Pro y posteriores.

S.E.C.C. (Single EdgeCartridgeConnect): El micro viene montado sobre una placa de circuito impreso junto con la caché L2 y la circuitería asociada. Tiene el aspecto de un cartucho y lleva unas pestañas para afianzar el micro a la placa. Este tipo de encapsulado se estrenó con el Pentium II.

TCP (Tape CarrierPackage): Utilizado para los portátiles, el micro es tan fino como una moneda y pesa menos de 1 gramo. Las patillas salen de los cantos del chip y se doblan hacia abajo formando una L.

Módulo Mobile: El módulo *Mobile* es un montaje integrado que incluye procesador, el caché L2, elchipset, y el regulador de voltaje. Está destinado al mercado de los portátiles.

BGA: BallGridArray

LGA (LeadlessGridArray)

Por ejemplo: LGA775

ZÓCALOS

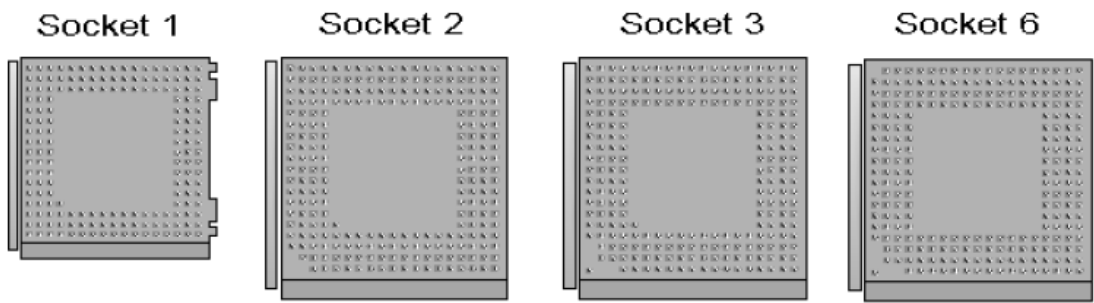
2.4.2.1.- LIF (LowInsertionForce):

El procesador puede ser sacado sin apenas fuerza, preferiblemente haciendo palanca con una herramienta especial como la suministrada por Intel en los Overdrive.

2.4.2.2.- ZIF (Zero InsertionForce):

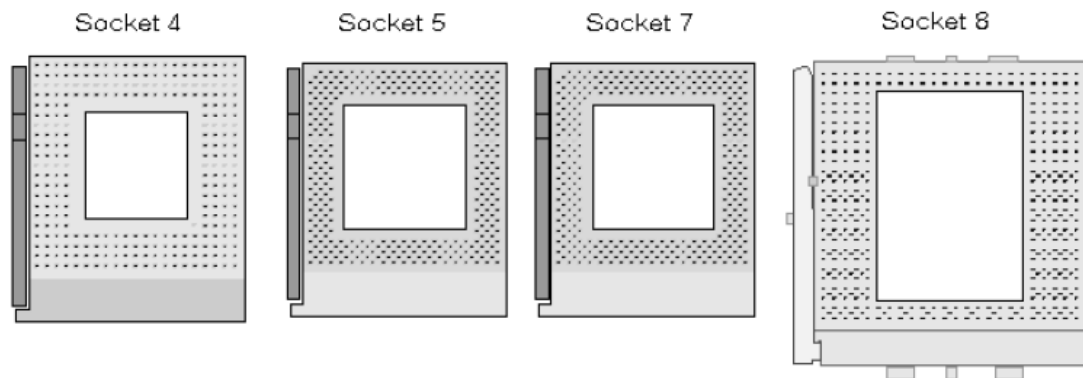
En un lateral del zócalo posee una palanca que una vez soltada libera de presión a las patillas del micro, permitiendo introducirlo/extraerlo del zócalo sin ejercer ninguna fuerza. Esto facilita su instalación y sustitución.

2.4.2.3.- Zócalos 486:



Socket	Pines	Voltios	CPU
1	169	5v	486 SX, 486 DX
2	238	5v	486 SX, 486 DX, 486 DX2
3	237	3v/5v	486 SX, 486 DX, 486 DX2, DX4
6	235	3v	486 DX4

Zócalos para Pentium



Socket	Pines	Voltios	CPU
4	273	5v	60 or 66 MHz Pentium
5	320	3v	75, 90 or 100 MHz Pentium
7	321	3.3v/2.8v	P54C/P55C
8	387	2,8v	P6

Zócalos para Pentium II, III y Athlon

Slot 1: Similar a los slots donde se insertan los módulos DIMM de memoria, es utilizado para Pentium II y III.

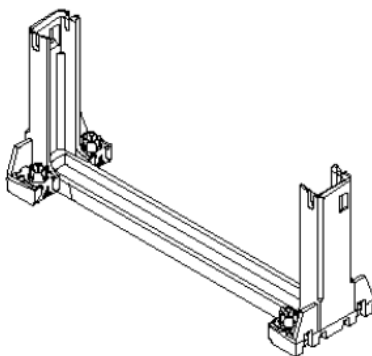
Slot 2: De diseño muy parecido al *Slot1* está diseñado para el Pentium II Xeon.

Slot A: Diseñado para el AMD Athlon. Aunque eléctricamente son distintos, mecánicamente son compatibles, lo que supone un importante ahorro a los fabricantes de placas base.

Socket 370: Es un zócalo

ZIF como el usado en los 486 y Pentium pero dotado de 370 contactos para las últimas series de Pentium III y Celerón con encapsulado FC-PGA (Flip Chip – Pin GridArray).

Socket A: Diseñado para el AMD los últimos modelos de AMD Athlon y Athlon XP.



Zócalos para Pentium 4 y Core 2.

PGA478

