

Дигитална логика и системи

2

Дигитални сигнали,
Начини на пренос,
Логички порти (вовед)

доц. д-р Никола Рендевски
nikola.rendevski@fikt.edu.mk

летен семестар, 2017/2018
ФИКТ, УКЛО, Битола

Вовед

- Како што веќе напоменавме:
 - Дигиталните системи работат во бинарна логика (1 и 0).
 - Овие логички состојби се репрезентирани со високо/ниско напонско ниво ($1 \rightarrow 5V$, $0 \rightarrow \sim 0V$)
- Следува: Како овие логички состојби се генерираат со т.н временски дијаграми
 - Како електронските прекинувачки компоненти се користат за генерирање на дигитални сигнали
- Следува: Запознавање со основни логички кола и нивните функции

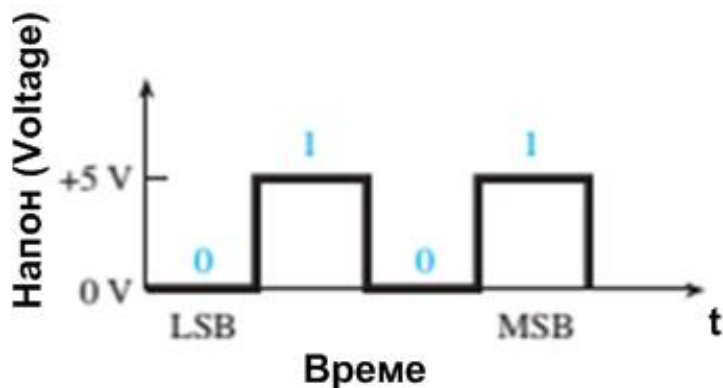
Дигитални сигнали

- Дигиталниот сигнал претставува серија на 1 и 0 кои репрезентираат броеви, букви или контролни сигнални секвенци
- Временските дијаграми (Timing Diagrams) ја претставуваат промената на нивото (1,0) во дигиталниот сигнал во временски домен (во текот на времето)
- Со други зборови претставува график: „Напон во време“ (Voltage versus time)
- (X-оска → време, Y-оска → Напон)

Дигитални сигнали

LSB – Least Significant Bit

MSB – Most Significant Bit



ОСЦИЛОСКОП

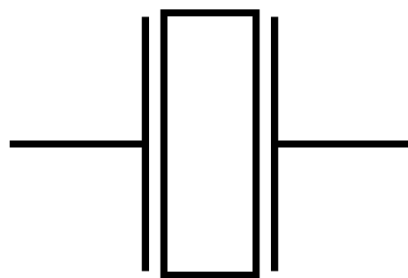


- Генерално правило*:
- **LSB** доаѓа на почетокот на секвенцата
- **MSB** доаѓа на крајот на сигналната секвенца
- *Секако во одредени системски реализации може и MSB на дојде на почеток на секвенца но приемниот систем треба да биде „свесен“ за таквиот начин на пренос

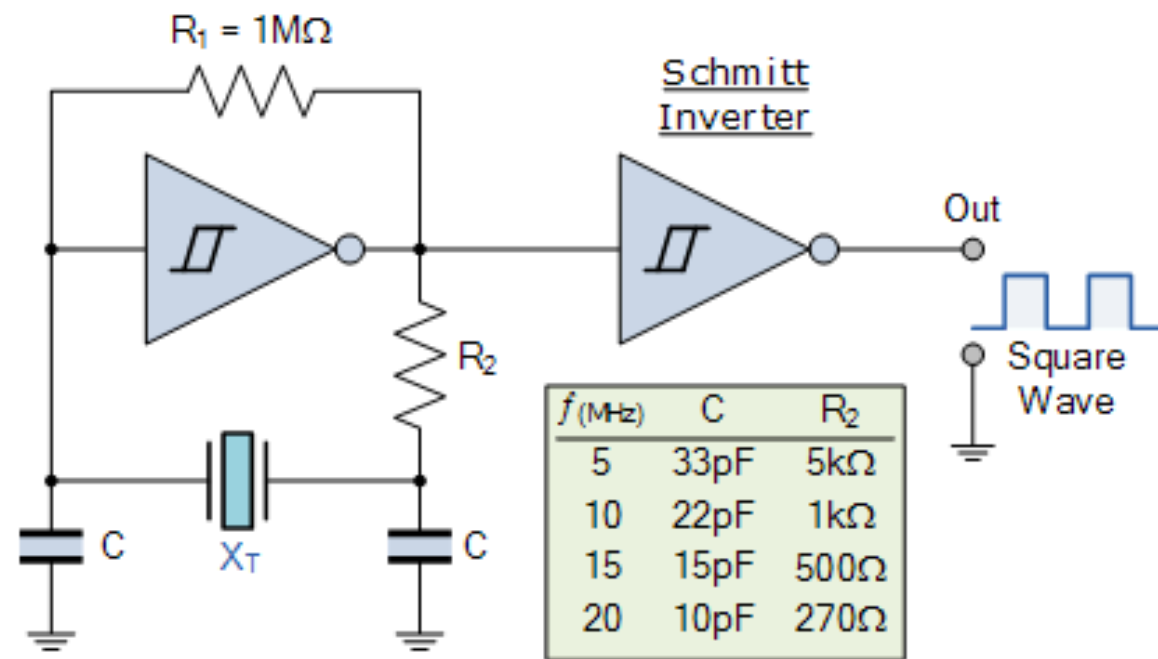
Тајминг на дигитална бранова форма (Clock Waveform)

- Кај дигиталните сигнали има потреба од прецизен т.н тајминг.
- За таа цел се користат специјални кола за такт (clock) и тајминг (timing) со цел активација/деактивација на дигитални компоненти и сигнали.
- Clock (такт) сигналот претставува **периодична** дигитална бранова форма (низа од правоаголни импулси)
- Периодично: брановата форма се повторува после одреден временски интервал што ја дефинира неговата фреквенција
- Делува како „метроном“ и ги координира акциите на дигиталните
- Такт сигналот се генерира со специјална електронска архитектура која се нарекува такт генератор (clock generator)
- Најчесто периодичната бранова форма се реализира со имплементација на т.н. кристал осцилатор (Crystal Oscillator) кој работи на принципот на механичката резонанса на вибрирачки кристал од пиезо-електричен материјал кој има можност да генерира електричен сигнал со прецизна фреквенција.
- Најчест тип на пиезо-електричен резонатор кој се користи во пракса е кристалот на кварц (quartz)

Кристал осцилатор (информативно*)

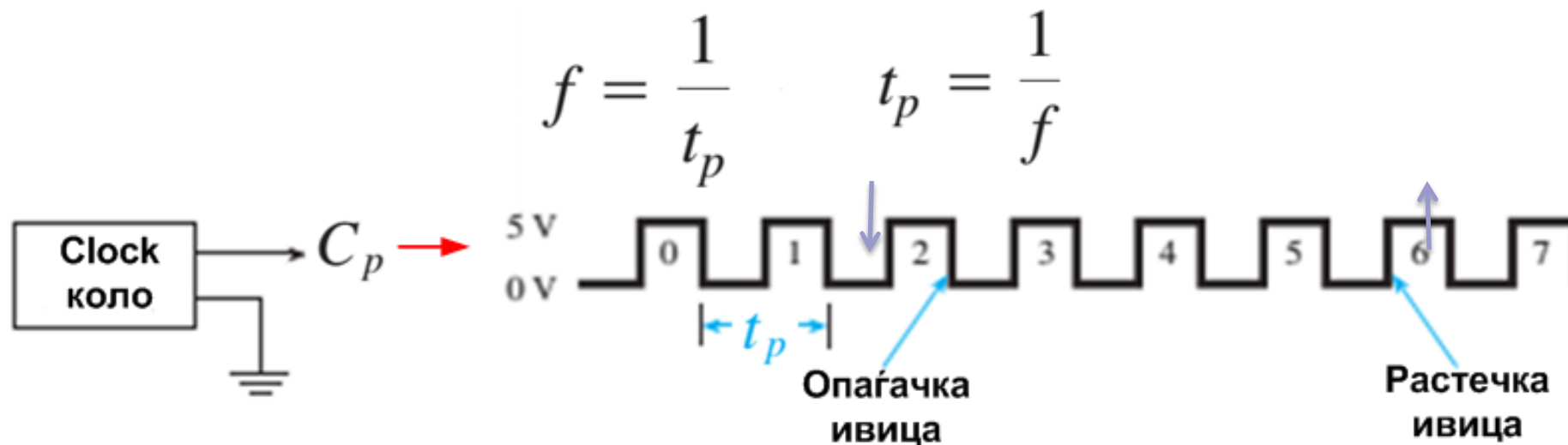


Шематски симбол



Конфигурација на електронско коло за реализација на правоаголни импулси

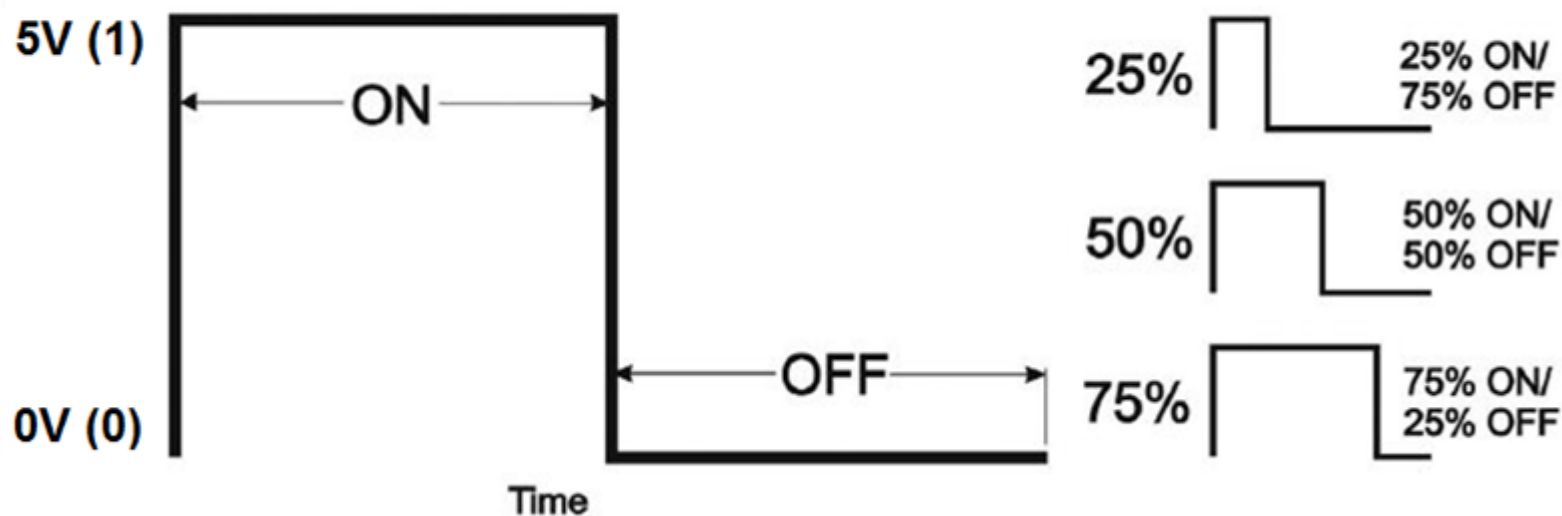
Тајминг на дигитална бранова форма (**Clock** Waveform Timing)



- На Сликата се претставени 8 clock пулсеви
- Периодот на clock дигиталната бранова форма претставува времето од опаѓачка до опаѓачка ивица т.е. од растечка до растечка $\rightarrow t_p$
- Фреквенцијата претставува реципрочна вредност на периодот (број на промени во единица време) $\rightarrow f_{cp} = 1/t_p$

Активен циклус (Duty Cycle)

Активен циклус (**Duty Cycle**)



- Duty Cycle претставува процентот од вкупниот период во кој сигналот е активен (ON).
- Најчесто: 50% Duty Cycle

$$D_{cycle} = \frac{t_{ON}}{t_p} \times 100$$

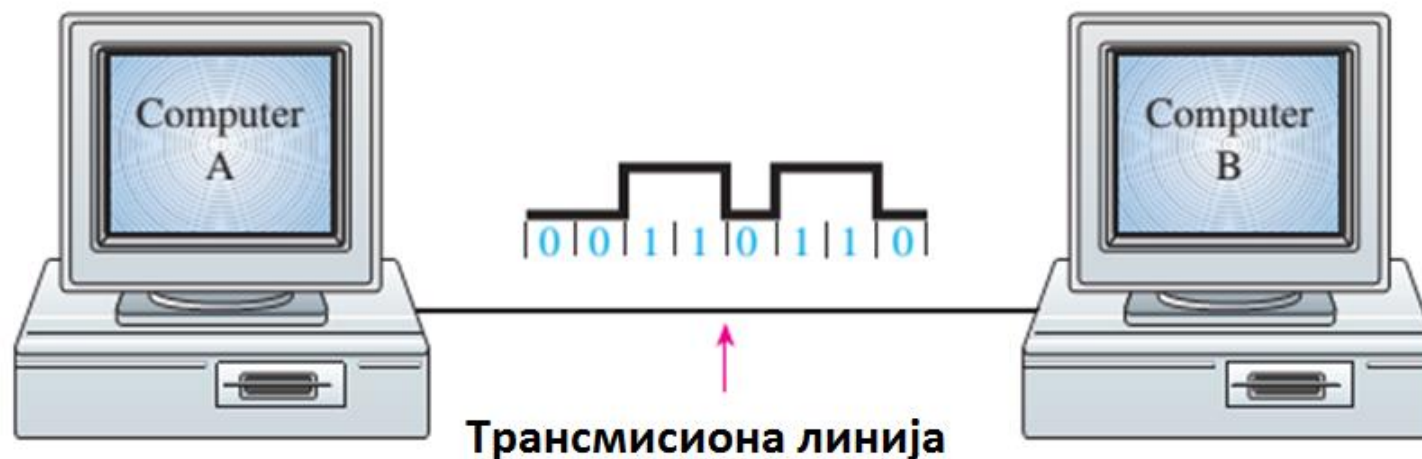
Тајминг на дигитална бранова форма (Clock Waveform Timing)

- Фреквенцијата се изразува во Херци (Hz)
- Основна единица за периодот е секунда (s)
- Фреквенцијата често се изразува и како:
 - Циклуси во секунда (cps – cycles per second)
 - Пулсеви во секунда (pps – pulses per second)

Сериски и паралелен пренос

- Податоците во бинарна форма во дигиталните кола/системи можат да се пренесуваат преку два типови на пренос:
 - **Сериски**
 - Синхрон сериски (групи на битови → во рамки)
 - Асинхрон сериски (групи на битови разделени со flag битови за почеток на нова група)
 - **Паралелен**
 - Серискиот формат користи единечен проводник “канал” (заеднички за сите битови од секвенцата)
 - Паралелниот формат на пренос користи проводник за секој бит од бинарната секвенца

Сериски пренос



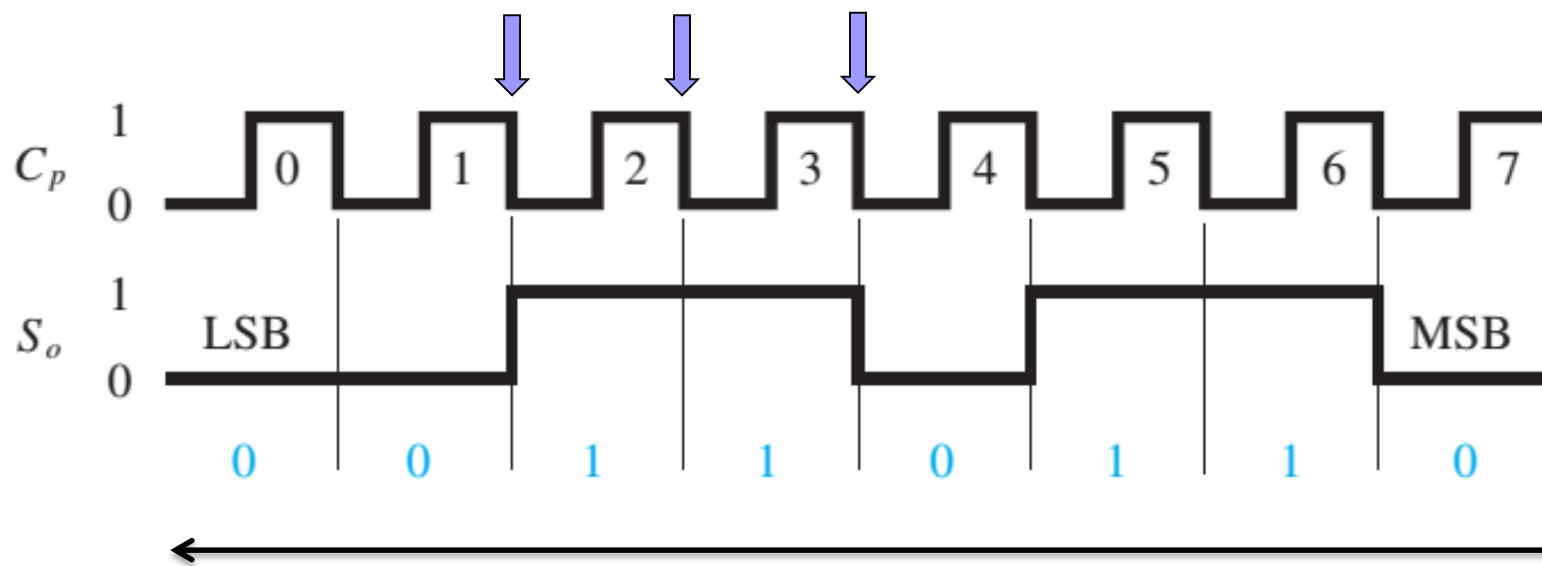
- Сериската комуникација е поевтина и практична за имплементација но во основа е „поспора“
- За реализација на високи брзини на пренос во модерните дигитални системи се користат екстремно високи clock фреквенции (достапни во денешно време)
- Се пренесува 1 bit во еден clock период - $1\text{bit}/t_p$
- Портовите со назнака COM кај персоналните компјутери
- Мрежна сериска комуникација - Ethernet

Стандарди за сериски пренос

- V.90
- SONET, SDH
- ISDN
- T1, T2, T3
- USB
- Ethernet
- 10baseT, 100baseT, 1000baseT
- DSL
- PCI Express
- FireWire
- SATA, Serial Attached SCSI
- RS-232, RS-422, RS-423, RS-485
- Еден од најстарите сериски преноси – Морзеова телеграфија (Morse Code Telegraphy)

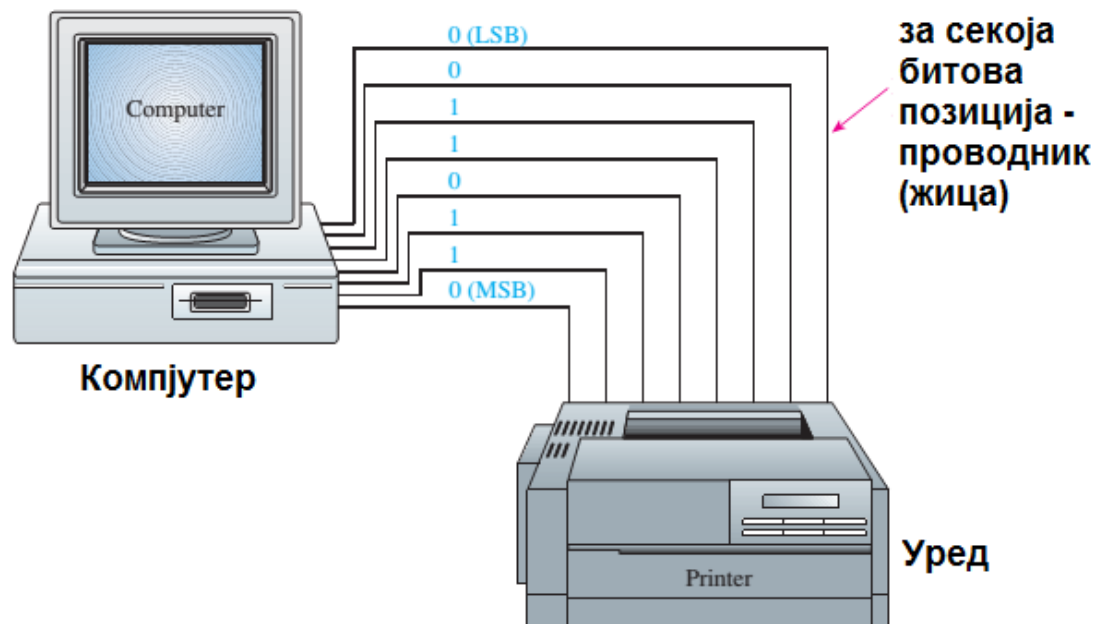
Сериска репрезентација на бинарна секвенца

- Да претпоставиме бинарна низа **0 1 1 0 1 1 0 0**
- Серискиот пренос во однос на clock сигналот изгледа вака:



- Секој бит од бинарниот број зазема посебен clock период
- Промената од бит во нареден бит од секвенцата настапува при опаѓачка ивица од clock сигналот (во случајот)
- Растечка и опаѓачка ивица (раб)

Паралелен пренос



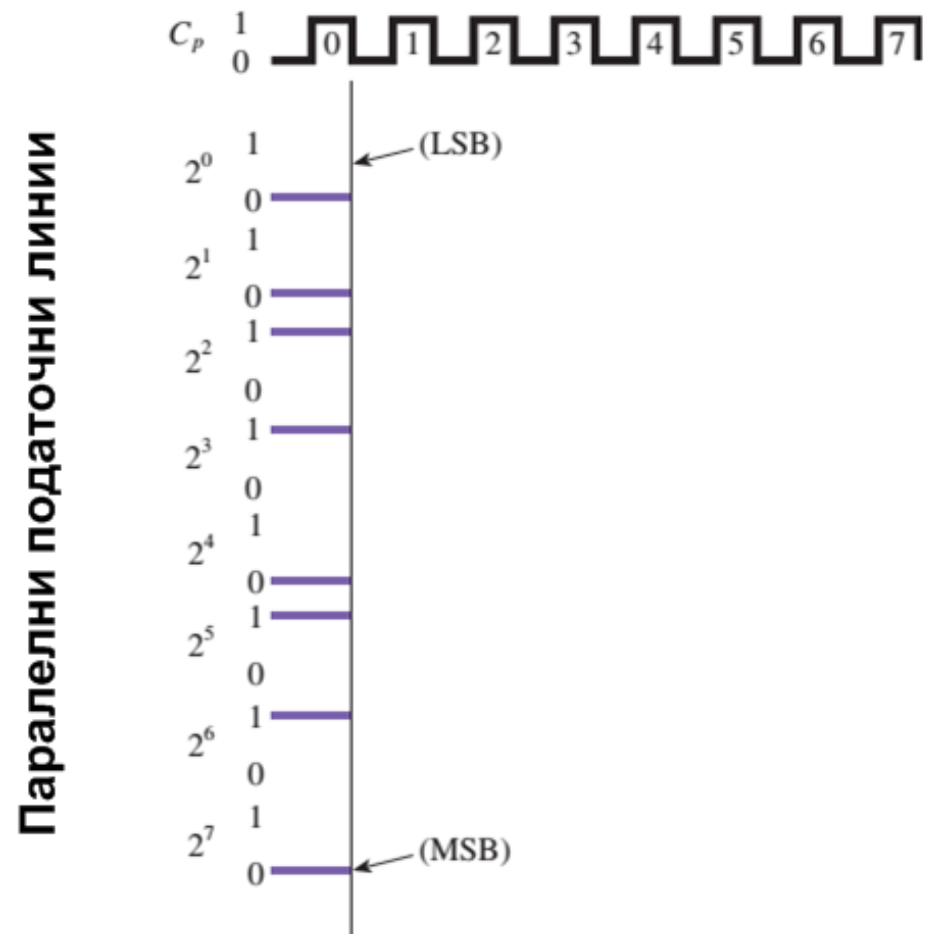
- Скап за изведба при комуникација со високи брзини
- Потребна е контрола/синхронизација на секоја линија
- Посебен проводник за секоја битова позиција од секвенцата (заедничка маса, ground)
- Пример 8 bit број
- Целата битова секвенца се пренесува во 1 clock период
- Во компјутерската архитектура бинарните податчни секвенци се пренесуваат со паралелни канали наречени PCI податочни магистрали

Стандарди за паралелна комуникација

- SCSI (Small Computer System Interface) – *Scuzzy (сказу)*
- ISA
- ATA
- Front Side Bus
- PCI
- IEEE-1284 / Centronics "printer port"



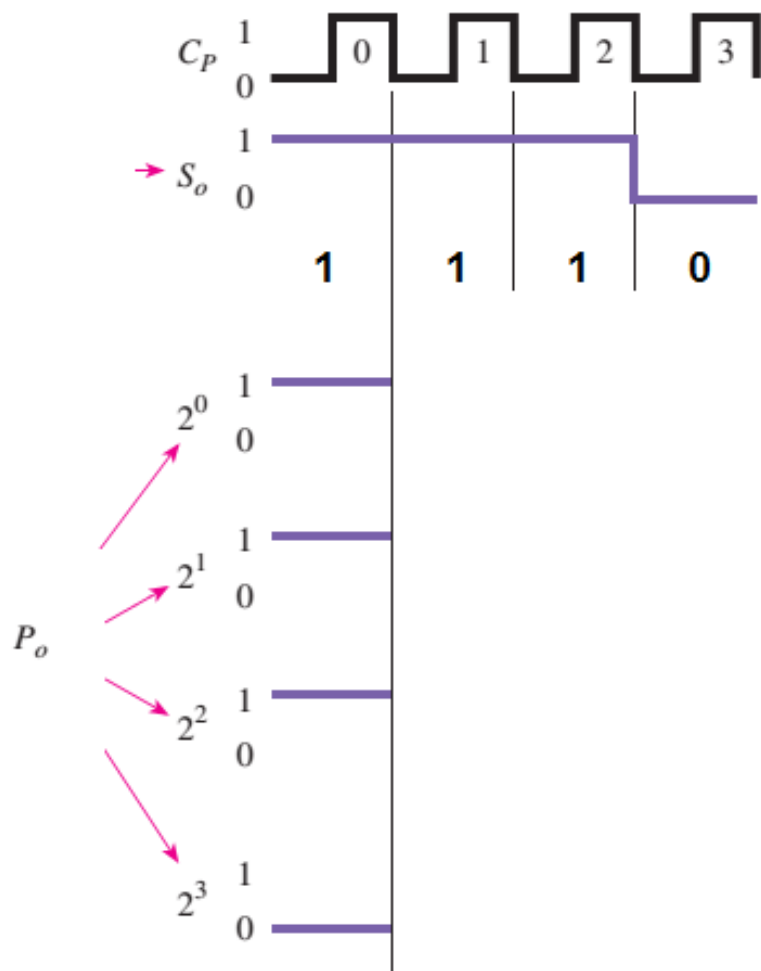
Паралелен пренос



- Паралелен пренос на бинарната секвенца **0 1 1 0 1 1 0 0**
- **1 ПЕРИОД!**

Пример

- Да се пресмета времето потребно за пренос на 4-битниот бинарен број 0111, сериски и паралелно ако clock фреквенцијата е 5 MHz. Да се нацрта сериската и паралелна репрезентација.



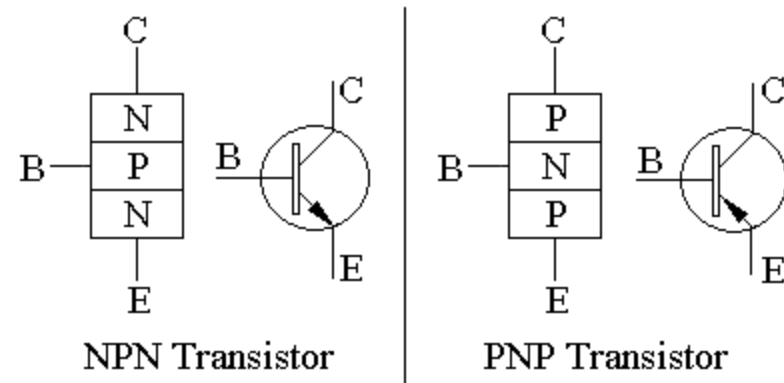
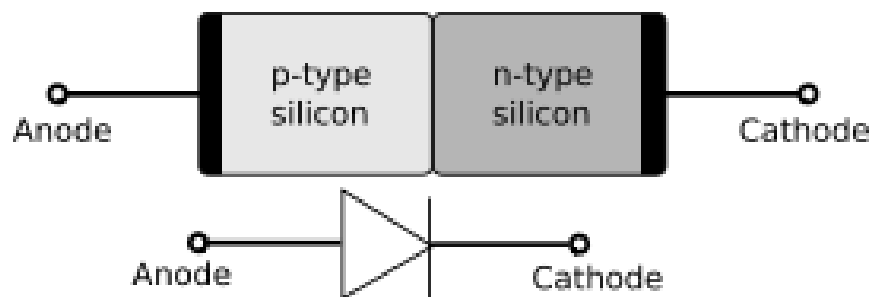
$$t_p = \frac{1}{f} = \frac{1}{5 \text{ MHz}} = 0.2 \mu\text{s}$$

$$t_{\text{serial}} = 4 \times 0.2 \mu\text{s} = 0.8 \mu\text{s}$$

$$t_{\text{parallel}} = 1 \times 0.2 \mu\text{s} = 0.2 \mu\text{s}$$

Прекинувачки полупроводнички елементи

- За студенти кои не го избрале предметот ОИК во ИКТ!
- Механичките прекинувачи и релеа имаат лимитирана примена во денешните дигитални системи каде брзините на комуникација се огромни
- Дигиталните системи се базирани на полупроводничка технологија
- Дигиталните прекинувачки структури се базирани на полупроводнички елементи

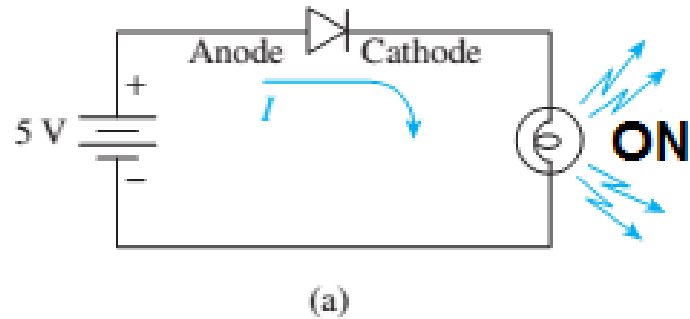


Диода (информативно!)

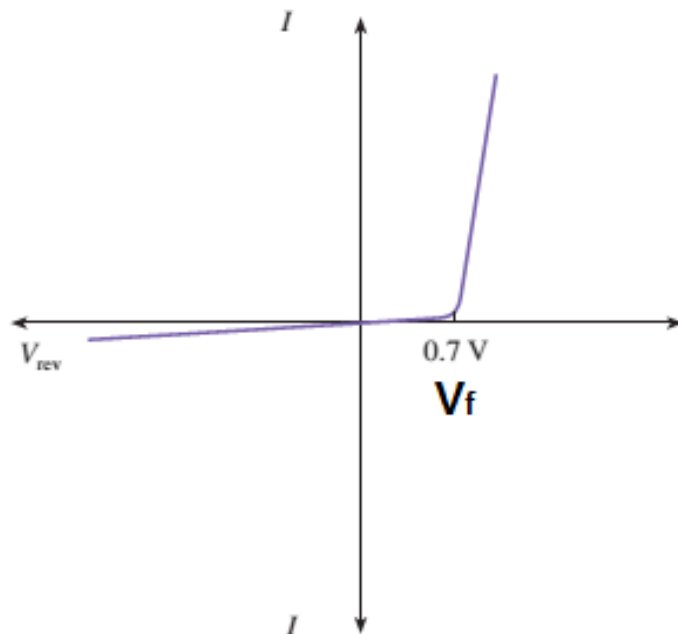
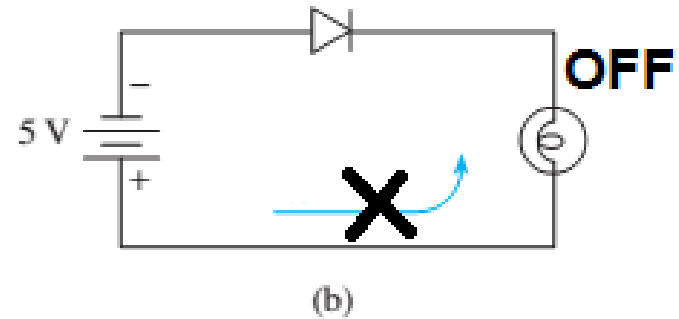
- Полупроводнички елемент кој овозможува проток на струја само во една насока!
- Две електроди: Анода и Катода
- Проводна и непроводна состојба
- Проводна: Потенцијалот на анодата е повисок од катодата (Пропусна поларизација – forward biased)
- Во пропусна состојба отпорот е занемарлив
- Во непроводна – многу голем (прекин во колото)
- Во пропусна поларизација напонот на краевите на диодата е 0.7 V

Диода (информативно*)

Пропусна полариз.

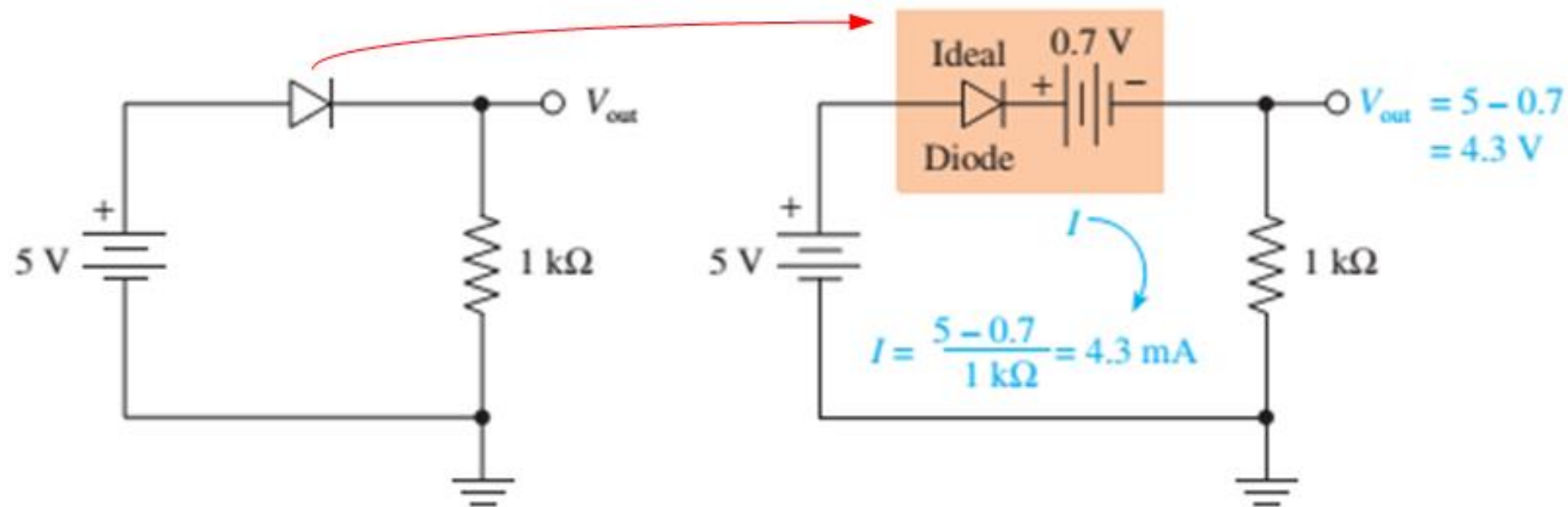


Инверзна полариз.

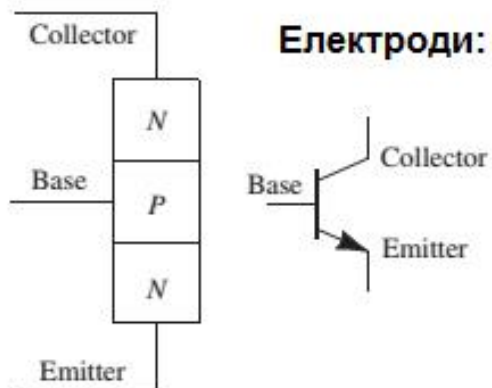


■ Пропусна карактеристика

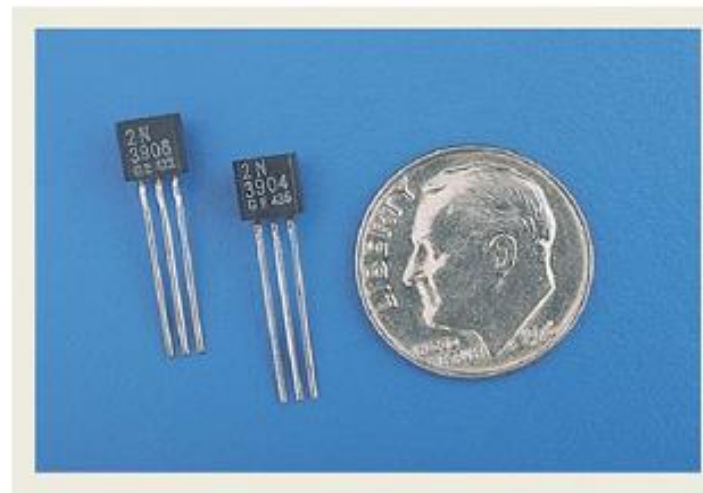
Пример*:



Транзистор (Информативно!*)



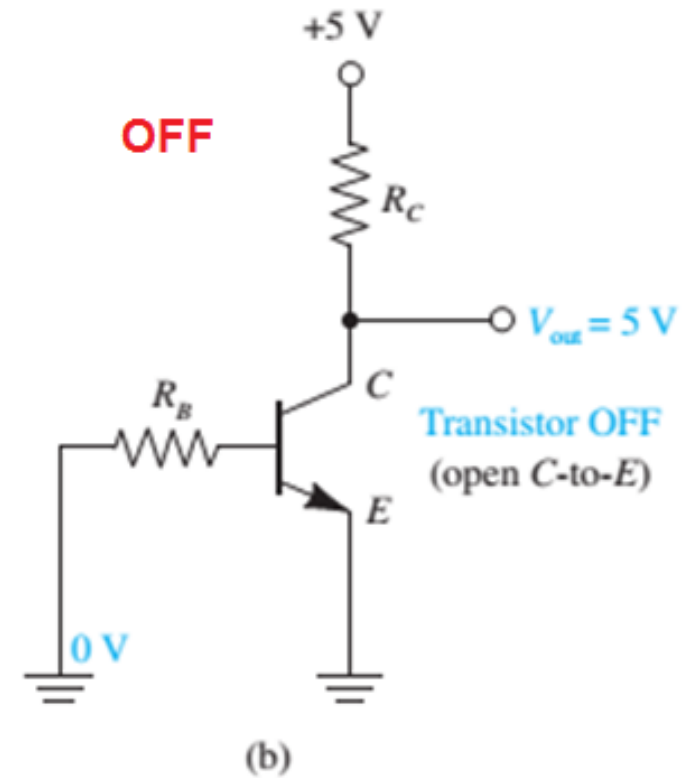
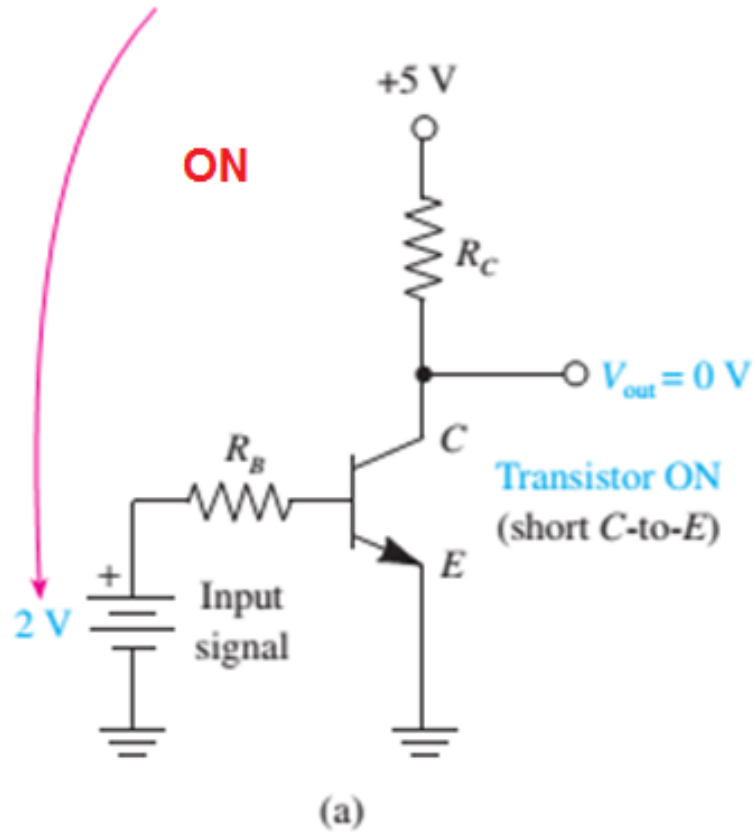
База, Емитер, Колектор



- Постојат NPN и PNP транзистори
- Три краеви (електроди)
 - ☐ Емитер
 - ☐ База
 - ☐ Колектор
- Модови на работа: ON, OFF, SAT (Сатурација)
- Во SAT ($V_{out}=V_{ce}\approx 0.2\text{ V}$)

Транзистор (Информативно!*)

Позитивен потенцијал на база В: Куса врска помеѓу колектор С и емитер Е.



Логички порти, Логички кола

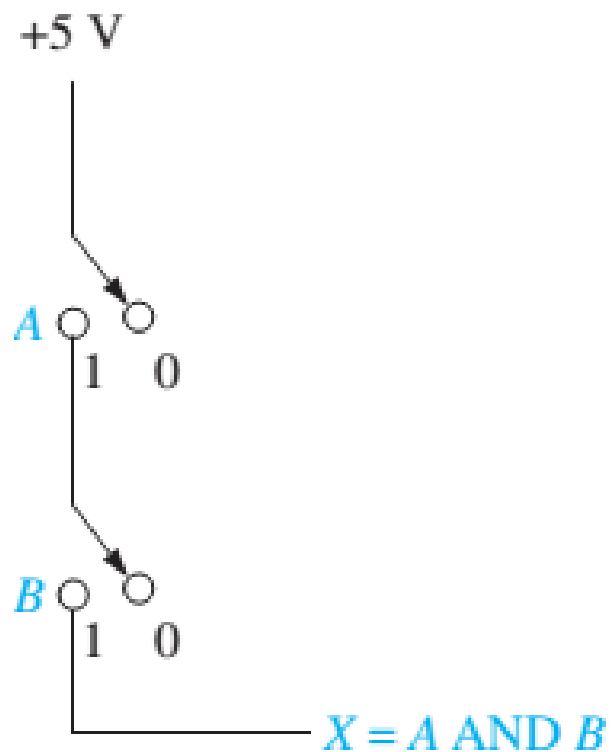
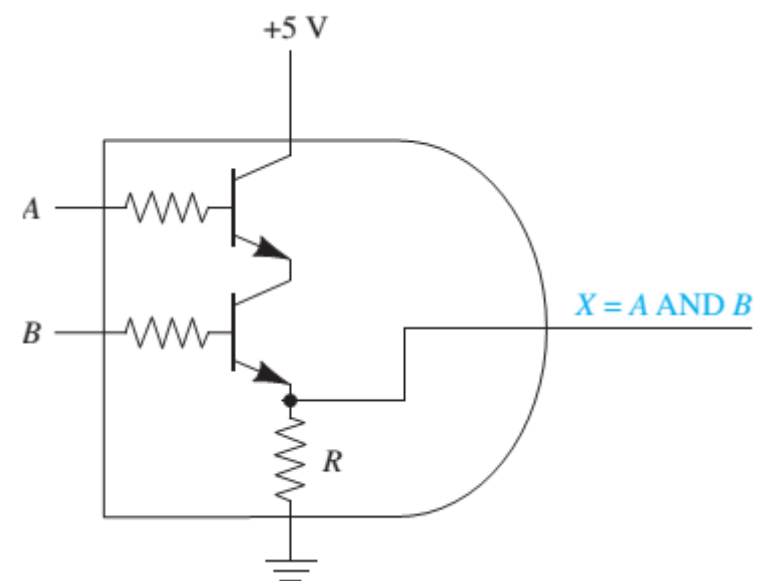
- Логичките порти (Logic Gates) се основните градбени блокови во дигиталните системи/кола
- Логичката порта претставува основна дигитална структура која има **еден излез** и **еден или повеќе влезови**.
- Излезот може да биде 1 (високо ниво) или 0 (ниско ниво) во зависност од дигиталните сигнали на влезот
- Со користење на основните логички порти можеме да креираме дигитални системи со соодветна намена
- Постојат 3 основни логички порти (И, ИЛИ, НЕ)
 - Останатите се изведени од основните, пример НИ, НИЛИ, ексИли

Основни логички порти

1. **AND (И)**
 2. **OR (ИЛИ)**
 3. **Инвертор (Not) – (НЕ)**
 4. NAND (**Not AND**) – (НИ)
 5. NOR (**Not OR**) – (НИЛИ)
- ОСНОВНИ

- Секоја логичка порта изведува класични бинарни операции врз дигиталните влезови
- **Таблица на вистинитост** претставува таблица која ја изразува дигиталната вредност на **излезот во зависност од комбинацијата на дигиталните вредности на влезовите**
- ****** *Грешки во основните логички операции се недозволен на испит!*

AND (И) порта

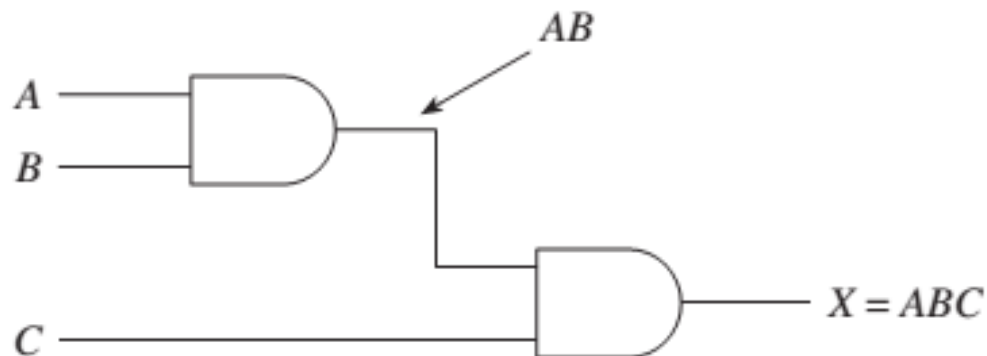
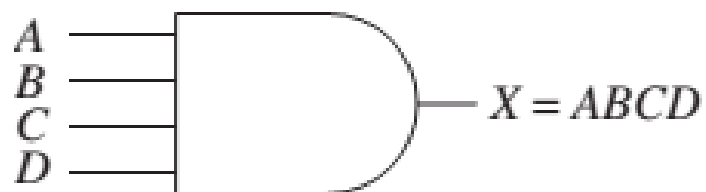


AND (И) порта

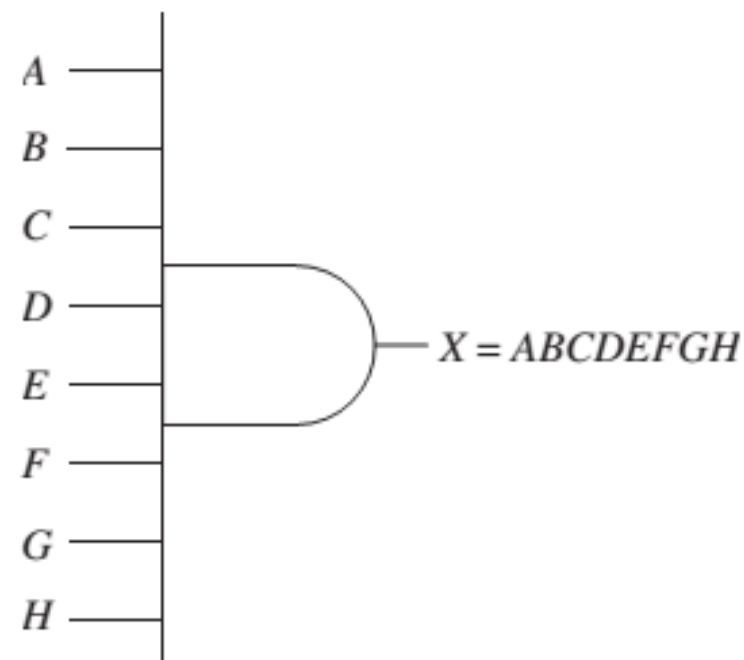


Inputs		Output
<i>A</i>	<i>B</i>	$X = AB$
0	0	0
0	1	0
1	0	0
1	1	1

Табела на вистинитост



Излезот е 1
само ако сите
влезови се 1



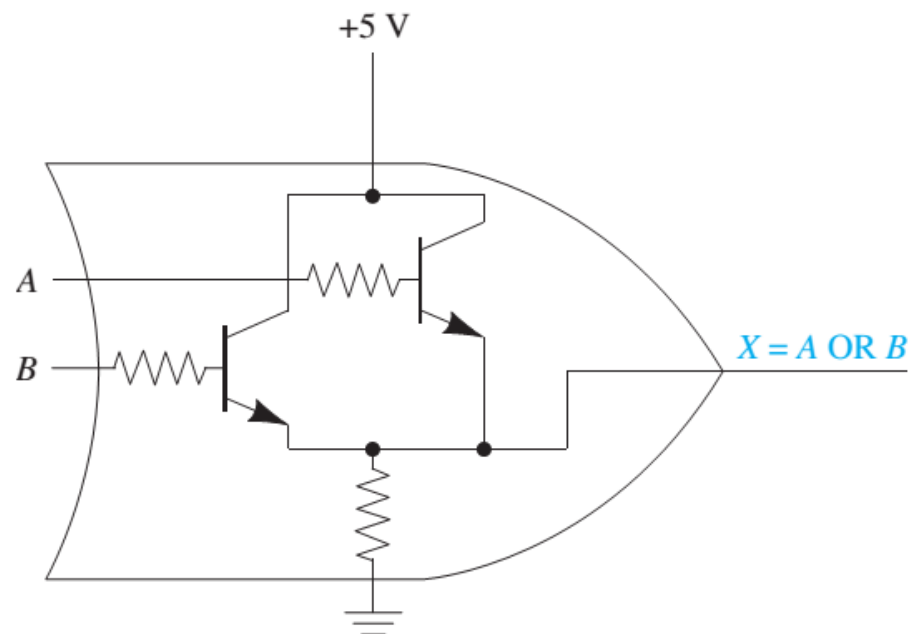
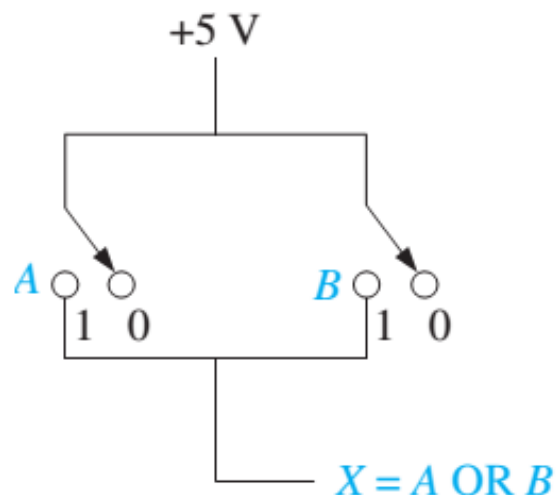
OR (или) порта



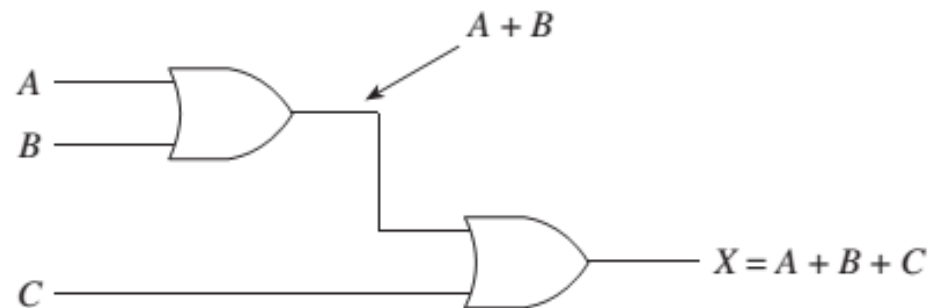
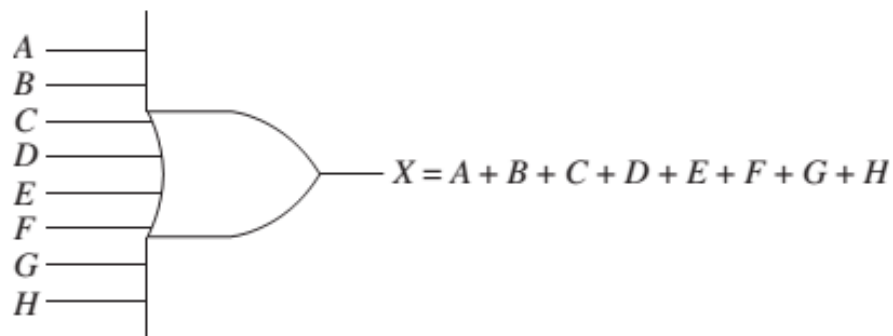
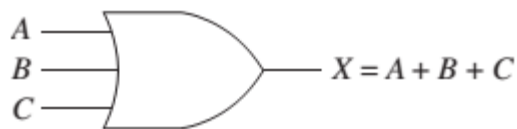
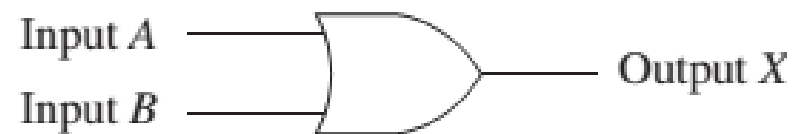
Inputs		Output
A	B	$X = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

Табела на вистинитост

Излезот е 1 ако
барем еден од
влезовите е 1



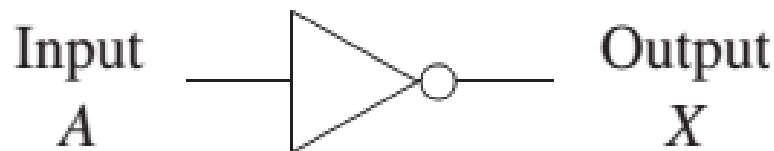
OR (или) порта



- Случај со повеќе влезови
- Реализација на OR порта со 3 влезови со користење на две порти од по 2 влезови

Инвертор

- Инверторот извршува т.н комплемент т.е инвертирање на дигиталните сигнали
- За разлика од AND и OR има само еден влез и еден излез
- Излезот претставува инвертиран (нивовски спротивен сигнал на влезот):
 - Влез 0 → Излез 1
 - Влез 1 → Излез 0



Input <i>A</i>	Output <i>X</i>
0	1
1	0

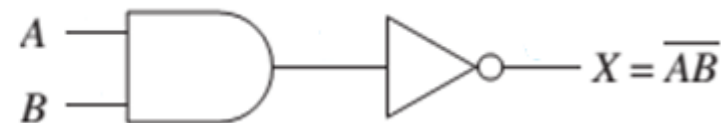
NAND и NOR

- Излезот од AND и OR - но инвертиран
- Вистинитосните табели комплементи на AND и OR

NAND:

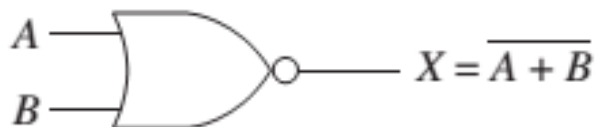


Симбол

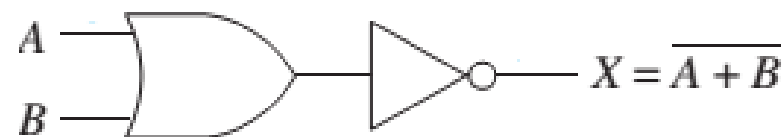


Реализација со AND и NOT

NOR:



Симбол



Реализација со OR и NOT

NAND и NOR

- Познати се како универзални порти: Со нив може да се изведи било која друга логичка операција (со примена само на NAND или само на NOR)
- NAND и NOR (посебно NAND) во денешните дигитални технологии се преферирани порти за изведба
- Причини
 - Помали доцнења (Delay), брза реакција на влезни промени
 - Помала зафатнина при т.н CMOS изведба (VLSI)
 - Помала потрошувачка
 - Помал шум
- Во следните предавања ќе посветиме посебно внимание на дизајн со NAND и NOR
- XOR – ќе ги објасниме подоцна при првата нивна примена (реализација на Грејов Код)