

Дата 11.03.2014 год.

Допълнение:

**Лекция: Базови компоненти. Комбинационни логически схеми.
Логически схеми с памет.**

Базови компоненти.

Логически схеми с памет

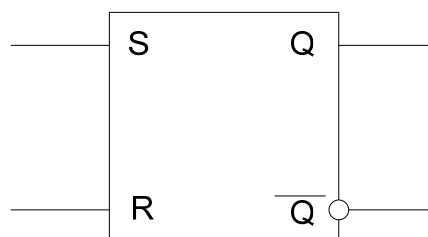
Тригери

Тригери ($\bar{R}-\bar{S}$ R-S D J-K)

Логически елементи с памет. Имат състояние, в което съхраняват вече записаната информация.

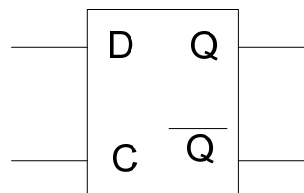
R-S Тригер (S – Set, R – Reset)

R	S	Q_{t+1}
0	0	Q_t
0	1	1
1	0	0
1	1	X



D Тригер

C	D	Q_{t+1}
0	x	Q_t
\wedge	0	0
\wedge	1	1



T Тригер

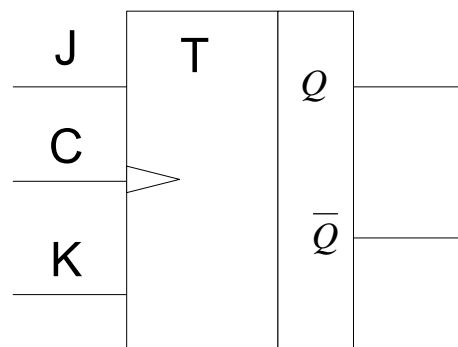
Тригер с броячен вход. На всеки тактов импулс си променя състоянието.

T	Q_{t+1}
\wedge	\bar{Q}_t

J-K Тригер

Вход J установява в 1, а K – в 0.

С	J	K	Q_{t+1}
Λ	0	0	Q_t
Λ	0	1	1
Λ	1	0	0
Λ	1	1	\overline{Q}_t
0	x	x	Q_t



Регистри

Елементи с памет, които записват подадената им на входовете информация при активиране на тактовия сигнал.

Елементи с памет съставени от n броя тригери, свързани в определена схема. За реализиране на:

- паралелен запис;
- последователен запис;
- преместващи регистри;
- паралелно четене (извеждане на информацията);
- последователно четене;
- комбинирано записване и/или четене.

Броят на разрядите им е от два до шестнадесет.

MSB – най-старшият разряд (в ляво)

LSB – най-младшият разряд (в дясно).

Сихро сигналът се подава едновременно на всички тригери.

Броячи

Елементи с памет, които извършват сумиране/изваждане на едно от тяхното съдържание. Броячите работещи в режим на сумиране също се наричат – натрупващи броячи. Те могат да бъдат снабдени с паралелни входове за начален запис на определена стойност или само с вход за нулиране на същите.

Броячите предимно работят в двоична бройна система, но с определени промени (апаратни) могат да се реализират за определено отброяване, като например десетични броячи.

Броячите са реализирани на базата на три или четири тригера, свързани да работят в броячен режим.

Положителните изходи на тригерите са изходите на съответните разреди на брояча.