RST	A5																		
RX	A4																		
TX	А3	TX	A3	TX	А3	тх	А3												
D2	A2																		
D3	A1																		
D4	A0	D4	Α0	D4	A0	D4	A0	D4	A0	D4	A0								
vcc	GND																		
GND	AREF																		
X1	AVCC																		
X2	D13																		
D5	D12																		
D6	D11																		
D7	D10																		
D8	D9																		
							_												
RST	A5																		
RX	A4																		
TX	A3																		
D2	A2																		
D3	A1																		
D4	A0	D4	Α0	D4	A0														
vcc	GND	VCC		VCC		vcc	GND	vcc	GND	vcc		VCC		vcc	GND	vcc		vcc	
GND	AREF																		
X1	AVCC	X1	AVCC	X1	AVCC		AVCC	X1	AVCC										
X2	D13																		
D5	D12																		
D6	D11																		
D7	D10																		
D8	D9																		