

Title: Instrucciones

Keyword

Procesador
RISC-V
RV32I
32 bits

Topic: RISC-V Diseño básico 1

Notes:

Se centra en las operaciones entre registros y la implementación de instrucciones Tipo R. Antes de diseñar la microarquitectura, es fundamental conocer el conjunto de instrucciones del RISC-V, en este caso, la versión básica RV32I.

Se explica como funciona el banco de registros, que consta de 32 registros, de 32 bits, con lectura instantánea y escritura sincronizada al flanco de reloj.

Questions

¿Qué características diferencia a la arquitectura RISC-V de otras arquitecturas?

datos de entrada 32

d_i

d_o
 d_o

datos de salida
 d_o
 d_o

Dirección de registro 32

a_2

2^o adres 32

a_1

habilitación de 1

d_d

escritura 1

w_e

Summary:

se utilizan tres direcciones de entrada: dos para leer registros fuente y una para escribir en el registro destino.