



UNIVERSIDAD DE COSTA RICA

ESCUELA DE INGENIERÍA ELÉCTRICA

IE-0624 LABORATORIO DE MICROPROCESADORES

Laboratorio 1

José Antonio Ramos Pereira, B86485

Grupo 01

Prof. MSc. Marco Villalta Fallas.

https://github.com/JAR1224/Laboratorio.1_Jose.Ramos

Índice de contenidos

1.	Introducción	1
1.1.	Resumen	1
1.2.	Conclusiones	1
2.	Nota Teórica	2
2.1.	Microcontrolador	2
2.2.	Componentes Electrónicos Complementarios	8
2.3.	Precios	10

Índice de diagramas

2.1.	[1]	2
2.2.	[1]	3
2.3.	[1]	4
2.4.	[1]	4
2.5.	[1]	5
2.6.	[1]	6
2.7.	[1]	6
2.8.	[1]	7
2.9.	[2]	8
2.10.	Obtenido del simulador	9
2.11.	Obtenido del simulador	9

1. Introducción

1.1. Resumen

La elaboración del proyecto consistió en plantear una solución utilizando un microcontrolador PIC12F683 y otros componentes electrónicos para simular un juego de Bingo. La aplicación debía poder generar números aleatorios entre 0-99 para poder desplegar valores de 16 bolas en dos leds de 7 segmentos. Luego de desplegar 16 números distintos, la aplicación debía mostrar el valor 99 en los leds parpadeando para indicar el fin del juego.

Los retos principales para la elaboración de la solución al problema dado fueron los siguientes:

1. Manejo de 14 pines de los leds teniendo solo 6 pines de IO en el microcontrolador
2. Elaboración de números aleatorios
3. Cantidad limitada de RAM para uso de memoria de datos en tiempo de ejecución

1.2. Conclusiones

Para poder superar los retos, se utilizó la siguiente metodología:

1. Para extender la capacidad de IO del microcontrolador, se utilizaron demultiplexores y registros desplazantes.
2. Para generar números aleatorios se utilizó el método de contadores por software
3. Para no sobrepasar la utilización máxima de RAM, se trató de almacenar la mayor cantidad de información posible dentro de las instrucciones mismas del programa para maximizar el uso de memoria de programa y minimizar el uso de memoria de datos. Esto debido a que la memoria de programa es más grande que la memoria RAM para el PIC12F683.

Se concluyó que por medio de las metodologías mencionadas anteriormente, se pudo implementar una solución al problema planteado que cumple con todos los requisitos de diseño requeridos por el enunciado.

2. Nota Teórica

2.1. Microcontrolador

Características generales

Las características generales son las siguientes [1]:

- CPU con arquitectura RISC
- Maneja 35 instrucciones
- Ciclo de instrucción de 200 ns

Device	Program Memory	Data Memory		I/O	10-bit A/D (ch)	Comparators	Timers 8/16-bit
	Flash (words)	SRAM (bytes)	EEPROM (bytes)				
PIC12F683	2048	128	256	6	4	1	2/1

Características generales PIC12F683 2.1: [1]

Diagrama de bloques

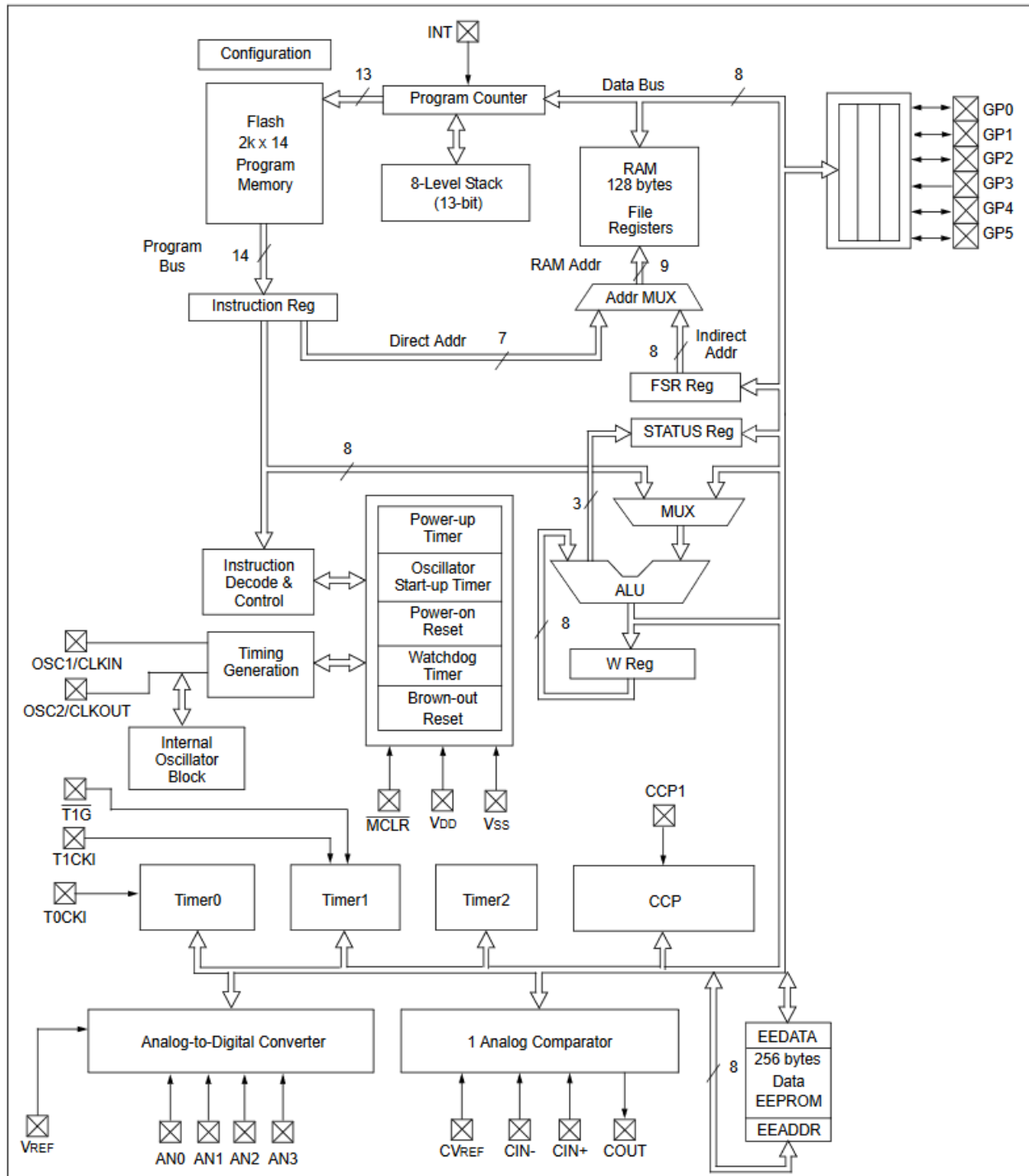


Diagrama de bloques PIC12F683 2.2: [1]

Diagrama de pines

8-Pin Diagram (PDIP, SOIC)

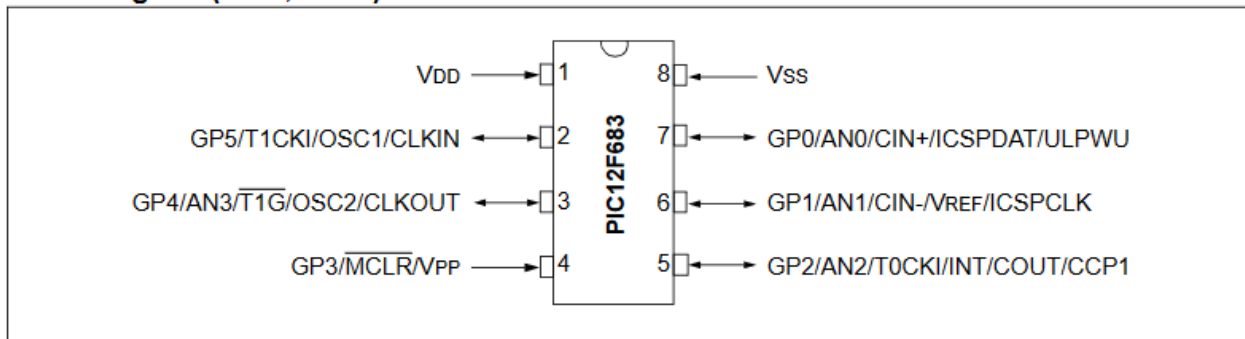


Diagrama de pines PIC12F683 2.3: [1]

Características eléctricas

15.0 ELECTRICAL SPECIFICATIONS

Absolute Maximum Ratings^(†)

Ambient temperature under bias.....	-40° to +125°C
Storage temperature	-65°C to +150°C
Voltage on VDD with respect to Vss	-0.3V to +6.5V
Voltage on MCLR with respect to Vss	-0.3V to +13.5V
Voltage on all other pins with respect to Vss	-0.3V to (VDD + 0.3V)
Total power dissipation ⁽¹⁾	800 mW
Maximum current out of Vss pin	95 mA
Maximum current into VDD pin	95 mA
Input clamp current, I _{IK} (V _I < 0 or V _I > VDD).....	± 20 mA
Output clamp current, I _{OK} (V _O < 0 or V _O > VDD).....	± 20 mA
Maximum output current sunk by any I/O pin.....	25 mA
Maximum output current sourced by any I/O pin	25 mA
Maximum current sunk by GPIO.....	90 mA
Maximum current sourced GPIO.....	90 mA

Note 1: Power dissipation is calculated as follows: $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$.

Características eléctricas PIC12F683 2.4: [1]

Resumen de instrucciones

TABLE 13-2: PIC12F683 INSTRUCTION SET

Mnemonic, Operands	Description	Cycles	14-Bit Opcode				Status Affected	Notes
			MSb		LSb			
BYTE-ORIENTED FILE REGISTER OPERATIONS								
ADDWF	f, d	Add W and f	1	00	0111	dfff ffff	C, DC, Z	1, 2
ANDWF	f, d	AND W with f	1	00	0101	dfff ffff	Z	1, 2
CLRF	f	Clear f	1	00	0001	1fff ffff	Z	2
CLRWF	–	Clear W	1	00	0001	0xxx xxxx	Z	
COMF	f, d	Complement f	1	00	1001	dfff ffff	Z	1, 2
DECF	f, d	Decrement f	1	00	0011	dfff ffff	Z	1, 2
DECFSZ	f, d	Decrement f, Skip if 0	1(2)	00	1011	dfff ffff		1, 2, 3
INCF	f, d	Increment f	1	00	1010	dfff ffff	Z	1, 2
INCFSZ	f, d	Increment f, Skip if 0	1(2)	00	1111	dfff ffff		1, 2, 3
IORWF	f, d	Inclusive OR W with f	1	00	0100	dfff ffff	Z	1, 2
MOVF	f, d	Move f	1	00	1000	dfff ffff	Z	1, 2
MOVWF	f	Move W to f	1	00	0000	1fff ffff		
NOP	–	No Operation	1	00	0000	0xx0 0000		
RLF	f, d	Rotate Left f through Carry	1	00	1101	dfff ffff	C	1, 2
RRF	f, d	Rotate Right f through Carry	1	00	1100	dfff ffff	C	1, 2
SUBWF	f, d	Subtract W from f	1	00	0010	dfff ffff	C, DC, Z	1, 2
SWAPF	f, d	Swap nibbles in f	1	00	1110	dfff ffff		1, 2
XORWF	f, d	Exclusive OR W with f	1	00	0110	dfff ffff	Z	1, 2
BIT-ORIENTED FILE REGISTER OPERATIONS								
BCF	f, b	Bit Clear f	1	01	00bb	bfff ffff		1, 2
BSF	f, b	Bit Set f	1	01	01bb	bfff ffff		1, 2
BTFSC	f, b	Bit Test f, Skip if Clear	1 (2)	01	10bb	bfff ffff		3
BTFSS	f, b	Bit Test f, Skip if Set	1 (2)	01	11bb	bfff ffff		3
LITERAL AND CONTROL OPERATIONS								
ADDLW	k	Add literal and W	1	11	111x	kkkk kkkk	C, DC, Z	
ANDLW	k	AND literal with W	1	11	1001	kkkk kkkk	Z	
CALL	k	Call Subroutine	2	10	0kkk	kkkk kkkk		
CLRWDI	–	Clear Watchdog Timer	1	00	0000	0110 0100	\overline{TO} , \overline{PD}	
GOTO	k	Go to address	2	10	1kkk	kkkk kkkk		
IORLW	k	Inclusive OR literal with W	1	11	1000	kkkk kkkk	Z	
MOVLW	k	Move literal to W	1	11	00xx	kkkk kkkk		
RETFIE	–	Return from interrupt	2	00	0000	0000 1001		
RETLW	k	Return with literal in W	2	11	01xx	kkkk kkkk		
RETURN	–	Return from Subroutine	2	00	0000	0000 1000		
SLEEP	–	Go into Standby mode	1	00	0000	0110 0011	\overline{TO} , \overline{PD}	
SUBLW	k	Subtract W from literal	1	11	110x	kkkk kkkk	C, DC, Z	
XORLW	k	Exclusive OR literal with W	1	11	1010	kkkk kkkk	Z	

Resumen instrucciones PIC12F683 2.5: [1]

Registros

REGISTER 4-1: GPIO: GENERAL PURPOSE I/O REGISTER

U-0	U-0	R/W-x	R/W-0	R-x	R/W-0	R/W-0	R/W-0
—	—	GP5	GP4	GP3	GP2	GP1	GP0
bit 7							bit 0

Legend:

R = Readable bit

W = Writable bit

U = Unimplemented bit, read as '0'

-n = Value at POR

'1' = Bit is set

'0' = Bit is cleared

x = Bit is unknown

bit 7-6 **Unimplemented:** Read as '0'

bit 5-0 **GP<5:0>:** GPIO I/O Pin bit

1 = Port pin is > V_{IH}

0 = Port pin is < V_{IL}

Registro GPIO 2.6: [1]

REGISTER 4-2: TRISIO GPIO TRI-STATE REGISTER

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISIO5 ^(2,3)	TRISIO4 ⁽²⁾	TRISIO3 ⁽¹⁾	TRISIO2	TRISIO1	TRISIO0
bit 7							bit 0

Legend:

R = Readable bit

W = Writable bit

U = Unimplemented bit, read as '0'

-n = Value at POR

'1' = Bit is set

'0' = Bit is cleared

x = Bit is unknown

bit 7-6 **Unimplemented:** Read as '0'

bit 5:4 **TRISIO<5:4>:** GPIO Tri-State Control bit

1 = GPIO pin configured as an input (tri-stated)

0 = GPIO pin configured as an output

bit 3 **TRISIO<3>:** GPIO Tri-State Control bit

Input only

bit 2:0 **TRISIO<2:0>:** GPIO Tri-State Control bit

1 = GPIO pin configured as an input (tri-stated)

0 = GPIO pin configured as an output

Note 1: TRISIO<3> always reads '1'.

2: TRISIO<5:4> always reads '1' in XT, HS and LP OSC modes.

3: TRISIO<5> always reads '1' in RC and RCIO and EC modes.

Registro TRISIO 2.7: [1]

Inicializar GPIO

EXAMPLE 4-1: INITIALIZING GPIO

```
BANKSEL GPIO      ;
CLRF GPIO          ;Init GPIO
MOVLW 07h          ;Set GP<2:0> to
MOVWF CMCON0       ;digital I/O
BANKSEL ANSEL      ;
CLRF ANSEL          ;digital I/O
MOVLW 0Ch           ;Set GP<3:2> as inputs
MOVWF TRISIO       ;and set GP<5:4,1:0>
                   ;as outputs
```

Inicializar GPIO 2.8: [1]

Lo que se muestra en el ejemplo proporcionado en las hojas de datos es que para usar los pines como GPIO hay que escribir un 0x00 en el registro ANSEL, un 0x07 en el registro CMCON0 y activar los pines escribiendo un 1 en los espacios de bits correspondientes del registro TRISIO.

2.2. Componentes Electrónicos Complementarios

Registro desplazante CD4094

CHARACTERISTIC	VDD (V)	LIMITS		UNITS
		MIN.	MAX.	
Supply-Voltage Range (For T _A =Full Package-Temperature Range)		3	18	V
Data Setup Time, t _S	5	125	—	ns
	10	55	—	
	15	35	—	
Clock Pulse Width, t _W	5	200	—	ns
	10	100	—	
	15	83	—	
Clock Input Frequency, f _{CL}	5	dc	1.25	MHz
	10		2.5	
	15		3	
Clock Input Rise or Fall time, t _{rCL} , t _{fCL} :*	5	—	15	μs
	10		5	
	15		5	
Strobe Pulse Width, t _W	5	200	—	ns
	10	80	—	
	15	70	—	

Características temporales 2.9: [2]

Se observa que para una tensión de operación de 5V, todas las condiciones temporales son, a lo sumo, de 200ns. Como el ciclo de instrucción del PIC12F683 es de 200ns, entonces no es necesario implementar retardos adicionales dentro del código de la aplicación para satisfacer las condiciones temporales del cd4094.

Demux 4696 1:2 x3

▼ Demux-4696	
itemtype	Demux
id	Demux-4696
Show id	false
Input High V	2.5
Input Low V	2.5
Input Imped	1e+14
Out High V	5
Out Low V	0
Out Imped	40

Características generales 2.10: Obtenido del simulador

Leds 7 seg 4515 x2

Name	Value
id	Seven Segment-...
Show id	false
Color	yellow
NumDisplays	1
CommonCathode	true
Vertical Pins	false
Threshold	2.4
Max Current	0.02
Resistance	1

Características generales 2.11: Obtenido del simulador

Resistencias

- 2x 50 k Ω

Capacitores

- 1x 100 nF

2.3. Precios

Utilizando la siguiente referencia: [3]

Bibliografía

- [1] “Pic12f683 data sheet.” https://ww1.microchip.com/downloads/en/DeviceDoc/41211D_.pdf, 2007. (Accessed on 25/03/2023).
- [2] “Cd4094 data sheet.” https://www.ti.com/lit/ds/symlink/cd4094b.pdf?HQS=dis-dk-null-digikeymode-dsf-pf-null-ww&ts=1679982420960&ref_url=https://www.digikey.com/en/products/filter/logic/shift-registers/712?s=N4IgTCBcDaIMYBMAsAGAnEkBdAvkA, 2003. (Accessed on 25/03/2023).
- [3] “Componentes electrónicos.” <https://www.digikey.com/en/products/>, 2003. (Accessed on 25/03/2023).