МИНОБРНАУКИ РОССИИ САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ ЭЛЕКТРОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ «ЛЭТИ» ИМ. В.И. УЛЬЯНОВА (ЛЕНИНА) Кафедра МО ЭВМ

ОТЧЕТ

по лабораторной работе №2 по дисциплине «Организация ЭВМ и систем» Тема: Изучение режимов адресации и формирования

исполнительного адреса

Студент гр. 1381	Каг	арманов Д. И.
Преподаватель	I	Ефремов М. А.

Санкт-Петербург 2022

Цель работы.

Изучить режимы адресации и формирования исполнительного адреса.

Задание.

Лабораторная работа 2 предназначена для изучения режимов адресации, использует готовую программу lr2_comp.asm на Ассемблере, которая в автоматическом режиме выполняться не должна, так как не имеет самостоятельного функционального назначения, а только тестирует режимы адресации. Поэтому ее выполнение должно производиться под управлением отладчика в пошаговом режиме.

В программу введен ряд ошибок, которые необходимо объяснить в отчете по работе, а соответствующие команды закомментировать для прохождениятрансляции.

Необходимо составить протокол выполнения программы в пошаговом режиме отладчика по типу таблицы 1 предыдущей лабораторной работы и подписать его у преподавателя.

На защите студенты должны уметь объяснить результат выполнения каждой команды с учетом используемого вида адресации. Результаты, полученные с помощью отладчика, не являются объяснением, а только должныподтверждать ваши объяснения.

Порядок выполнения работы.

- 1. Получить у преподавателя вариант набора значений исходных данных (массивов) vec1, vec2 и matr из файла lr2.dat, приведенного в каталоге Задания и занести свои данные вместо значений, указанных в приведенной ниже программе.
- 2. Протранслировать программу с созданием файла диагностических сообщений; объяснить обнаруженные ошибки и закомментировать соответствующие операторы в тексте программы.
- 3. Снова протранслировать программу и скомпоновать загрузочный модуль.

4. Выполнить программу в пошаговом режиме под управлением отладчика с

фиксацией содержимого используемых регистров и ячеек памяти до и после

выполнения команды.

5. Результаты прогона программы под управлением отладчика должны быть

подписаны

преподавателем и представлены в отчете.

Выполнение работы.

Осуществлена попытка протранслировать программу lr2_comp.asm,

создан файл диагностических сообщений. Были обнаружены следующие

ошибки и предупреждения:

Вариант № 2

vec1: 5,6,7,8,12,11,10,9

vec2: -20,-30,20,30,-40,-50,40,50

matr: -5,-6,-7,-8,4,3,2,1,-1,-2,-3,-4,8,7,6,5

1. lab2.asm(42): error A2052: Improper operand type. Строка с командой: mov

mem3, [bx]. Нельзя напрямую записывать данные в память из памяти,

необходимо делать это через регистр.

2. lab2.asm(49): warning A4031: Operand types must match. Строка с

командой: mov cx, vec2[di]. Несовместимость размеров операндов. Размер

регистра cx - 2 байта, а операнда vec2[di] - 1 байт.

3. lab2.asm(53): warning A4031: Operand types must match. Строка с

командой: mov cx, matr[bx][di]. Аналогичная ошибка, как и прошлая. Размер

регистра cx - 2 байта, а операнда matr[bx][di] - 1 байт.

3

- 4. lab2.asm(54): error A2055: Illegal register value. Строка с командой: mov ax, matr[bx*4][di]. Нельзя масштабировать регистр bx.
- 5. lab2.asm(73): error A2046: Multiple base registers. Строка с командой: mov ax, matr[bp+bx]. При обращении к операнду нельзя использовать несколько базовых регистра одновременно.
- 6. lab2.asm(74): error A2047: Multiple index registers. Строка с командой: mov ax, matr[bp+di+si]. При обращении к операнду нельзя использовать несколько индексных регистра одновременно.
- 7. lab2.asm(81): error A2006: Phase error between passes. Строка с командой: Main ENDP. Ошибка возникает, когда при первом проходе(MASM двухпроходный ассемблер) адрес, присвоенный метке, оказывается неверным во время второго прохода.

Далее были закомментированы строки с неправильными командами. Уже исправленная программа была протранслирована, скомпонована и запущена вотладчике. Результаты отладки программы представлены в табл. 1 Файлы листинга см. в приложении А.

Таблица 1 – Результаты отладки программы lr2_comp.asm

Адрес	Символический код	16-ричный	Содержимое регистров и ячеек памяти	
команды	команды	код команды	До выполнения	После выполнения
0000	PUSH DS	1E	IP = 0000	IP = 0001
			DS = 19F5	DS = 19F5
			SP = 0018	SP = 0016
			Stack	Stack
			+0 0000	+0 19F5
			+2 0000	+2 0000
			+4 0000	+4 0000
			+6 0000	+6 0000
0001	SUB AX, AX	2BC0	IP = 0001	IP = 0003
			AX = 0000	AX = 0000
0003	PUSH AX	50	IP = 0003	IP = 0004

SP = 0016 SP = 0014 Stack	AX = 0000	AX = 0000			
Ho 19F5	SP = 0014	SP = 0016			
+2 0000	Stack	Stack			
H4 0000	+0 0000	+0 19F5			
He 0000	+2 19F5	+2 0000			
MOV AX, 1A07 B8071A IP = 0004 AX = 1A07	+4 0000	+4 0000			
AX = 0000 AX = 1A07	+6 0000	+6 0000			
MOV DS, AX	IP = 0007	IP = 0004	B8071A	MOV AX, 1A07	0004
DS = 19F5 DS = 1A07 AX = 1A07 AX = 1A07 O009 MOV AX, 01F4 B8F401 IP = 0009 IP = 000C AX = 1A07 AX = 01F4 O00C MOV CX, AX 8BC8 IP = 000C IP = 000E CX = 00B0 CX = 01F4 AX = 01F4 AX = 01F4 O00E MOV BL, 24 B324 IP = 000E IP = 0010 BL = 00 BL = 24 O010 MOV BH, CE B7CE IP = 0010 IP = 0012 BH = 00 BH = CE O012 MOV [0002], FFCE C70602000CE IP = 0012 IP = 0018 FF DS:0002 = 00 DS:0003 = FF O018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 O01B MOV [0000], AX A30000 IP = 001B AX = 01F4 AX = 01F4	AX = 1A07	AX = 0000			
AX = 1A07 AX = 1A07	IP = 0009	IP = 0007	8ED8	MOV DS, AX	0007
MOV AX, 01F4 B8F401 IP = 0009 IP = 000C AX = 1A07 AX = 01F4 000C MOV CX, AX 8BC8 IP = 000C IP = 000E CX = 00B0 CX = 01F4 AX = 01F4 AX = 01F4 AX = 01F4 AX = 01F4 O00E MOV BL, 24 B324 IP = 000E IP = 0010 BL = 00 BL = 24 0010 MOV BH, CE B7CE IP = 0010 IP = 0012 BH = 00 BH = CE 0012 MOV [0002], FFCE C70602000CE IP = 0012 IP = 0018 FF DS:0002 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4	DS = 1A07	DS = 19F5			
AX = 1A07 AX = 01F4	AX = 1A07	AX = 1A07			
000C MOV CX, AX 8BC8 IP = 000C IP = 000E CX = 00B0 CX = 01F4 AX = 01F4 AX = 01F4 AX = 01F4 AX = 01F4 000E MOV BL, 24 B324 IP = 000E IP = 0010 BL = 24 BL = 24 IP = 0010 IP = 0012 IP = 0012 BH = 00 BH = CE IP = 0012 IP = 0018 IP = 0018 DS:0002 = 00 DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4	IP = 000C	IP = 0009	B8F401	MOV AX, 01F4	0009
000C MOV CX, AX 8BC8 IP = 000C IP = 000E CX = 00B0 CX = 01F4 AX = 01F4 AX = 01F4 000E MOV BL, 24 B324 IP = 000E IP = 0010 BL = 00 BL = 24 BL = 24 BL = 24 0010 MOV BH, CE B7CE IP = 0010 IP = 0012 BH = 00 BH = CE DS:0002 = 00 DS:0003 = DS:0002 = CE DS:0003 = 00 DS:0003 = FF DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 001B IP = 001E 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4 AX = 01F4	 AV = 01E4	$\Delta \mathbf{V} = 1 \Delta \Omega 7$			
CX = 00B0 AX = 01F4 AX = 01F4 AX = 01F4 O00E MOV BL, 24 B324 IP = 000E BL = 00 BL = 24 O010 MOV BH, CE B7CE IP = 0010 BH = 00 BH = CE O012 MOV [0002], FFCE C70602000CE FF DS:0002 = 00 DS:0002 = CE DS:0003 = 00 DS:0003 = FF O018 MOV BX, 0006 BB0600 IP = 0018 BY = CE24 BY = 001B BY = 001E AX = 01F4			8BC8	MOV CX, AX	000C
AX = 01F4 AX = 01F4 000E MOV BL, 24 B324 IP = 000E IP = 0010 BL = 00 BL = 24 0010 MOV BH, CE B7CE IP = 0010 IP = 0012 BH = 00 BH = CE 0012 MOV [0002], FFCE C70602000CE IP = 0012 IP = 0018 FF DS:0002 = 00 DS:0002 = CE DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4				,	
000E MOV BL, 24 B324 IP = 000E IP = 0010 BL = 00 BL = 24 0010 MOV BH, CE B7CE IP = 0010 IP = 0012 BH = 00 BH = CE 0012 MOV [0002], FFCE C70602000CE IP = 0012 IP = 0018 FF DS:0002 = 00 DS:0002 = CE DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4					
0010 MOV BH, CE B7CE IP = 0010 IP = 0012 BH = 00 BH = CE 0012 MOV [0002], FFCE C70602000CE IP = 0012 IP = 0018 FF DS:0002 = 00 DS:0002 = CE DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4	IP = 0010	IP = 000E	B324	MOV BL, 24	000E
BH = 00 BH = CE	BL = 24	BL = 00			
0012 MOV [0002], FFCE C70602000CE IP = 0012 IP = 0018 FF DS:0002 = 00 DS:0002 = CE DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4	IP = 0012	IP = 0010	В7СЕ	MOV BH, CE	0010
FF DS:0002 = 00 DS:0002 = CE DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B AX = 01F4 AX = 01F4	BH = CE	BH = 00			
DS:0003 = 00 DS:0003 = FF 0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B AX = 01F4 AX = 01F4	IP = 0018	IP = 0012	C70602000CE	MOV [0002], FFCE	0012
0018 MOV BX, 0006 BB0600 IP = 0018 IP = 001B BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B AX = 01F4 AX = 01F4	DS:0002 = CE	DS:0002 = 00	FF		
BX = CE24 BX = 0006 001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4 AX = 01F4	DS:0003 = FF	DS:0003 = 00			
001B MOV [0000], AX A30000 IP = 001B IP = 001E AX = 01F4	IP = 001B	IP = 0018	BB0600	MOV BX, 0006	0018
$AX = 01F4 \qquad AX = 01F4$	BX = 0006	BX = CE24			
	IP = 001E	IP = 001B	A30000	MOV [0000], AX	001B
001E MOV AL, [BX] 8A07 IP = 001E IP = 0020	AX = 01F4	AX = 01F4			
	IP = 0020	IP = 001E	8A07	MOV AL, [BX]	001E
$AL = F4 \qquad AL = 0B$	AL = 0B	AL = F4			
BX = BX = 0006	BX = 0006	BX =			
0006		0006			

0020	MOV AL, [BX+03]	8A4703	IP = 0020	IP = 0023
			AL = 0B	AL = 0E
			BX =	BX = 0006
			0006	
0023	MOV CX, [BX+03]	8B4F03	IP = 0023	IP = 0026
			CX =	CX = 120E
			01F4BX =	BX = 0006
			0006	
0026	MOV DI, 0002	BF0200	IP= 0026	IP= 0029
			DI = 0000	DI = 0002
0029	MOV AL, [000E+DI]	8A850E00	IP=0029	IP = 002D
			AX = 0108	AX = 0114
			DI = 0002	DI = 0002
002D	MOV BX, 0003	BB0300	IP = 002D	IP = 0030
			BX = 0006	BX = 0003
0030	MOV AL,	8A811600	IP = 0030	IP = 0034
	[0016+BX+DI]		DS:001B = 04	DS:001B = 04
			BX = 0003	BX = 0003
			DI =	DI = 0002
			0002AX	AX = 0103
			=0114	
0034	MOV AX, 1A07	B8071A	IP = 0034	IP = 0037
			AX = 0103	AX = 1A07
0037	MOV ES, AX	8EC0	IP = 0037	IP = 0039
			AX =	AX=1A07
			1A07	ES = 1A07
			ES = 19F5	
0039	MOV AX, ES:[BX]	268B07	IP = 0039	IP = 003C
			AX =	AX = 00FF
			1A07ES =	ES = 1A07
			1A07 BX	BX = 0003
			= 0003	
003C	MOV AX, 0000	B80000	IP = 003C	IP = 003F
			AX = 00FF	AX = 0000
		·	-	

003F	MOV ES, AX	8EC0	IP = 003F	IP = 0041
			AX = 0000	AX = 0000
			ES = 1A07	ES = 0000
0041	PUSH DS	1E	IP = 0041	IP = 0042
			DS =	DS=1A07
			1A07SP =	SP = 0012
			0014	Stack
			Stack	+0 1A07
			+0 0000	+2 0000
			+2 19F5	+4 19F5
			+4 0000	+6 0000
			+6 0000	
0042	POP ES	07	IP = 0042	IP = 0043
			ES = 0000	ES = 1A07
			SP = 0012	SP = 0014
			Stack	Stack
			+0 1A07	+0 0000
			+2 0000	+2 19F5
			+4 19F5	+4 0000
			+6 0000	+6 0000
0043	MOV CX, ES : [BX-	268B4FFF	IP = 0043	IP = 0047
	01]		CX =	CX = FFCE
			120EES =	ES = 1A07
			1A07BX	BX = 0003
			= 0003	
0047	XCHG AX, CX	91	IP = 0047	IP = 0048
			AX = 0000	AX = FFCE
			CX =	CX = 0000
			FFCE	
0048	MOV DI, 0002	BF0200	IP = 0048	IP = 004B
			DI = 0002	DI = 0002

004B	MOV ES:[BX+DI],	268901	IP = 004B	IP = 004E
	AX		ES =	ES = 1A07
			1A07BX	BX = 0003
			= 0003	DI = 0002
			DI = 0002	AX = FFCE
			AX = FFCE	
004E	MOV BP, SP	8BEC	IP = 004E	IP = 0050
			BP = 0000	BP = 0014
			SP = 0014	SP = 0014
0050	PUSH [0000]	FF360000	IP = 0050	IP = 0054
			SP = 0014	SP = 0012
			Stack	Stack
			+0 0000	+0 01F4
			+2 19F5	+2 0000
			+4 0000	+4 19F5
			+6 0000	+6 0000
0054	PUSH [0002]	FF360002	IP = 0054	IP = 0058
			SP = 0012	SP = 0010
			Stack	Stack
			+0 01F4	+0 FFCE
			+2 0000	+2 01F4
			+4 19F5	+4 0000
			+6 0000	+6 19F5
0058	MOV BP, SP	8BEC	IP = 0058	IP = 005A
			BP = 0014	BP = 0010
			SP = 0010	SP = 0010
005A	MOV DX, [BP+02]	8B5602	IP = 005A	IP = 005D
			DX = 0000	DX = 01F4
			BP = 0010	BP = 0010

005D	RET Far 0002	CA0200	IP = 005D	IP = FFCE
			SP = 0010	CS = 01F4
			Stack	SP = 0016
			+0 FFCE	Stack
			+2 01F4	+0 19F5
			+4 0000	+2 0000
			+6 19F5	+4 0000
				+6 0000

Выводы.

Были изучены различные режимы адресации, формирования исполнительного адреса.

ПРИЛОЖЕНИЕ А

10/28/22 00:58:5 Page 1-1

Название файла: LAB2.LST

Microsoft (R) Macro Assembler Version 5.10

; Программа изучения режиЙ \mathbf{Q} Жадресации процессора I ntelX86 = 0.024EOL EQU '\$' = 0002ind EQU 2 = 01F4n1 EQU 500 =-0.032n2 EQU -50 ; Стек программы 0000 AStack SEGMENT STACK 10000 0000 DW 12 DUP(?) 3333] 0018 AStack ENDS ; Данные программы 0000 DATA SEGMENT ; Директивы описания даннэ 0000 0000 mem1 DW 0 0002 0000 mem2 DW 0 0004 0000 mem3 DW 0 0006 05 06 07 08 0C 0B vec1 DB 5,6,7,8,12,11,10,9 0A 09 000E EC E2 14 1E D8 CE vec2 DB -20,-30,20,30,-40,-50,40,50 28 32 0016 FB FA F9 F8 04 03 matr DB -5,-6,-7,-8,4,3,2,1,-1,-2,-3,-4,8,7,6,5 02 01 FF FE FD FC 08 07 06 05 0026 DATA ENDS ; Код программы 0000 CODE SEGMENT ASSUME CS:CODE, DS:DATA, SS:AStack ; Головная процедура 0000 Main PROC FAR 0000 1E push DS 0001 2B C0 sub AX, AX 0003 50 push AX 0004 B8 ---- R mov AX, DATA 0007 8E D8 mov DS, AX ; ПРОВЕРКА РЕЖИМОВ АДРЕСАЙ і НА УРОВНЕ СМЕЩЕНИЙ ; Регистровая адресация 0009 B8 01F4 mov ax, n1 000C 8B C8 mov cx, ax 000E B3 24 mov bl, EOL 0010 B7 CE mov bh, n2 ; Прямая адресация 0012 C7 06 0002 R FFCE mov mem2, n2 0018 BB 0006 R mov bx, OFFSET vec1 001B A3 0000 R mov mem1,ax ; Косвенная адресация 001E 8A 07 mov al, [bx] ; mov mem3,[bx]

; Базированная адресация

```
0020 8A 47 03
                            mov al, [bx]+3
                       mov cx,3[bx]
0023 8B 4F 03
                     ; Индексная адресация
0026 BF 0002
                        mov di,ind
0029 8A 85 000E R
                            mov al, vec2[di]
                      ; mov cx, vec2[di]
                      ; Адресация с базированиеЙ
                      1 и индексированием
                      mov bx, 3
002D BB 0003
0030 8A 81 0016 R
                             mov al, matr[bx][di]
                      ; mov cx,matr[bx][di]
                      ; mov ax,matr[bx*4][di] ;
                      ; ПРОВЕРКА РЕЖИМОВ АДРЕСАЙ
                       ĭс учетом сегментов
                      ; Переопределение сегмент
                     ; ----- вариант 1
0034 B8 ---- R
0037 8E C0
0039 26: 8B 07
003C B8 0000
                     mov ax, SEG vec2
                       mov es, ax
                      mov ax, es:[bx]
                       mov ax, 0
                     ; ----- вариант 2
                       mov es, ax
003F 8E C0
0041 1E
                      push ds
0042 07
0043 26: 8B 4F FF
0047 91
                      pop es
                      mov cx, es:[bx-1] xchg cx,ax
                      ; ---- вариант 3
mov di,ind
0048 BF 0002
0048 BF 0002
004B 26: 89 01
                      mov es:[bx+di],ax
                      ; ----- вариант 4
                        mov bp,sp
004E 8B EC
                      ; mov ax,matr[bp+bx]
                      ; mov ax,matr[bp+di+si]
                       ; Использование сегмента э
                      \hat{\mathbb{N}}ی \oplus
0050 FF 36 0000 R
                            push mem1
0050 FF 36 0000 R
0054 FF 36 0002 R
                            push mem2
0058 8B EC
                            mov bp,sp
005A 8B 56 02
                            mov dx, [bp] + 2
005D CA 0002
                             ret 2
0060
                     Main ENDP
0060
                      CODE ENDS
                      END Main
```

Segments and Groups:

N a m e	Length Align	Combine Class
ASTACK	0018 PARA STACK 0060 PARA NONE 0026 PARA NONE	
Symbols:		
N a m e	Type Value Att	cr
EOL	NUMBER 0024	
IND	NUMBER 0002	
MAIN	F PROC 0000 CODE L BYTE 0016 DATA L WORD 0000 DATA L WORD 0002 DATA L WORD 0004 DATA	
N1	NUMBER 01F4 NUMBER -0032	
VEC1	L BYTE 0006 DATA L BYTE 000E DATA	
@CPU	TEXT 0101h TEXT lab2 TEXT 510	

- 83 Source Lines 83 Total Lines 19 Symbols

47828 + 459432 Bytes symbol space free

- 0 Warning Errors
 0 Severe Errors

ПРИЛОЖЕНИЕ В ИСХОДНЫЙ КОД ПРОГРАММЫ

Название файла: lab2.asm

```
; Программа изучения режимов адресации процессора IntelX86
EOL EOU '$'
ind EQU 2
n1 EQU 500
n2 EQU -50
; Стек программы
AStack SEGMENT STACK
DW 12 DUP(?)
AStack ENDS
; Данные программы
DATA SEGMENT
; Директивы описания данных
mem1 DW 0
mem2 DW 0
mem3 DW 0
vec1 DB 5,6,7,8,12,11,10,9
vec2 DB -20, -30, 20, 30, -40, -50, 40, 50
matr DB -5, -6, -7, -8, 4, 3, 2, 1, -1, -2, -3, -4, 8, 7, 6, 5
DATA ENDS
; Код программы
CODE SEGMENT
ASSUME CS:CODE, DS:DATA, SS:AStack
; Головная процедура
Main PROC FAR
push DS
sub AX, AX
push AX
mov AX, DATA
mov DS, AX
; ПРОВЕРКА РЕЖИМОВ АДРЕСАЦИИ НА УРОВНЕ СМЕЩЕНИЙ
; Регистровая адресация
mov ax, n1
mov cx, ax
mov bl, EOL
mov bh, n2
; Прямая адресация
mov mem2, n2
mov bx, OFFSET vec1
mov mem1,ax
; Косвенная адресация
mov al, [bx]
; mov mem3, [bx]
; Базированная адресация
mov al, [bx]+3
mov cx, 3[bx]
; Индексная адресация
mov di, ind
mov al, vec2[di]
; mov cx, vec2[di]
; Адресация с базированием и индексированием
mov bx,3
```

```
mov al, matr[bx][di]
; mov cx,matr[bx][di]
; mov ax,matr[bx*4][di] ;
; ПРОВЕРКА РЕЖИМОВ АДРЕСАЦИИ С УЧЕТОМ СЕГМЕНТОВ
; Переопределение сегмента
; ----- вариант 1
mov ax, SEG vec2
mov es, ax
mov ax, es:[bx]
mov ax, 0
; ----- вариант 2
 mov es, ax
push ds
pop es
mov cx, es: [bx-1]
xchg cx,ax
; ----- вариант 3
mov di, ind
mov es:[bx+di],ax
; ----- вариант 4
mov bp,sp
; mov ax,matr[bp+bx]
; mov ax,matr[bp+di+si]
; Использование сегмента стека
push mem1
 push mem2
mov bp,sp
mov dx, [bp]+2
ret 2
Main ENDP
CODE ENDS
END Main
```