МИНОБРНАУКИ РОССИИ

САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ

ЭЛЕКТРОТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

«ЛЭТИ» ИМ. В.И. УЛЬЯНОВА (ЛЕНИНА)

Кафедра МО ЭВМ

ОТЧЕТ

по лабораторной работе №2 по

дисциплине «Организация ЭВМ и систем»

Тема: «Изучение режимов адресации, формирование дополнительного адреса»

Студент гр. 1383	 Петров А.С.
Преподаватель	 Ефремов М. А

Санкт-Петербург

Цель работы.

Изучить режимы адресации на языке Ассемблера, исправить ошибки в готовой программе lr2 comp.asm.

Задание на лабораторную работу.

Лабораторная работа 2 предназначена для изучения режимов адресации, использует готовую программу lr2_comp.asm на Ассемблере, которая в автоматическом режиме выполняться не должна, так как не имеет самостоятельного функционального назначения, а только тестирует режимы адресации. Поэтому ее выполнение должно производиться под управлением отладчика в пошаговом режиме.

В программу введен ряд ошибок, которые необходимо объяснить в отчете по работе, а соответствующие команды закомментировать для прохождения трансляции. Необходимо составить протокол выполнения программы в пошаговом режиме отладчика по типу таблицы 1 предыдущей лабораторной работы и подписать его у преподавателя. На защите студенты должны уметь объяснить результат выполнения каждой команды с учетом используемого вида адресации. Результаты, полученные с помощью отладчика, не являются объяснением, а только должны подтверждать ваши объяснения.

Выполнение работы.

- 1. Изменены исходные значения vec1, vec2, matr согласно варианту.
- 2. Протранслирована программа lr2_comp.asm с получением ошибок трансляции. Ошибки представлены на рисунке 1.

```
3000 cycles, Frameskip 0, Program: DOSBOX
DOSBox 0.74-3, Cpu speed:
F:\>afdpro lr2_comp.exe
AFD-Pro is done
F:\>masm lr2_comp.asm
Microsoft (R) Macro Assembler Version 5.10
Copyright (C) Microsoft Corp 1981, 1988. All rights reserved.
Object filename [1r2_comp.OBJ]: 1r2
Source listing [NUL.LST]: 1r2
Cross-reference [NUL.CRF]: 1r2
1r2_comp.asm(47): error A2052: Improper operand type
lr2_comp.asm(55): warning A4031: Operand types must match
Ir2_comp.asm(59): warning A4031: Operand types must match
lr2_comp.asm(60): error A2055: Illegal register value
1r2_comp.asm(80): error A2046: Multiple base registers
lr2_comp.asm(81): error A2047: Multiple index registers
1r2 comp.asm(88): error A2006: Phase error between passes
  47296 + 459964 Bytes symbol space free
      2 Warning Errors
      5 Severe Errors
```

Рисунок 1 – ошибки трансляции.

- 3. Закомментированы следующие строки:
 - mov mem3,[bx] в качестве одного из операндов mov должен использоваться регистр, пересылки типа память память запрещены. (error A2052: Improper operand type).
 - mov cx,vec2[di] оба операнда должны иметь одинаковую длину, cx 2 байта, DB 1 байт. (warning A4031: Operand types must match).
 - mov ax,matr[bx*4][di] при базово-индексной адресации нельзя умножать базовый регистр bx, умножать можно индексный регистр di. (error A2055: Illegal register value).

- mov ax,matr[bp+bx] должен быть только 1 базовый регистр. (error A2046: Multiple base registers).
- mov ax,matr[bp+di+si] должен быть только 1 индексный регистр. (error A2047: Multiple index registers).
- 4. Успешно проведена трансляция программы lr2 соmp.asm.
- 5. Запущено выполнение программы LR2_COMP.EXE под управлением отладчика.
- 6. Начальное содержимое сегментных регистров:

CS = 1A0A; DS = 19F5; ES = 19F5; SS = 1A05

Таблица 1 – Результат запуска программы LR2 COMP.EXE в отладчике.

		1 1						
Адрес	Символический	16-ричный код	Содержимое регистров и					
команды	код команды	команды	ячеек памяти					
			До	После				
			выполнения	выполнения				
0000	PUSH DS	1E	(SP) = 0018	(SP) = 0016				
			(IP) = 0000	(IP) = 0001				
			Stack:	Stack:				
			+ 0 0000	+0 19F5				
0001	SUB AX, AX	2B C0	(IP) = 0001	(IP) = 0003				
0003	PUSH AX	50	(SP) = 0016	(SP) = 0014				
			(IP) = 0003	(IP) = 0004				
		,						

	Stack:	Stack:
	+0 19F5	+0 0000
	+2 0000	+2 19F5

0004	Mov AX,1A07	B8 07 1A	(AX) = 0000	(AX) = 1A07
			(IP) = 0004	(IP) = 0007
0007	MOV DS, AX	8E D8	(DS) = 19F5	(DS) = 1A07
			(IP) = 0007	(IP) = 0009
0009	Mov AX,01F4	B8 F4 01	(AX) = 1A07	(AX) = 01F4
			(IP) = 0009	(IP) = 000C
000C	Mov CX,AX	8B C8	(CX) = 00B0	(CX) = 01F4
			(IP) = 000C	(IP) = 000E
000E	MOV BL,24	B3 24	(BX) = 0000	(BX) = 0024
			(IP) = 000E	(IP) = 0010
0010	MOV BH,CE	B7 CE	(BX) = 0024	(BX) = CE24
0010	WIO V BII,CL	B/ CL	(IP) = 0024	(BR) = CL24 $(IP) = 0012$
			(H) = 0010	(11) = 0012
0012	MOV	C7 06 02 00	(IP) = 0012	(IP) = 0018
	[0002],FFCE	CE FF		
0018	MOV BX, 0006	BB 06 00	(BX) = CE24	(BX) = 0006
			(IP) = 0018	(IP) = 001B
001B	MOV [0000],AX	A3 00 00	(IP) = 001B	(IP) = 001E
001E	MOV AL,[BX]	8A 07	(AX) = 01F4	(AX) = 0112
			(IP) = 001E	(IP) = 0020
0020	MOV AL,	8A 47 03	(AX) = 0112	(AX) = 010F
	[BX+03]		(IP) = 0020	(IP) = 0023
0022	MOV	OD 4E 02	(CV) 01E4	(OV) OBOE
0023	MOV	8B 4F 03	(CX) = 01F4	(CX) = 0B0F
	CX,[BX+03]		(IP) = 0023	(IP) = 0026

0026	MOV DI,0002	BF 02 00	(DI) = 0000	(DI) = 0002
			(IP) = 0026	(IP) = 0029
0029	MOV	8A 85 0E 00	(AX) = 010F	(AX) = 01E2
	AL,[000E+DI]		(IP) = 0029	(IP) = 002D
002D	MOV BX,0003	BB 03 00	(BX) = 0006	(BX) = 0003
			(IP) = 002D	(IP) = 0030
0020	MOVAL	0 4 01 16 00	(437) 0150	(AV) OIEE
0030	MOV AL, [0016+BX+DI]	8A 81 16 00	(AX) = 01E2	(AX) = 01FF
	[oororBirBi]		(IP) = 0030	(IP) = 0034
0034	MOV CX,	8B 89 16 00	(CX) = 0B0F	(CX) = 03FF
0034	[0016+BX+DI]	0 D 07 10 00	(ER) = 0B01 (IP) = 0034	(ER) = 0311 (IP) = 0038
			(II) = 0034	(II) = 0038
0038	MOV AX,1A07	B8 07 1A	(AX) = 01FF	(AX) = 1A07
	,		(IP) = 0038	(IP) = 003B
003B	MOV ES,AX	8E C0	(ES) = 19F5	(ES) = 1A07
			(IP) = 003B	(IP) = 003D
003D	MOV	26 8B 07	(AX) = 1A07	(AX) = 00FF
	AX,ES:[BX]		(IP) = 003D	(IP) = 0040
0040	MOV AX,0000	B8 00 00	(AX) = 00FF	(AX) = 0000
			(IP) = 0040	(IP) = 0043
0042	MOVEGAN	0E C0	(EC) 1407	(Eg) 0000
0043	MOV ES,AX	8E C0	(ES) = 1A07	(ES) = 0000
			(IP) = 0043	(IP) = 0045

(IP) = 0045 (IP) = 0046 Stack: Stack: Stack: +0 0000	0045	PUSH DS	1E	(SP) = 0014	(SP) = 0012
HO 0000				(IP) = 0045	(IP) = 0046
+2 19F5				Stack:	Stack:
H4 0000				+0 0000	+0 1A07
0046 POP ES 07 (SP) = 0012 (SP) = 0014 (ES) = 0000 (ES) = 1A07 (IP) = 0046 (IP) = 0047 Stack: Stack: +0 1A07 +0 0000 +2 19F5 +4 19F5 +4 0000 (CX) = FFCE (CX) = SIBX-01] (CX) = 0047 (IP) = 0047 (IP) = 0048 (IP) = 0048 (IP) = 0048 (IP) = 0046 (IP)				+2 19F5	+2 0000
(ES) = 0000 (ES) = 1A07 (IP) = 0046 (IP) = 0047 Stack: Stack: +0 1A07 +0 0000 +2 19F5 +4 19F5 +4 0000 CX,ES:[BX-01] (CX) = 0B0F (CX) = FFCE (CX) = 0004 (IP) = 0047 (IP) = 0048 O04B XCHG AX,CX 91 (AX) = 0000 (AX) = FFCE (CX) = FFCE (CX) = FFCE (CX) = 0000 (IP) = 004B (IP) = 004C O04C MOV DI,0002 BF 02 00 (DI) = 0002 (IP) = 004C (IP) = 004F O04F MOV 26 89 01 (AX) = FFCE (AX) = FFCE				+4 0000	+4 19F5
(IP) = 0046	0046	POP ES	07	(SP) = 0012	(SP) = 0014
Stack: Stack: +0 1A07 +0 0000 +2 19F5 +4 19F5 +4 0000 +2 19F5 +4 0000 +2 19F5 +4 19F5 +4 0000 (CX) = FFCE (CX) = 0047 (IP) = 0047 (IP) = 0048 (IP) = 0048 (IP) = 0046 (IP) = 004C (IP) = 004F				(ES) = 0000	(ES) = 1A07
HO 1A07				(IP) = 0046	(IP) = 0047
1				Stack:	Stack:
H4 19F5				+0 1A07	+0 0000
0047 MOV CX,ES:[BX-01] 26 8B 4F FF (CX) = 0B0F (IP) = 0047 (CX) = FFCE (IP) = 004B 004B XCHG AX,CX 91 (AX) = 0000 (CX) = FFCE (CX) = FFCE (CX) = FFCE (CX) = 0000 (IP) = 004B (IP) = 004C (IP) = 004C 004C MOV DI,0002 BF 02 00 (DI) = 0002 (IP) = 004C (IP) = 004F 004F MOV 26 89 01 (AX) = FFCE (AX) = FFCE				+2 0000	+2 19F5
O04B XCHG AX,CX 91 (AX) = 0000 (AX) = FFCE (CX) = 0000 (IP) = 004B (IP) = 004C (IP) = 004F (IP) = 004F				+4 19F5	+4 0000
004B XCHG AX,CX 91 (AX) = 0000 (AX) = FFCE (CX) = FFCE (CX) = 0000 (IP) = 004B (IP) = 004C 004C MOV DI,0002 BF 02 00 (DI) = 0002 (IP) = 004C (IP) = 004F	0047	MOV	26 8B 4F FF	(CX) = 0B0F	(CX) = FFCE
$(CX) = FFCE \qquad (CX) = 0000$ $(IP) = 004B \qquad (IP) = 004C$ $004C \qquad MOV DI,0002 \qquad BF 02 00 \qquad (DI) = 0002 \qquad (DI) = 0002$ $(IP) = 004C \qquad (IP) = 004F$ $004F \qquad MOV \qquad 26 89 01 \qquad (AX) = FFCE \qquad (AX) = FFCE$		CX,ES:[BX-01]		(IP) = 0047	(IP) = 004B
$(CX) = FFCE \qquad (CX) = 0000$ $(IP) = 004B \qquad (IP) = 004C$ $004C \qquad MOV DI,0002 \qquad BF 02 00 \qquad (DI) = 0002 \qquad (DI) = 0002$ $(IP) = 004C \qquad (IP) = 004F$ $004F \qquad MOV \qquad 26 89 01 \qquad (AX) = FFCE \qquad (AX) = FFCE$					
(IP) = 004B (IP) = 004C $004C MOV DI,0002 BF 02 00 (DI) = 0002 (DI) = 0002$ $(IP) = 004C (IP) = 004F$ $004F MOV 26 89 01 (AX) = FFCE (AX) = FFCE$	004B	XCHG AX,CX	91	(AX) = 0000	(AX) = FFCE
004C MOV DI,0002 BF 02 00 (DI) = 0002 (DI) = 0002 (IP) = 004F (IP) = 004F (AX) = FFCE				(CX) = FFCE	(CX) = 0000
(IP) = 004C $(IP) = 004F$ $004F$ MOV $26 89 01$ $(AX) = FFCE$ $(AX) = FFCE$					
004F MOV 26 89 01 (AX) = FFCE (AX) = FFCE	004C	MOV DI,0002	BF 02 00	, ,	
				(IP) = 004C	(IP) = 004F
ES:[BX+DI],AX $(IP) = 004F$ $(IP) = 0052$	004F	MOV	26 89 01	(AX) = FFCE	(AX) = FFCE
		ES:[BX+DI],AX		(IP) = 004F	(IP) = 0052

0052	MOV BP,SP	8B EC	(BP) = 0000	(BP) = 0014
			(IP) = 0052	(IP) = 0054
0054	PUSH [0000]	FF 36 00 00	(SP) = 0014	(SP) = 0012
			(IP) = 0054	(IP) = 0058
			Stack:	Stack:
			+0 0000	+0 01F4
			+2 19F5	+2 0000
			+4 0000	+4 19F5
0058	PUSH [0002]	FF 36 02 00	(SP) = 0012	(SP) = 0010
			(IP) = 0058	(IP) = 005C
			Stack:	Stack:
			+0 01F4	+0 FFCE
			+2 0000	+2 01F4
			+4 19F5	+4 0000
			+6 0000	+6 19F5
005C	MOV BP,SP	8B EC	(BP) = 0014	(BP) = 0010
			(IP) = 005C	(IP) = 005E
005E	MOV	8B 56 02	(DX) = 0000	(DX) = 01F4
	DX,[BP+02]		(IP) = 005E	(IP) = 0061
0061	RET FAR 0002	CA 02 00	(SP) = 0010	(SP) = 0016
			(CS) = 1A0A	(CS) = 01F4
			(IP) = 0061	(IP) = FFCE
			Stack:	Stack:

+0 FFCE	+0 19F5
+2 01F4	+2 0000
+4 0000	+4 0000
+6 19F5	+6 0000

Выводы.

В ходе выполнения работы были изучены режимы адресации процессора в ассемблере.

ПРИЛОЖЕНИЕ А

ИСХОДНЫЙ КОД ПРОГРАММЫ

```
Название файла: lr2 comp.asm
         1$1
    EQU
ind EQU
         2
n1
    EQU 500
    EQU -50
n2
; Стек программы
AStack
        SEGMENT STACK
          DW 12 DUP(?)
AStack
         ENDS
; Данные программы
DATA
     SEGMENT
   Директивы описания данных
mem1 DW
              0
mem2
        DW
               0
        DW
mem3
        DB 18,17,16,15,11,12,13,14
DB 30,40,-30,-40,10,20,-10
vec1
       DB
               30,40,-30,-40,10,20,-10,-20
vec2
                -4, -3, 1, 2, -2, -1, 3, 4, 5, 6, 7, 8, -8, -7, -6, -5
matr
         DB
DATA ENDS
; Код программы
          SEGMENT
          ASSUME CS:CODE, DS:DATA, SS:AStack
; Головная процедура
Main
        PROC FAR
    push DS
    sub AX, AX
    push AX
    mov AX, DATA
    mov DS, AX
 ПРОВЕРКА РЕЖИМОВ АДРЕСАЦИИ НА УРОВНЕ СМЕЩЕНИЙ
 Регистровая адресация
    mov ax, n1
    mov cx, ax
    mov bl, EOL
    mov bh, n2
; Прямая адресация
    mov mem2, n2
    mov bx, OFFSET vec1
    mov mem1,ax
; Косвенная адресация
    mov al, [bx]
    ;mov mem3,[bx]
```

```
Базированная адресация
   mov al, [bx]+3
   mov cx, 3[bx]
; Индексная адресация
   mov di, ind
   mov al, vec2[di]
    ;mov cx,vec2[di]
; Адресация с базированием и индексированием
   mov bx, 3
   mov al, matr[bx][di]
   mov cx, matr[bx][di]
    ;mov ax,matr[bx*4][di]
; ПРОВЕРКА РЕЖИМОВ АДРЕСАЦИИ С УЧЕТОМ СЕГМЕНТОВ
 Переопределение сегмента
  ----- вариант 1
   mov ax, SEG vec2
   mov es, ax
   mov ax, es:[bx]
   mov ax, 0
 ----- вариант 2
   mov es, ax
   push ds
   pop es
   mov cx, es:[bx-1]
   xchg cx,ax
; ----- вариант 3
   mov di, ind
   mov es:[bx+di],ax
 ----- вариант 4
   mov bp,sp
    ; mov ax, matr[bp+bx]
   ; mov ax, matr[bp+di+si]
 Использование сегмента стека
         push mem1
         push mem2
         mov bp,sp
               dx, [bp] + 2
         mov
         ret
Main
         ENDP
CODE
         ENDS
         END Main
```

ПРИЛОЖЕНИЕ Б

ЛИСТИНГ ПРОГРАММЫ

```
Название файла: LR2_COMP.LST
```

Microsoft (R) Macro Assembler Version 5.10 10/30/22 13:12:1 Page 1-1 1 = 0024EOL EOU '\$' 2 = 0002ind EQU 2 3 = 01F4n1 EQU 500 4 = -0032n2 EQU -50 5 6 ; Стек программы 7 0000 AStack SEGMENT STACK 8 0000 000C[DW 12 DUP(?) 3333 10 1 11 12 0018 AStack ENDS 13 14 ; Данные программы 15 0000 DATA SEGMENT 16 17 ; Директивы описания данных 18 0000 0000 mem1 DW 0 19 0002 0000 DW mem2 0 20 0004 0000 mem3 DW 0 21 0006 12 11 10 0F 0B 0Cvec1 DB 18, 17, 16, 15, 11, 12, 13, 14 22 0D 0E 23 000E 1E 28 E2 D8 0A 14vec2 DB 30,40,-30,-40,10,20,-10 ,-20 24 F6 EC 25 0016 FC FD 01 02 FE FFmatr DB -4,-3,1,2,-2,-1,3,4,5,6 ,7,8,-8,-7,-6,-5 26 03 04 05 06 07 08 27 F8 F9 FA FB 28 0026 DATA ENDS 29 30 ; Код программы CODE SEGMENT 31 0000 32 ASSUME CS:CODE, DS:DATA, SS:A Stack 33 34 ; Головная процедура 35 0000 Main PROC FAR

```
36 0000 1E
                                push DS
     37 0001 2B C0
                                sub AX,AX
     38 0003 50
                                push AX
     39 0004 B8 ---- R
                                 mov
                                       AX, DATA
     40 0007 8E D8
                                mov DS, AX
     41
     42
                       ; ПРОВЕРКА РЕЖИМОВ АДРЕСАЦИИ НА
YPOBHE
                    СМЕШЕНИЙ
     43
                      ; Регистровая адресация
     44 0009 B8 01F4
                                     mov ax, n1
     45 000C 8B C8
                                 mov cx,ax
     46 000E B3 24
                                 mov bl, EOL
     47 0010 B7 CE
                                mov bh,n2
                    ; Прямая адресация
     48
     49 0012 C7 06 0002 R FFCE mov mem2, n2
☐Microsoft (R) Macro Assembler Version 5.10
10/30/22 13:12:1
Page 1-2
     50 0018 BB 0006 R mov bx, OFFSET vec1 51 001B A3 0000 R mov mem1, ax
     тоу mem1, ах
; Косвенная адресация
53 001E 8A 07 точ
54
     51 001B A3 0000 R
                           ;mov mem3,[bx]
     55
                       ; Базированная адресация
     56 0020 8A 47 03
                                      mov al, [bx]+3
     57 0023 8B 4F 03
                                      mov cx, 3[bx]
     58
     59
                       ; Индексная адресация
     60 0026 BF 0002
                                     mov di,ind
     61 0029 8A 85 000E R
                                      mov al, vec2[di]
     62
                           ;mov cx,vec2[di]
     63
                        ; Адресация с базированием и
индексиро
                   ванием
     64 002D BB 0003
                                     mov bx,3
     65 0030 8A 81 0016 R
                                     mov al,matr[bx][di]
     66 0034 8B 89 0016 R
                                     mov cx, matr[bx][di]
1r2 comp.asm(59): warning A4031: Operand types must match
     67
                           ;mov ax,matr[bx*4][di]
     68
     69
                        ; ПРОВЕРКА РЕЖИМОВ АДРЕСАЦИИ С
УЧЕТОМ
                   СЕГМЕНТОВ
     70
                        ; Переопределение сегмента
                        ; ----- вариант 1
     71
                         mov ax, SEG vec2
     72 0038 B8 ---- R
                           mov es, ax
mov ax, es:[bx]
     73 003B 8E C0
     74 003D 26: 8B 07
```

```
75 0040 B8 0000
                               mov ax, 0
    76
                    ; ----- вариант 2
    77 0043 8E CO
                           mov es, ax
    78 0045 1E
                           push ds
    79 0046 07
                           pop es
    80 0047 26: 8B 4F FF
                                mov cx, es:[bx-1]
    81 004B 91
                           xchg cx, ax
                     ; ---- вариант 3
    82
    83 004C BF 0002
                                mov di, ind
                         mov es:[bx+di],ax
    84 004F 26: 89 01
    85
                       ---- вариант 4
    86 0052 8B EC
                           mov bp,sp
    87
                       ;mov ax,matr[bp+bx]
    88
                       ;mov ax,matr[bp+di+si]
    89
                     ; Использование сегмента стека
    90 0054 FF 36 0000 R
                                     push mem1
    91 0058 FF 36 0002 R
                                     push mem2
    92 005C 8B EC
                                    bp,sp
                                 mov
    93 005E 8B 56 02
                                     mov dx, [bp] +2
    94 0061 CA 0002
                                     ret 2
    95 0064
                         Main
                                 ENDP
    96 0064
                         CODE
                                ENDS
    97
                            END Main
☐Microsoft (R) Macro Assembler Version 5.10
10/30/22 13:12:1
Symbols-1
Segments and Groups:
            Name Length Align Combine
Class
ASTACK . . . . . . . . . . . . . . . .
                           0018 PARA STACK
                            0064 PARA NONE
0026 PARA NONE
Symbols:
            Name Type Value Attr
EOL . . . . . . . . . . NUMBER
                                    0024
IND . . . . . . . . . . . NUMBER 0002
MAIN . . . . . . . . . . . . . F PROC 0000 CODE
   Length = 0064
                                   0016 DATA
MATR . . . . . . . . . . . L BYTE
                                    0000 DATA
L WORD
                            L WORD
                                    0002 DATA
                                   0002 DATA
L WORD
```

N1 .										•					NUMBE	2R	01F4	
N2 .	•	•	•	•	•	•	•	•	•	•	•	•	•	•	NUMBE	lR.	-0032	2
VEC1															L BYT	ĽΕ	0006	DATA
VEC2	•	•	•	•	•	•	•	•	•	•	•	•	•	•	L BYT	Έ	000E	DATA
@CPU															TEXT	0101	h	
@FIL															TEXT	1r2_	comp	
@VER	SI	ON			•	•			•	•		•			TEXT	510		

- 90 Source Lines
- 90 Total Lines
- 19 Symbols

47296 + 459964 Bytes symbol space free

- 1 Warning Errors
- O Severe Errors