



Tema 4

SEGMENTACIÓN
EJERCICIOS

Ejercicio 1

- En este ejercicio vamos a examinar como afecta la segmentación a la duración del ciclo de reloj del procesador. Vamos a suponer que las etapas individuales de la ruta de dos tienen las siguientes latencias:

IF	ID	EX	MEM	WB
250ps	350ps	150ps	300ps	200ps

- Asumimos también que las instrucciones ejecutadas por el procesador se clasifican de la siguiente manera:

ALU/Lógicas	Jump/Branch	Load	Store
45%	20%	20%	15%

- ¿Cuál es la duración del ciclo de reloj en el procesador segmentado y no segmentado?
- ¿Cuál es la latencia total de la instrucción lw en el procesador segmentado y no segmentado?
- Si podemos dividir una etapa de la ruta de datos segmentada en dos nuevas etapas, cada una con la mitad de la latencia de la etapa original, ¿qué etapa debería dividirse y cuál sería la nueva duración del ciclo de reloj del procesador?
- ¿Cuál es el porcentaje de utilización de la memoria de datos?
- ¿Cuál es el porcentaje de utilización del puerto de escritura del banco de registros?
- ¿Cuál es el mínimo número de ciclos que se necesitarían para ejecutar completamente n instrucciones en una CPU con k etapas de segmentación? Justificar la expresión

Ejercicio 2

- Suponer que \$s0 esta inicializado a 11 y que \$s1 a 22. Suponer que se ejecuta el siguiente código en una versión segmentada del procesador como la estudiada, ¿Cuál es el valor final de los registros \$2 y \$3?

Addi \$s0, \$s1, 5

Add \$s2, \$s0, \$s1

Addi \$s3, \$s0, 15

Ejercicio 3

- Rellena una tabla con las señales de control que se activarán en la etapa de decodificación para cada etapa de segmentación (EX, MEM y WB) en cada tipo de instrucción: Formato R, lw, sw y beq.

Instrucción	EX			MEM			WB	
	Reg Dst	ALUOp	ALUSrc	Branch	MemRead	MemWrite	RegWrite	MemtoReg
Formato R	1	1	0	0				
lw		0	1	0	1	0	1	1
sw		1	0	0				
beq		1	0					

Ejercicio 5

- Suponer la siguiente secuencia de instrucciones:

add \$s3, \$s1, \$s0

lw \$s2, 4(\$s3)

lw \$s1, 0(\$s4)

or \$s2, \$s3, \$s2

sw \$s2, 0(\$s3)

- a) Si no hay forwarding ni ningún tipo de detención de riesgos, inserta instrucciones NOP para asegurar la correcta ejecución del código.
- b) Cambia o reordena el código para minimizar el número de instrucciones NOP.
- c) Si el procesador tuviera implementado el forwarding pero se hubiera olvidado implementar la unidad de detección de paradas ¿Qué ocurriría si se ejecutara el código original?
- d) ¿Cuántos ciclos de reloj necesita para ejecutarse? Con y sin forwarding pero con unidad de detección de riesgos. Dibuja el diagrama.
- e) ¿Cómo se encuentra la ruta de datos en el ciclo de reloj 5? Con y sin forwarding.

Ejercicio 6

- La importancia de tener una buena predicción en los saltos depende de con qué frecuencia se ejecuten los saltos condicionales. Juntamente con la exactitud de las predicciones se determinará cuanto tiempo duran las paradas debido a las malas predicciones. Suponer que las instrucciones ejecutadas se clasifican de la siguiente forma:

Tipo R	beq/bnez	jal	lw	sw
40%	25%	5%	25%	5%

- Y suponer la siguiente exactitud en las predicciones de salto:

Siempre tomado	Siempre no tomado
45%	55%

- A) Los ciclos de paradas debido a las predicciones erróneas en los saltos incrementan el CPI. ¿Cuál es el CPI extra debido a una predicción errónea cuando se predice el salto como efectivo? Suponer que el salto se realiza en la etapa EX y que no hay riesgos de datos.
- B) Repetir el apartado A) pero ahora con la predicción de salto no efectivo.

Ejercicio 8

- Suponer que se ejecuta el siguiente código MIPS en el procesador segmentado de 5 etapas que dispone de forwarding y un predictor de salto tomado (supone siempre que el Salto es efectivo).

```
lw r2, 0(r1)
eti1: beq r2,r0, eti2  #no tomado la primera vez, después tomado
lw r3, 0(r2)
beq r3, r0, eti1  #tomado
add r1, r3, r1
eti2: sw r1, 0(r2)
```

- A) Dibuja el diagrama de ejecución segmentada para este código suponiendo que los saltos se ejecutan en la etapa EX.
- B) Suponer que se mueve la resolución del salto a la etapa ID. ¿Cuál es la ganancia de velocidad conseguida al mover el salto a la etapa ID?

Ejercicio 4

- Añade instrucción NOP al código para que funcione correctamente en una ruta de datos segmentada sin unidad de forwarding ni unidad de detención de riesgos. (si no hay detección de riesgos, es responsabilidad del programador que el código funcione correctamente insertando las instrucciones NOP)

`addi $s0, $s1, 5`

`add $s2, $s0, $s1`

`addi $s3, $s0, 15`

`add $s4, $s2, $s1`

- ¿Cuántos ciclos de reloj necesita para ejecutarse? Dibuja el diagrama.
- ¿Si se incorpora una unidad de forwarding, cuantos ciclos de reloj necesitará ahora para ejecutarse?

Ejercicio 7

- Suponer que se ejecuta el siguiente código en una máquina no segmentada:

Sumar dos vectores de enteros

\$t4=dirección último elemento del primer vector

addi \$t5, \$zero, 100

bucle: lw \$t1, 0(\$t4) #primer operando

lw \$t2, 400(\$t4) #segundo operando

add \$t3, \$t1, \$t2

sw \$t3, 0(\$t4)

addi \$t4, \$t4, -4

addi \$t5, \$t5, -1

bnez \$t5, bucle

- A) Calcular el número de ciclos necesitará el código para ejecutarse en una máquina monociclo no segmentada. Si la duración del ciclo de reloj es de 500ns. ¿Cuánto tiempo tardará en ejecutarse?

Ejercicio 7

- B) Suponer una máquina segmentada de 5 etapas como la estudiada. Calcular el número de ciclos que se necesitarán para ejecutar el segmento de código anterior suponiendo que no dispone de adelantamiento (forwarding) y que el resultado del salto se obtiene en la etapa MEM. Muestra la temporización de una ejecución del bucle. Calcula el CPI. Si la duración del ciclo de reloj es de 100ns. ¿Cuánto tiempo tardará en ejecutarse? ¿Cuál es la ganancia respecto a la ruta monociclo?

Instrucción	Número ciclo de reloj																	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
lw \$t1, 0(\$t4)																		
lw \$t2, 400(\$t4)																		
add \$t3, \$t1, \$t2																		
sw \$t3, 0(\$t4)																		
addi \$t4, \$t4, -4																		
addi \$t5, \$t5, -1																		
bnez \$t5, bucle																		
lw \$t1, 0(\$t4)																		

Ejercicio 7

- C) Suponer que la máquina segmentada de 5 etapas dispone de adelantamiento (forwarding) y que el cálculo del salto se adelanta a la etapa ID. Muestra la temporización de una ejecución del bucle. Calcula el número de ciclos que necesita el código para ejecutarse. Calcula el CPI. Si la duración del ciclo de reloj es de 100ns. ¿Cuánto tiempo tardará en ejecutarse? ¿Cuál es la ganancia respecto al caso del apartado B)?

Instrucción	Número ciclo de reloj																	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
lw \$t1, 0(\$t4)																		
lw \$t2, 400(\$t4)																		
add \$t3, \$t1, \$t2																		
sw \$t3, 0(\$t4)																		
addi \$t4, \$t4, -4																		
addi \$t5, \$t5, -1																		
bnez \$t5, bucle																		
lw \$t1, 0(\$t4)																		

Ejercicio 7

- D) Intenta reordenar el código para evitar el máximo de paradas. Muestra la temporización de una ejecución del bucle. Calcula el número de ciclos que necesita el código para ejecutarse. Calcula el CPI. Si la duración del ciclo de reloj es de 100ns. ¿Cuánto tiempo tardará en ejecutarse? ¿Cuál es la ganancia respecto al caso del apartado B)?

Instrucción	Número ciclo de reloj																	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18