



Tema 5

LA MEMORIA EJERCICIOS

Ejercicio 1

- En este ejercicio se explora la localidad de memoria en el cálculo de matrices. En el siguiente código en C, los elementos de la misma fila se almacenan de forma contigua. Se supone que cada palabra es un entero de 32 bits.

```
for (I=0; I<8; I++)
```

```
    for (J=0; J<8000; J++)
```

```
        A[I][J] = B[I][0] + A[J][I]
```

- ¿Cuántos enteros de 32 bits pueden almacenarse en un bloque de la caché de 16 bytes?
- ¿Qué referencias a variables presentan localidad temporal?
- ¿Qué referencias a variables presentan localidad espacial?

Ejercicio 2

- ¿Cuántos bits son necesarios para implementar una caché de correspondencia directa con 16KB de datos y bloques de 4 palabras, suponiendo direcciones de 32bits?

Ejercicio 3

- En la tabla se muestran una lista de referencias a direcciones de memoria de 134 32 bits:

| | |
|----|--|
| a. | 1, 134, 212, 1, 135, 213, 162, 161, 2, 44, 41, 221 |
| b. | 6, 214, 175, 214, 6, 84, 65, 174, 64, 105, 85, 215 |

- Dada una cache de correspondencia directa con 16 bloques de una palabra, indica para cada una de las referencias, la dirección binaria, la etiqueta y el índice. Indique también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.
- Dada una cache de correspondencia directa con bloques de dos palabras y un total de 8 bloques, indica para cada una de las referencias, la dirección binaria, la etiqueta y el índice. Indique también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.

Ejercicio 3

- En la tabla se muestran una lista de referencias a direcciones de memoria de 32 bits:

| | |
|----|--|
| a. | 1, 134, 212, 1, 135, 213, 162, 161, 2, 44, 41, 221 |
| b. | 6, 214, 175, 214, 6, 84, 65, 174, 64, 105, 85, 215 |

- Dada una cache de correspondencia directa con 16 bloques de una palabra, indica para cada una de las referencias, la dirección binaria, la etiqueta y el índice. Indique también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.
- Dada una cache de correspondencia directa con bloques de dos palabras y un total de 8 bloques, indica para cada una de las referencias, la dirección binaria, la etiqueta y el índice. Indique también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.

Ejercicio 3

- En la tabla se muestran una lista de referencias a direcciones de memoria de 32 bits:

| | |
|----|--|
| a. | 1, 134, 212, 1, 135, 213, 162, 161, 2, 44, 41, 221 01, 86, D4, 01, 87, D5, A2, A1, 02, 2C, 29, DD |
| b. | 6, 214, 175, 214, 6, 84, 65, 174, 64, 105, 85, 215 |

- Dada una cache de correspondencia directa con 16 bloques de una palabra, indica para cada una de las referencias, la dirección binaria, la etiqueta y el índice. Indique también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.
- Dada una cache de correspondencia directa con bloques de dos palabras y un total de 8 bloques, indica para cada una de las referencias, la dirección binaria, la etiqueta y el índice. Indique también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.

Ejercicio 4

- Las memorias cachés son importantes para proporcionar alto rendimiento en la jerarquía de memoria de los procesadores. A continuación, se muestra una lista de referencias a memoria de 32 bits dadas como direcciones de palabras:

0x03, 0xb4, 0x2b, 0x02, 0xbf, 0x58, 0xbe, 0x0e, 0xb5, 0x2c, 0xba, 0xfd

- Para cada una de estas referencias, identifica la dirección en binario, la etiqueta y el índice para una caché con correspondencia directa con 16 bloques de una palabra. Indica también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.
- Para cada una de estas referencias, identifica la dirección en binario, la etiqueta y el índice para una caché con correspondencia directa con bloques de dos palabras y un total de 8 bloques. Indica también si es un fallo o un acierto, suponiendo que inicialmente la caché está vacía.

Ejercicio 5

- Dado un diseño de la memoria caché con correspondencia directa con direcciones de 32 bits, se utilizan los siguientes bits de la dirección para acceder a la caché:

| Etiqueta | índice | índice | offset |
|----------|--------|--------|--------|
| 31-10 | 9-5 | 4-2 | 1-0 |

- ¿Cuál es el tamaño de bloque de la caché (en palabras)?.
- ¿Cuántas entradas tiene la caché?
- ¿Cuál es el ratio entre los bits totales requeridos para la implementación de esta caché y los bits de datos?

Ejercicio 5

Desde la puesta en marcha, se registran las siguientes referencias a la cache en direcciones de byte:

| Direcciones | | | | | | | | | | | | |
|-------------|----|----|----|-----|-----|-----|------|----|-----|------|-----|------|
| Hex | 00 | 04 | 10 | 84 | E8 | A0 | 400 | 1E | 8C | C1C | B4 | 884 |
| Dec | 0 | 4 | 16 | 132 | 232 | 160 | 1024 | 30 | 140 | 3100 | 180 | 2180 |

- Para cada referencia, indica la etiqueta, el índice y el desplazamiento, si es un acierto o fallo y que bytes se reemplazan (si lo hace alguno)
- ¿Cuál es la tasa de aciertos?
- Muestra el estado final de la caché, con cada una de las entradas válidas representada como un registro de <índice, etiqueta, dato>