

---

## **PRÁCTICA #3**

### **Algebra de Boole y Mapas K**

---



***Departamento de  
Sistemas Electrónicos***

**Asignatura:**

*"Lógica Digital"*

**Maestro:**

José de Jesús Palos García

**Alumnos:**

- ▶ Luis Pablo Esparza Terrones
- ▶ Luis Manuel Flores García
- ▶ Juan Francisco Gallo Ramírez

***Ingeniería en Computación  
Inteligente  
2do Semestre***

# Introducción

---

La herramienta fundamental para la simplificación de funciones booleanas es y seguirá siendo el álgebra de Boole; sin embargo, como ya lo ha mostrado la experiencia, el álgebra de Boole tiene desventajas.

Por ello, es importante contar con un método que sea sistemático y además gráfico, el cual resultará más sencillo y poderoso para la simplificación de funciones booleanas. Por lo que existen otros métodos de simplificación como los son los mapas de Karnaugh.

La práctica encomendada durante la semana de realización tiene como objetivo realizar la simplificación de circuitos usando los mapas de Karnaugh y tablas de verdad.

Los materiales son otorgados por la institución, y para ello es necesario contar con los conocimientos previos del uso del material de laboratorio.

## Materiales

---

Cantidad	Componente	Propósito
1	Protoboard	Interconexión de componentes
1	Entrenador	Alimentar y probar los circuitos lógicos, por medio del switch como entradas y leds como salidas.
1	Circuito 7408	Compuerta AND
1	Circuito 7432	Compuerta OR
1	Circuito 7486	Compuerta XOR
1	Pinzas de Corte	Cortar y pelar cable

*Además, se utilizaron simuladores de circuitos online como apoyo para la práctica.*

# Procedimiento

## Instrucciones:

1. Realice correctamente cada paso en la sección de desarrollo, documente la práctica mostrando cada paso realizado y los resultados obtenidos.
2. De ser necesario tome fotografías e inclúyalas en su reporte.

## Desarrollo:

1. Utilizando las compuertas lógicas necesarias, ensamble y pruebe 2 de los siguientes ejercicios:
  - a) Diseñe un circuito lógico que realice la suma de dos números de un bit. Considere:

*Semisumador*

<i>x</i>	<i>y</i>	<i>C</i>	<i>S</i>
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

- b) Diseñe un circuito lógico que realice la suma aritmética de 3 bits (sumador completo). Considere:

*Sumador completo*

<i>x</i>	<i>y</i>	<i>z</i>	<i>C</i>	<i>S</i>
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Documente el resultado mostrando la tabla de verdad y el diagrama de conexión realizado.

2. Realice un reporte que detalle los resultados obtenidos.

## Resultados:

### Semisumador

#### Tabla de verdad

<i>Semisumador</i>			
<i>x</i>	<i>y</i>	<i>C</i>	<i>S</i>
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

#### Mapa de Karnaugh

**C**

A \ B	0	1
0	0	0
1	0	1

$$C = AB$$

**S**

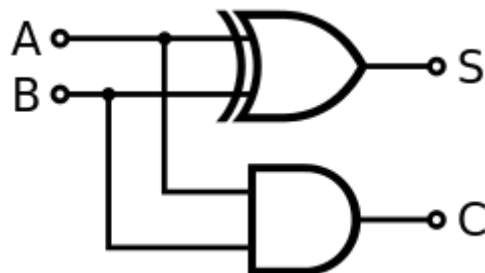
A \ B	0	1
0	0	1
1	1	0

$$S = A\bar{B} + \bar{A}B$$

Nótese que esto es equivalente a una compuerta XOR

$$S = A \oplus B$$

#### Circuito



## Sumador Completo

### Tabla de verdad

Sumador completo

$x$	$y$	$z$	$C$	$S$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

### Mapa de Karnaugh

**C**

A \ BC	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$$C = AC + AB + BC$$

Nótese que esto se puede reducir con compuertas XOR

$$C = (AB) + C(A \oplus B)$$

**S**

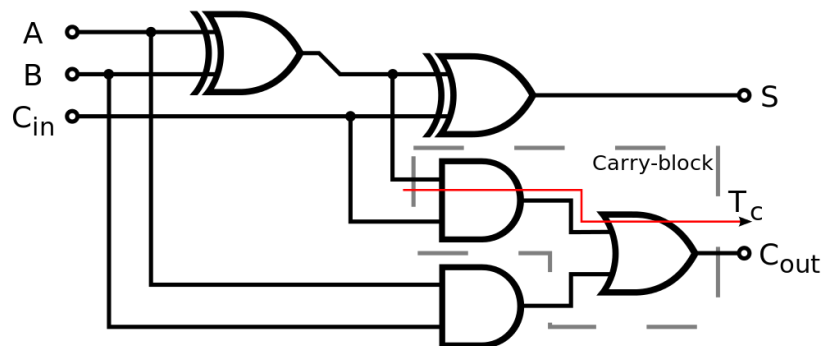
A \ BC	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$S = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + A\overline{B}C$$

Nótese que esto se puede representar con compuertas XOR

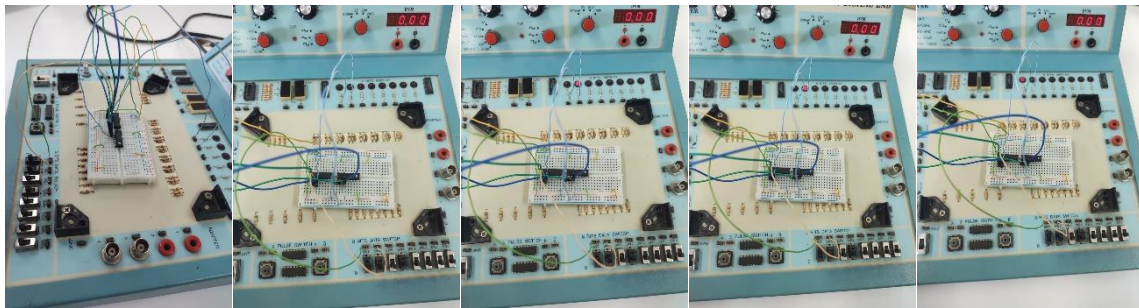
$$S = A \oplus B \oplus C$$

### Circuito



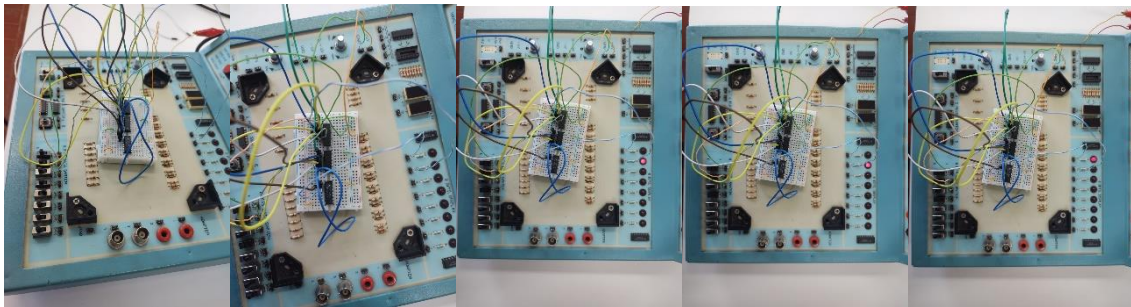
## Evidencia

### Semisumador

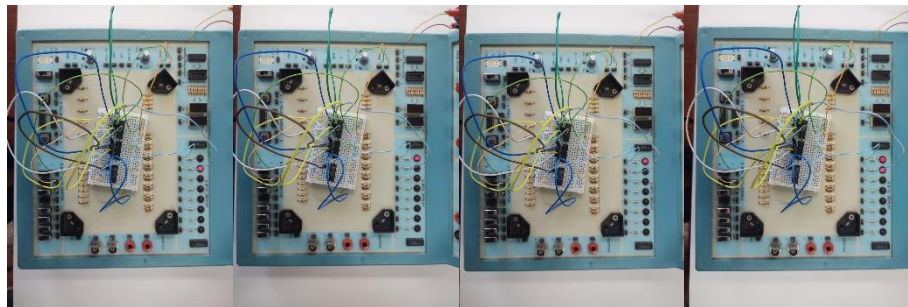


**Conexión**    Caso 00 = **00**    Caso 01 = **01**    Caso 10 = **01**    Caso 11 = **10**

### Sumador Completo



**Conexión**    Caso 000 = **00**    Caso 001 = **01**    Caso 010 = **01**    Caso 011 = **10**



Caso 100 = **01**    Caso 101 = **10**    Caso 110 = **10**    Caso 111 = **11**

## Conclusión

---

Se cumplió con el objetivo encomendado de elaborar los cálculos para la elaboración de los circuitos encomendados, mediante la metodología mostrada en las imágenes.

Se llegó a la conclusión de que el uso de los mapas de Karnaugh, tablas de verdad y álgebra de Boole son de mucha utilidad a la hora de realizar circuitos lógicos.

Con ello nos llevamos los aprendizajes del uso del material de laboratorio, así como las conexiones de este, además de los conocimientos teóricos para realizar tablas de verdad y diagramas de compuertas lógicas.