11주차 예비보고서

전공: 컴퓨터공학과 학년: 2학년 학번: 20211522 이름: 김정환

**1.**

.................

RS 플립-플롭은 R(Reset)과 S(Set)의 두 입력과 Clock Pulse(CP)가 입력으로 주어진다. 각각의 경우에 따른 값을 알아보면, R=0, S=0인 경우에는 값이 그대로이고, R=0, S=1일 때는 Set으로 입력 후의 상태가 1이 된다. R=1, S=0일 때가 Reset으로 입력 후의 값이 0이 되고, 마지막으로 R=1, S=1인 입력은 허용되지 않는 입력이다. 이를 진리표와 특성표로 나타내면 아래와 같다.

텍스트, 스크린샷, 번호, 폰트이(가) 표시된 사진

자동 생성된 설명텍스트, 스크린샷, 번호, 폰트이(가) 표시된 사진

자동 생성된 설명

또한 이를 회로도로 나타내면 아래와 같다.

도표, 라인, 스케치, 평면도이(가) 표시된 사진

자동 생성된 설명

이는 Latch 중에서 RS Latch와 구조가 유사하나 CP가 존재한다는 점에서 차이가 존재한다. 여기서 CP는 입력들이 CP가 1일 때만 유효하도록, 즉 CP가 1일 때만 동작이 이루어지도록 하게 한다.

................

**2.**

.......................

JK 플립-플롭은 이전에 나온 RS 플립-플롭에서 R=1, S=1일 때의 입력이 허용되지 않았던 점을 해결한 플립-플롭 회로이다. 이에 대한 회로도를 살펴보면 아래와 같다.

도표, 스케치, 기술 도면, 라인이(가) 표시된 사진

자동 생성된 설명

J, K, CP가 입력으로 들어오고, J=1, K=1의 입력이 들어올 때의 동작을 확인해보면, 입력 후에 값이 반대가 되도록 하는 동작이 진행되는 것을 확인할 수 있다. 이외에는 RS 플립-플롭과 동작이 같은 것을 볼 수 있다. 이를 진리표와 특성표로 나타내면 아래와 같다.

텍스트, 스크린샷, 번호, 라인이(가) 표시된 사진

자동 생성된 설명스크린샷, 번호, 라인이(가) 표시된 사진

자동 생성된 설명

.........................

**3.**

.......................

D 플립-플롭은 하나의 입력 D와 CP로 결정되는 플립-플롭 회로이다. 이는 입력 후의 상태를 입력된 D의 값과 동일하게 만드는 회로이다. 이를 특성표로 나타내면 아래와 같다.

스크린샷, 직사각형, 라인, 사각형이(가) 표시된 사진

자동 생성된 설명

또한 회로도로 나타냈을 때는

도표, 라인, 기술 도면, 평면도이(가) 표시된 사진

자동 생성된 설명

위와 같이 나타낼 수 있다. D 플립-플롭은 입력된 값을 회로를 거친 후 그대로 출력하므로 입력값을 지연시키는 효과를 가진다고도 볼 수 있다.

.........................

**4.**

.......................

T 플립-플롭은 입력이 T 하나와 CP로 이루어진 플립-플롭 회로이다. 이는 T=1일 때는 회로의 입력 후 값을 반대로 변환하고, T=0일 때는 입력 후 값을 동일하게 유지하는 회로이다. 이를 진리표와 특성표로 나타내면 아래와 같다.

스크린샷, 텍스트, 번호이(가) 표시된 사진

자동 생성된 설명텍스트, 번호, 스크린샷, 폰트이(가) 표시된 사진

자동 생성된 설명

이를 회로도로 나타내면 아래와 같다.

도표, 라인, 스케치, 평면도이(가) 표시된 사진

자동 생성된 설명

이는 JK 플립-플롭에서 두 입력 J와 K를 하나로 묶은 형태라고 볼 수도 있다.

.........................

**5.**

.......................

Latch 역시 Flip-Flop과 마찬가지로 하나의 bit를 저장하는 회로라고 할 수 있다. 가장 큰 차이점으로는 Latch에는 Clock이 존재하지 않고 Flip-Flop에는 Clock이 존재하여 Latch는 입력이 들어오면 바로 결과가 반영된다는 점에서 차이가 있다. 앞에서 나왔던 RS 플립-플롭은 CP, 즉 Clock Pulse를 제거하는 것으로 RS Latch의 형태를 갖추게 된다. 해당하는 Latch에 대해서 회로도와 진리표로 나타내면 아래와 같다.

스케치, 도표, 라인, 그림이(가) 표시된 사진

자동 생성된 설명텍스트, 스크린샷, 번호, 폰트이(가) 표시된 사진

자동 생성된 설명

이 RS Latch가 memory의 구성 요소 중에서 가장 간단한 형태라고도 할 수 있고, 위의 회로도에서 1.4는 delay를 의미하므로 결과가 반영되는 시간 차이를 나타낸다.

.........................

**6.**

.......................

Clock은 일정한 주기로 1과 0을 번갈아가며 출력한다. Clock은 2가지 종류가 있는데 0과 1이 각각 유지되는 시간이 동일한 경우와 0이 좀 더 길게 유지되는 종류가 존재한다. Clock rate는 Clock의 진동수를 의미하는 것으로, Clock rate의 역수가 Clock의 주기가 된다. 그림에서 보면

텍스트, 도표, 라인, 스크린샷이(가) 표시된 사진

자동 생성된 설명

Clock period를 확인할 수 있고 그림에 표시되어 있는 Rising edge와 Falling edge는 각각 값이 변화하는 지점에 대한 표기로 이 후 나올 Edge-Trigger에 사용된다. Clock을 통해서 회로의 동작의 타이밍을 맞추거나 속도를 조절하는 등의 역할을 수행할 수 있다.

.........................

**7.**

.......................

Edge-Trigger는 Clock의 값이 변하는 순간에만 동작하도록 하는 방식이다. 즉 위의 Clock에 첨부한 그림에서 볼 수 있는 Rising edge와 Falling edge가 있는 지점들에서 회로가 동작한다고 할 수 있다. Rising edge는 0에서 1로 변하는 지점, Falling edge는 1에서 0으로 변하는 지점을 의미한다. 보통은 Rising edge와 Falling edge 둘 중 하나의 경우만을 인식하여 동작하도록 구성한다.

스크린샷, 도표, 라인, 직사각형이(가) 표시된 사진

자동 생성된 설명

D 플립-플롭의 timing diagram인데, edge에서만 동작을 수행하는 것을 볼 수 있다. 보통 플립-플롭에서 Edge-Trigger를 많이 사용한다.

.........................

**8.**

.......................

Master-Slave는 하나의 장치가 다른 장치를 제어하도록 연결하는 구조를 의미한다. 따라서 Master인 회로에 입력이 들어오고 그 출력이 Slave 회로로 전달되어 Slave 회로의 출력이 Master 회로에 의해 결정되는 구조라고 할 수 있다. 이에 대한 대표적인 예시로 Master-Slave 플립-플롭이 존재하는데, 이를 D 플립-플롭으로 구현한 예시는 아래와 같다.

도표, 라인, 스크린샷, 그래프이(가) 표시된 사진

자동 생성된 설명

앞에 있는 D 플립-플롭에 의해 뒤에 있는 D 플립-플롭이 영향을 받는 점을 확인할 수 있다. 이는 Rising edge 시에 앞의 D 플립-플롭이, Falling edge 시에 뒤의 D 플립-플롭이 활성화되는 방식으로 구현한다.

.........................

**9.**

.......................

기타 이론으로 플립-플롭을 활용한 회로로 Counter에 대해서 찾아보았다. Counter는 말 그대로 플립-플롭들에 의해 2진수의 숫자가 1씩 증가하도록 하는 회로이다. 이는 비동기식 카운터와 동기식 카운터 2가지로 구분할 수 있는데, 우선 비동기식 카운터는 Ripple Counter라고도 한다. 블록으로 나타내면 아래와 같다.

도표, 라인, 평면도이(가) 표시된 사진

자동 생성된 설명

이는 Ripple Adder처럼 CP 값을 다음 블록에 전달하는 방식이므로 지연시간이 발생하는 특징이 존재한다.

도표, 라인, 스크린샷, 폰트이(가) 표시된 사진

자동 생성된 설명텍스트, 번호이(가) 표시된 사진

자동 생성된 설명

시간차트와 진리표는 위와 같은데 시간차트를 보면 해당 회로는 Falling edge를 활용하고 있는 점을 볼 수 있다. 다음으로 동기식 카운터는 블록으로 나타내면 아래와 같다.

도표, 평면도, 기술 도면, 라인이(가) 표시된 사진

자동 생성된 설명

이는 CP 값을 순서대로 전달하는 것이 아닌 동시에 전달함으로써 지연시간을 방지한다. 지연시간이 존재할 경우 동시에 값이 바뀌지 않아 발생하는 글리치, 즉 잠시 값이 다르게 나오는 현상이 나타날 수 있다.

.........................

출처

<https://velog.io/@seojy/%EB%94%94%EC%A7%80%ED%84%B8-%EB%85%BC%EB%A6%AC%ED%9A%8C%EB%A1%9C>

<https://blog.naver.com/asd7979/30111683929>

<https://devraphy.tistory.com/297>

<https://blog.naver.com/lagrange0115/220723457312>

<https://kangdy25.tistory.com/71#google_vignette>

<https://m.blog.naver.com/lagrange0115/220728788565>

디지털회로개론 강의자료