

座位号:

杭州电子科技大学学生考试卷 (A) 卷

考试课程	数字电路设计		考试日期	2017 年 1 月 11 日		成绩	
课程号	A0504930	教师号		任课教师姓名		张怀相 冯建文 赵辽英 章复嘉 张翔 王长军 赵备	
考生姓名		学号 (8 位)		年级		专业	

答案做在答题纸上

一、 填空题 (每空 1 分, 共 10 分)

1. $(79)_{10} = (\underline{1})_{16} = (\underline{2})_{\text{余3码}} = (\underline{3})_{\text{Gray码}}$

2. 已知 $F1 = \sum m(0,2,3)$, $F2 = \prod M(1,4,5,6,7)$, 则 $F1$ 和 $F2$ 相或的结果为 $(\underline{4})$ 。

3. 图1 (a) 所示的触发器全称是 $(\underline{5})$, 其优点是 $(\underline{6})$; 图2 (b) 所示的触发器全称是 $(\underline{7})$, 其缺陷是 $(\underline{8})$ 。

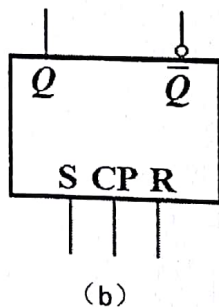
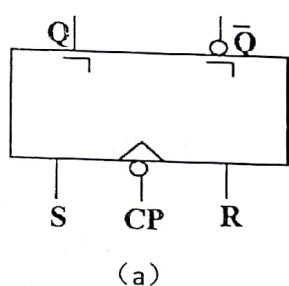


图1

4. 单稳态电路的特点是有一个 $(\underline{9})$ 状态和一个 $(\underline{10})$ 状态。

二、 (5 分) 利用公式法化简下列函数为与或表达式:

$$BC + D + \overline{D}(\overline{B} + \overline{C})(AD + B)$$

三、 (6 分) 写出 $F = BCD + (C + D)(\overline{AC} + \overline{BE})$ 的对偶函数和反演函数。

四、 (6 分) 用卡诺图化简逻辑函数, 并写出最简与或表达式。

$$F(A, B, C, D) = \sum m(1, 6, 8, 10, 12, 13) + \sum d(0, 3, 5, 14)$$

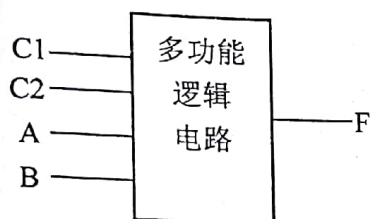
五、 (5 分) 逻辑函数 $F = (A + \overline{B})(B + \overline{C})$ 是否有竞争与冒险现象? 如果有, 请说明



在什么情况下有，并消除冒险。

六、（14分）设计一个“四舍五入”的电路，规则是：当 $0 \leq X \leq 4$ 时， $Y = X$ ；当 $5 \leq X \leq 9$ 时， $Y = X + 4$ ，且 X 是小于 10 的二进制数。试用与非门设计该电路（输入既提供原变量，也提供反变量），要求写出逻辑变量定义、真值表、化简过程，并画出电路图。

七、（15分）用 8 选 1 数据选择器和少量与非门实现一个组合逻辑电路，如图 2（a）所示。输入为：C1、C2、A、B，输出为 F，其逻辑功能如图 2（b）所示。8 选 1 数据选择器及其功能如图 2（c）、（d）所示。



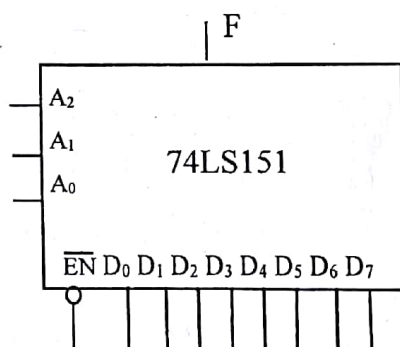
(a)

C1	C2	F
0	0	A
0	1	$A \oplus B$
1	0	AB
1	1	$A+B$

(b)

EN	A ₂	A ₁	A ₀	F
1	×	×	×	0
0	0	0	0	D ₀
0	0	0	1	D ₁
0	0	1	0	D ₂
0	0	1	1	D ₃
0	1	0	0	D ₄
0	1	0	1	D ₅
0	1	1	0	D ₆
0	1	1	1	D ₇

(c)



(d)

图 2

八、（23分）使用 JK 触发器设计一个变模计数器，控制端 $X=0$ 时，计数器的模 $M=3$ ，即为三进制计数器；控制端 $X=1$ 时，计数器的模 $M=4$ ，即为四进制计数器；电路输出 C 为进位，当即将要产生进位时， $C=1$ ，否则 $C=0$ 。

设计要求：

（1）作出原始状态图和原始状态表；（7分）

（2）列出状态转换真值表，求出方程组；（10分）



座位号:

(3) 完成设计并画出电路图。(6分)

九、(16分)分析图3所示的时序逻辑电路:

- (1) 该电路是 Mealy 型还是 Moore 型时序逻辑电路? 说明理由。(4 分)
- (2) 列出方程组, 画出状态转换真值表, 说明电路的功能。(6 分)
- (3) 设起始状态 $Q_1=Q_0=0$, 当输入序列 $X=0110011110$ 时, 电路将产生什么样的输出序列。(6 分)

