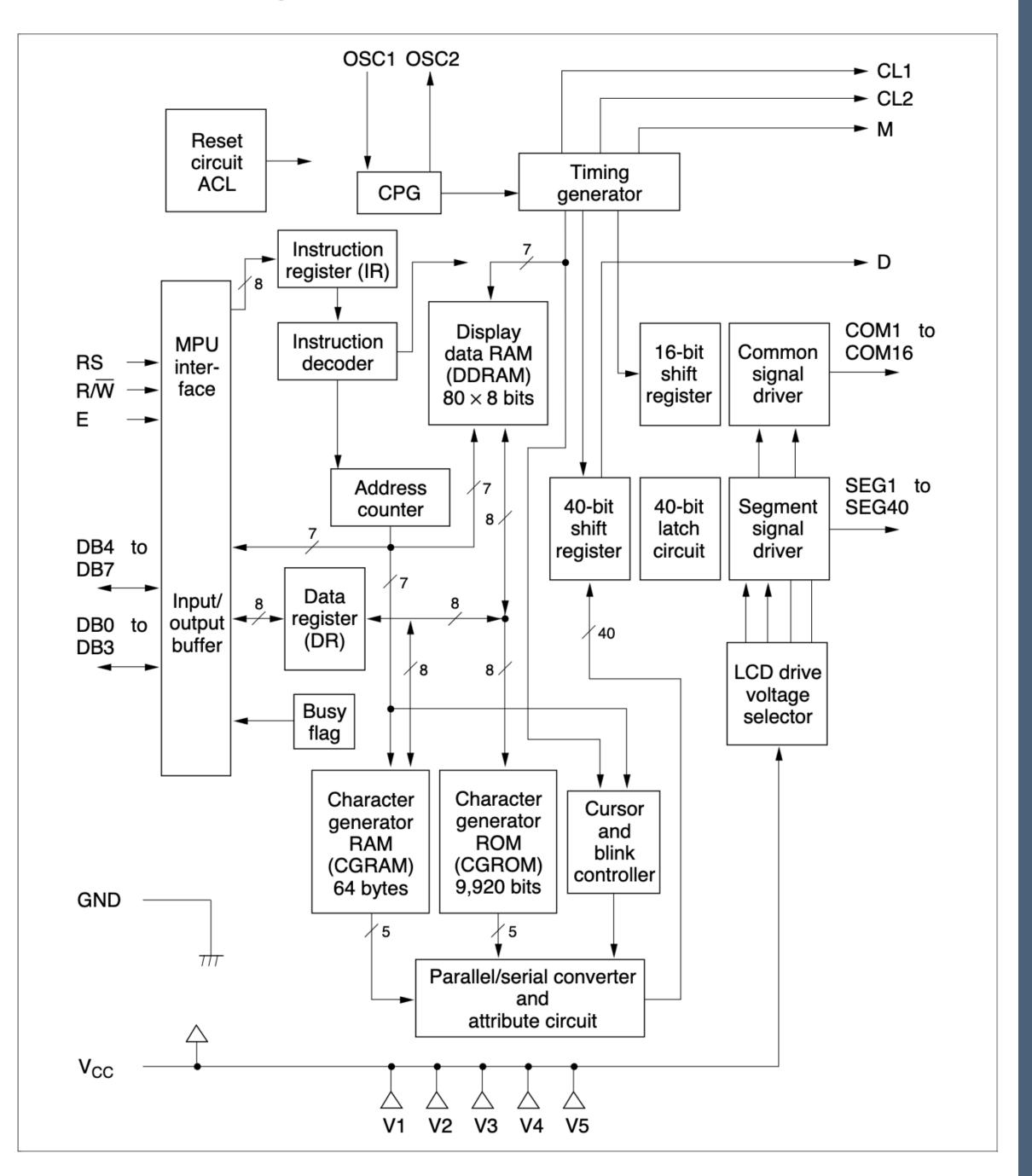
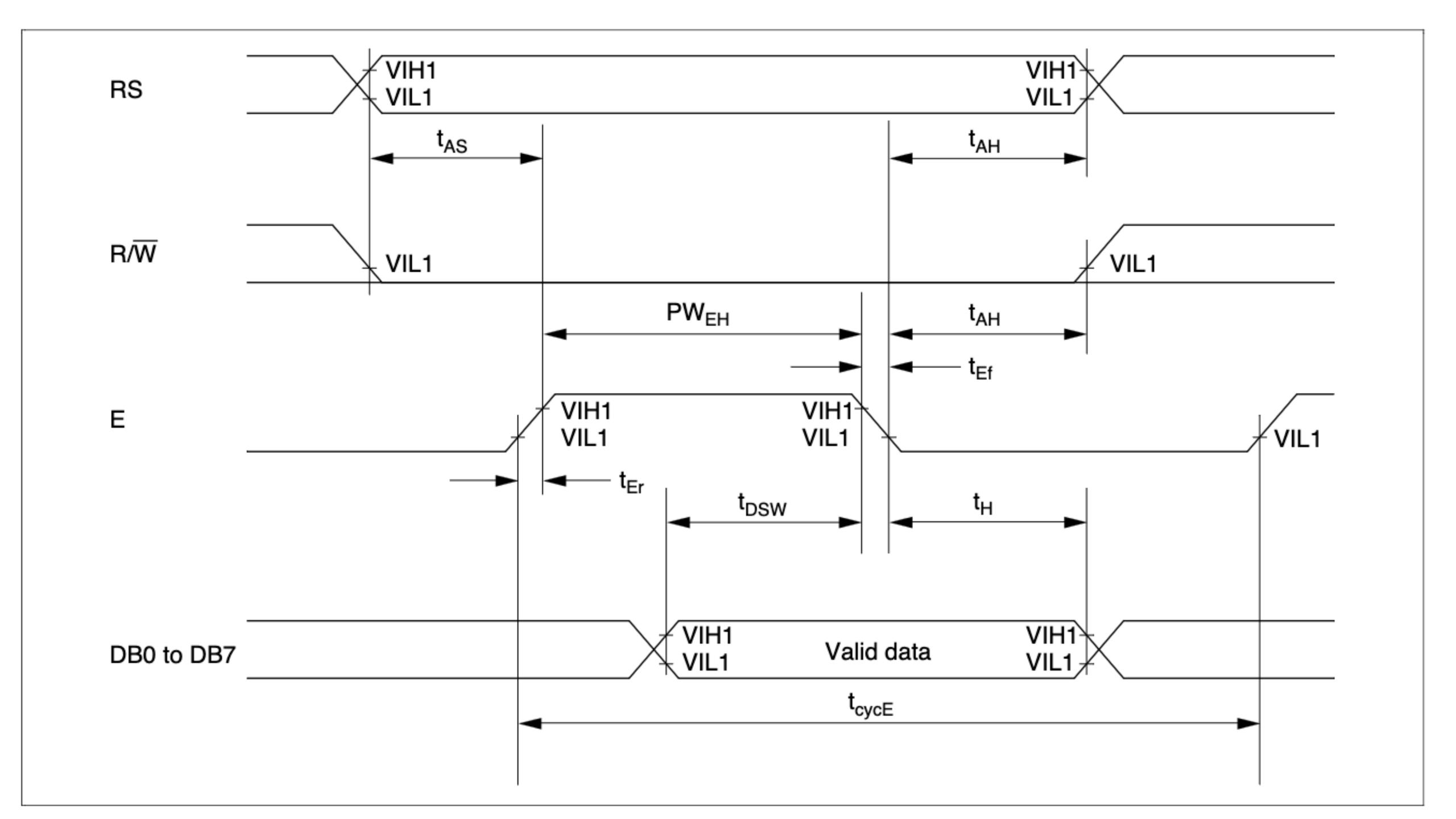
Hitachi HD44780 LCD

Hitachi HD44780 LCD-ohjain

- Maailman yleisin LCD-ohjain
- Merkistöpohjainnen
 - Tilaa kahdeksalle vapaasti määritellylle merkille
- Tarkoitettu alkujaan 8bit Motorolan prosessoreiden väylään
 - Sovittaminen Intelin väylään vaatii hieman työtä
- Omaa myös 4bit väylämoodin

HD44780U Block Diagram





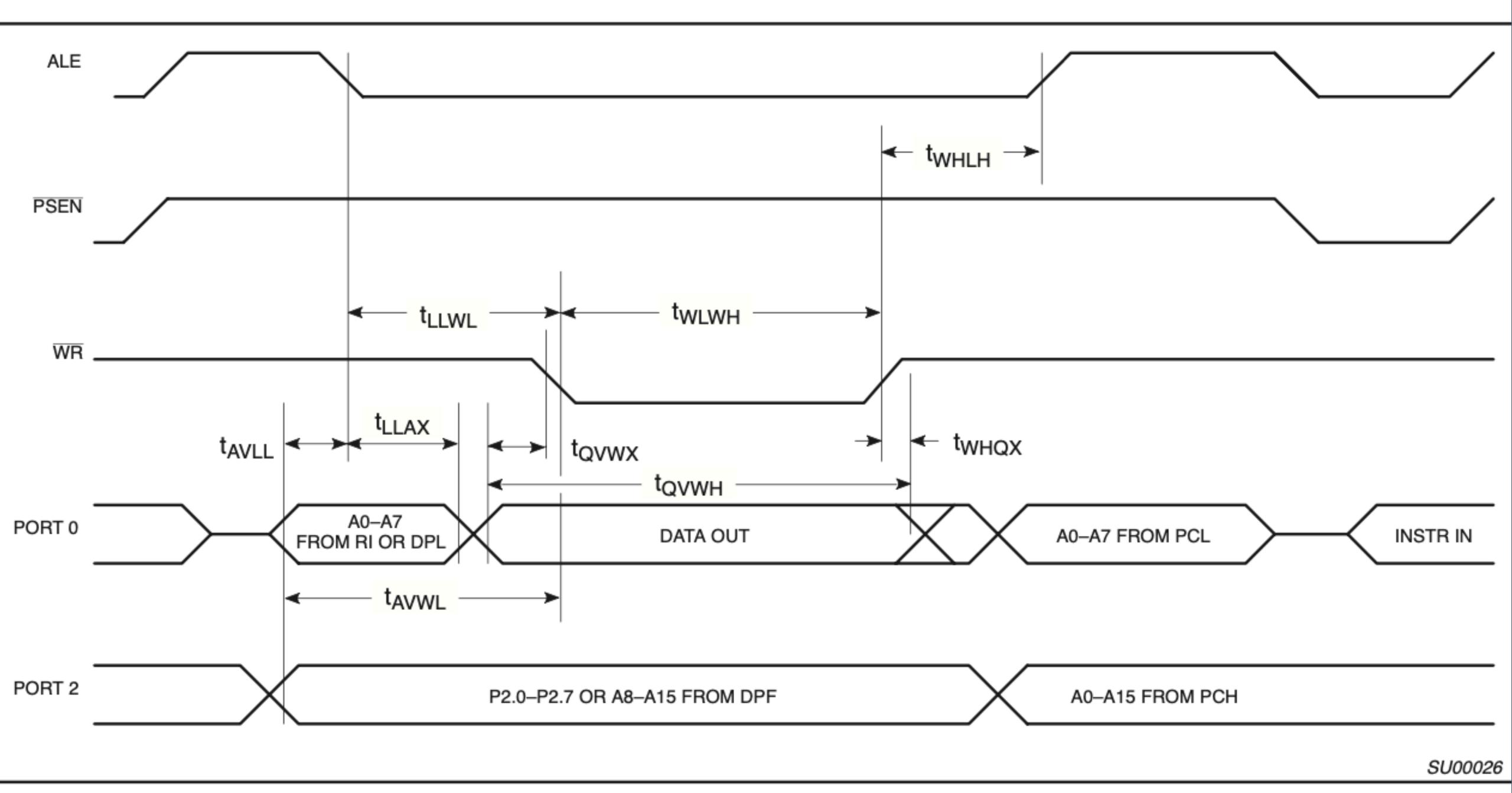
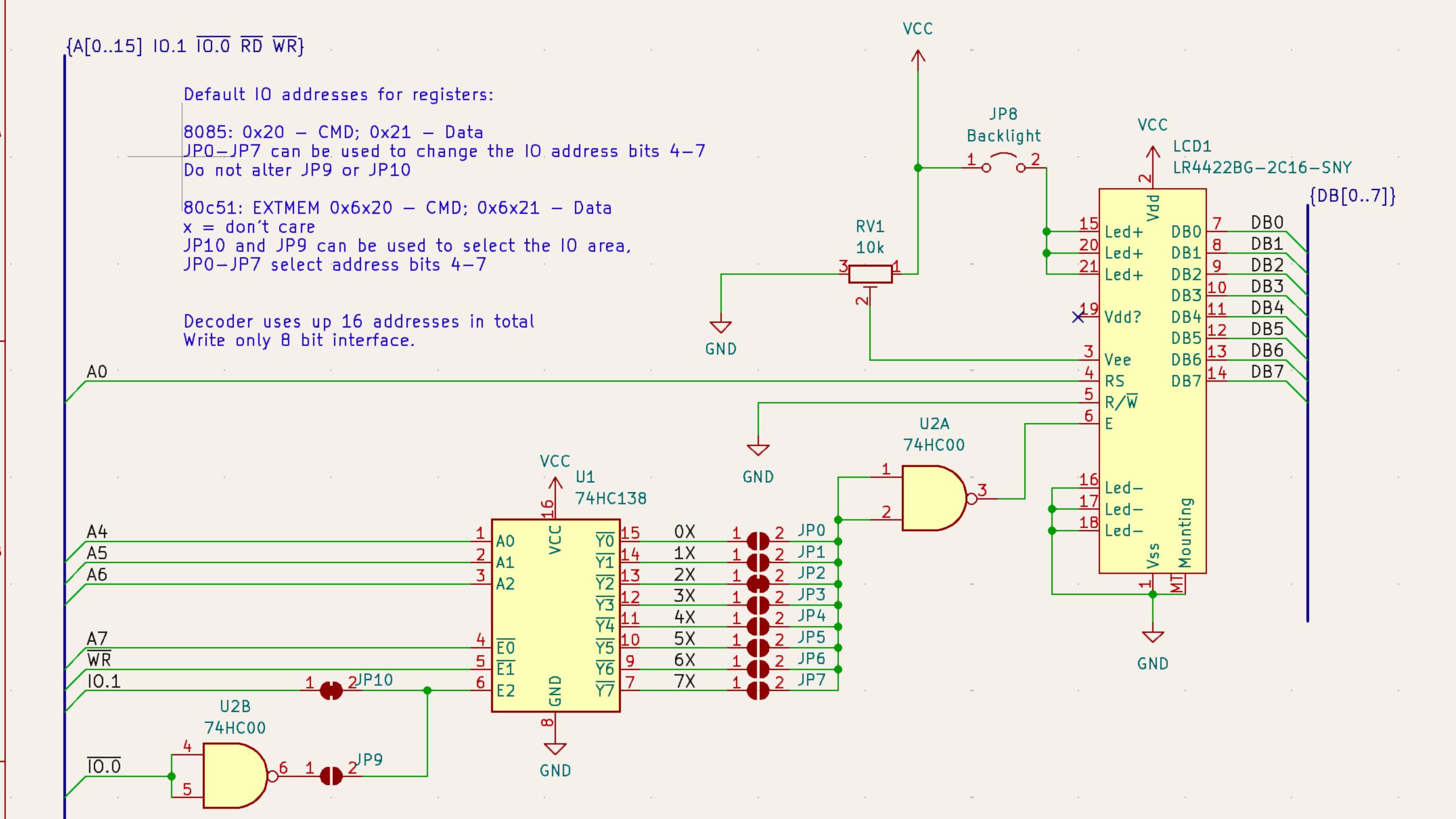


Figure 31. External Data Memory Write Cycle

Motorolan ja Intelin väylien erot

- Motorolan väylässä on yksi R/W signaali
 - Intelillä erilliset RD ja WR signaalit
- Intel asettaa osoitteen ensin, sitten RD / WR pulssin kun data on valmis
 - Motorola asettaa ensin R/W:n ja myöhemmin datan ollessa valmis osoitteen / enablen
- Näistä syistä suora sovittaminen ei onnistu, vaan täytyy kikkailla
 - Jätetään toteuttamatta näytöltä tietojen lukeminen kokonaan -> R/W:stä ei tarvitse välittää
 - Dekoodataan enable osoitteesta ja WR-signaalista



Näytön käyttö koodista

- Näyttö on muistimapattuna extmemmiin
 - Osoitteet 6x20h ja 6x21h
 - Kaikkia osoitebittejä ei dekoodata
- Näyttöön täytyy osoittaa dptr:llä koska se on extmemissä
- Näyttö täytyy alustaa ennen kuin sitä voi käyttää
- Koska tekstiinkin luultavasti täytyy osoittaa dptr:llä, niin nyt on hyvä tilaisuus tutustua myös laudalla olevan prosessorin toisen dptr:n käyttöön

Toinen DPTR

- Ei käytettävissä suoraan
- AUXR1 bitti O valitsee kumpaa DPTR:ää käytetään
- AUXR1 bitti 2 on aina 0, joten alinta bittiä on helppo muuttaa
 - INC AUXR1
- Kuten pinonkin kanssa niin tässä on helppo mennä sekaisin

Dual DPTR

The dual DPTR structure (see Figure 13) is a way by which the chip will specify the address of an external data memory location. There are two 16-bit DPTR registers that address the external memory, and a single bit called DPS = AUXR1/bit0 that allows the program code to switch between them.

New Register Name: AUXR1#

SFR Address: A2H

Reset Value: xxxx00x0B

7	6	5	4	3	2	1	0
_	_	-	LPEP	GF3	0	_	DPS

Where:

DPS = AUXR1/bit0 = Switches between DPTR0 and DPTR1.

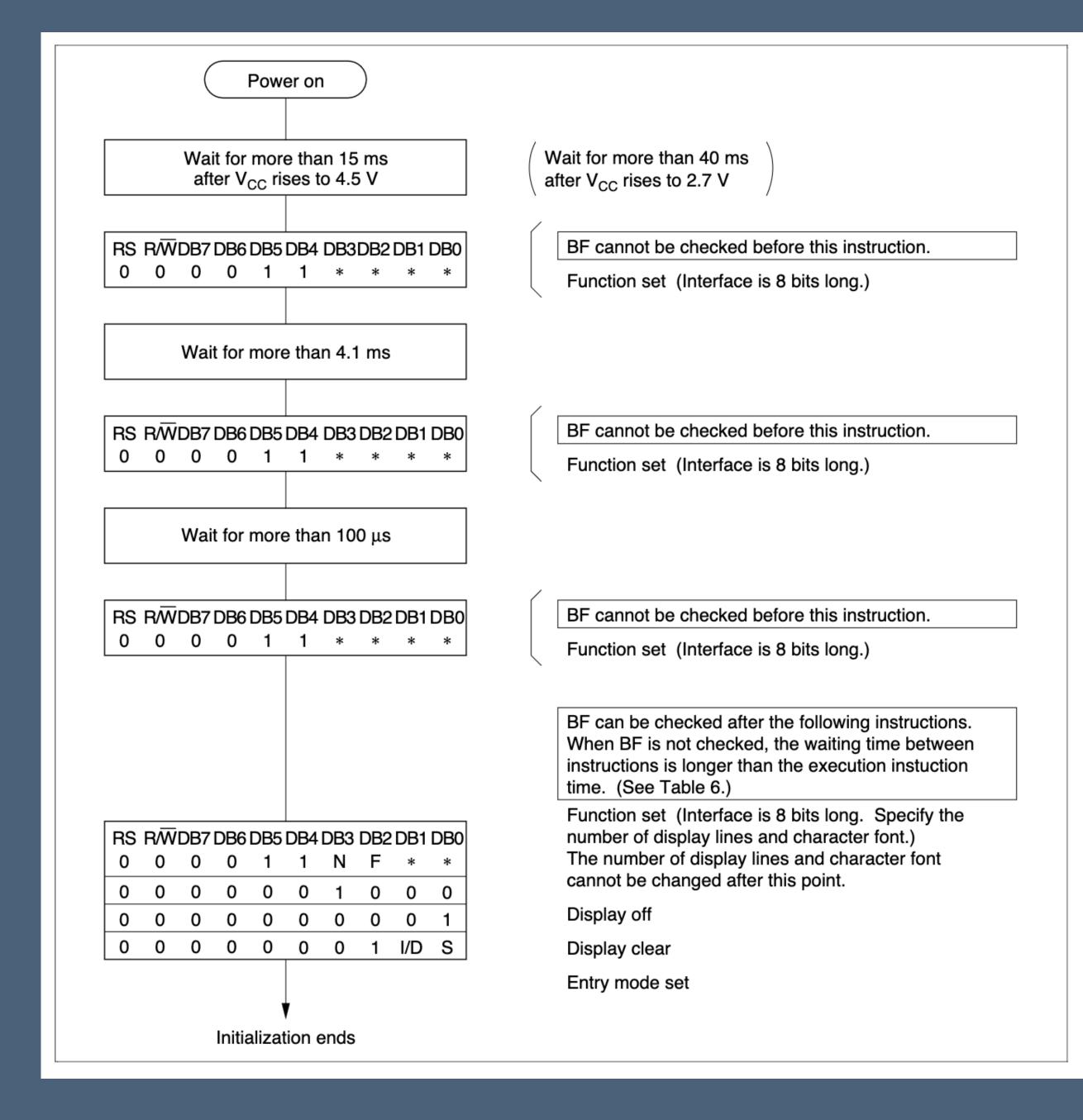
Select Reg	DPS
DPTR0	0
DPTR1	1

The DPS bit status should be saved by software when switching between DPTR0 and DPTR1.

The GF3 bit is a general purpose user-defined flag. Note that bit 2 is not writable and is always read as a zero. This allows the DPS bit to

Näytön alustus

- Alkuperäinen hitachin ohjain omaa varsin monivaiheisen alustuksen
- Meillä olevissa näytöissä on hieman uudempi ohjain...



ST706U

- Täysin hitachi yhteensopiva
- Hieman helpompi käyttää
- Alustaa itsensä tunnettuun tilaan resetissä

■ Reset Function

Initializing by Internal Reset Circuit

An internal reset circuit automatically initializes the ST7066U when the power is turned on. The following instructions are executed during the initialization. The busy flag (BF) is kept in the busy state until the initialization ends (BF = 1). The busy state lasts for 40 ms after VCC rises to 4.5 V.

- 1. Display clear
- 2. Function set:

DL = 1; 8-bit interface data

N = 0; 1-line display

F = 0; 5x8 dot character font

3. Display on/off control:

D = 0; Display off

C = 0; Cursor off

B = 0; Blinking off

4. Entry mode set:

I/D = 1; Increment by 1

S = 0; No shift

Note:

If the electrical characteristics conditions listed in the table Power Supply Conditions (Page 31) are not met, the internal reset circuit will not operate normally and will fail to initialize the ST7066U. For such a case, initialization must be performed by the MPU as explain by the following figures.

Ohjelmaan

- Tavoitteet
 - Alustetaan näyttö
 - Tulostetaan näytölle vakio-merkkijono
 - Luetaan sarjaportista merkkijono ja tulostetaan se näytölle
 - Ajan salliessa luodaan oma merkki ja ohjelmoidaan se näyttöön