UNIVERSITÉ LAVAL
Département de génie électrique et de génie informatique

GIF-10279

Circuits Logiques

Examen Partiel 1

14 octobre 1999

Durée (2 heures 50 min.): 12 h 30 à 15 h 20

Toute documentation permise

Aucune calculatrice autorisée

Note 1: • l'examen est sur 100 points,
Note 2:• lisez attentivement les questions avant d'y répondre,
Note 3:• **répondre sur le questionnaire**,
Note 4:• **veuillez déposer votre carte d'étudiant sur le coin gauche de votre table**.

Question 1 (15 points)

Effectuez les conversions suivantes:

a) $[1101011]_2$ en hexadécimal (2 pts).

b) $[101111.0111]_2$ en octal (2 pts).

c.1) $[\text{FACE.BEBE}]_{16}$ en binaire (2 pts).

c.2) $[\text{FACE.BEBE}]_{16}$ en octal (2 pts).

d) $[67.31]_8$ en décimal (2 pts).

e.1) $[727]_{10}$ en binaire (3 pts).

e.2) $[727]_{10}$ en hexadécimal (2 pts).

Question 2 (10 points)

Pour chaque paire suivante de 2 nombres (binaires signés de 8 bits), spécifiez si l'addition de ces 2 nombres donnera ou non un débordement, justifiez votre réponse.

a) 11010100 et 10101011, débordement: OUI ou NON. Entourer votre choix. (2.5 pts).

b) 10111001 et 11010110, débordement: OUI ou NON. Entourer votre choix. (2.5 pts).

c) 01011101 et 00100001, débordement: OUI ou NON. Entourer votre choix. (2.5 pts).

d) 00100110 et 01011010, débordement: OUI ou NON. Entourer votre choix. (2.5 pts).

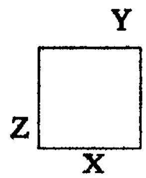
Question 3 (25 points)

Trouvez l'expression minimale SOP ou POS (une seule, à choisir judicieusement) pour l'expression suivante (10 pts). Donnez la table de vérité (5 pts), da table de Karnaugh simplifiée (5 pts) et fournissez le plan du circuit (2 couches, sans compter les inverseurs) en employant un seul type de portes (Z = MSB), 5 pts:

$$F(Z, X, Y) = \bar{X}Z + XY + X\bar{Y}Z$$

Moins 10 pts si pas circuit optimal.

Position des variables pour table de Karnaugh (0 pt si une autre distribution est employée)

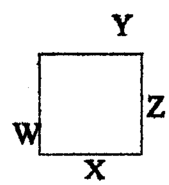


Question 4 (25 points)

Implantez l'expression suivante dans un multiplexeur 4 à 1. Employez une méthode graphique (0 pts pour l'utilisation d'une autre méthode), (W= MSB), tracez le plan du circuit.

$$F(W, Z, Y, X) = \prod(0, 1, 2, 3, 5, 7, 11, 13)$$

Position des variables pour table de Karnaugh (0 pts si une autre distribution est employée)



a) Employez les variables W et X comme variables de contrôle (11 pts).

b) Employez les variables Z et Y comme variables de contrôle (11 pts).

c) Quelle est la solution la plus simple (celle trouvée en a ou en b), justifiez (3 pts).

Question 5 (25 points)

Implantez simultanément les expressions suivantes dans un démultiplexeur 74138 en ajoutant uniquement quelques portes simples. ($F_i(Z,Y,X)$, Z = MSB):

$$F_1 = \bar{X}\bar{Y}\bar{Z} + XYZ \qquad F_2 = \bar{X}\bar{Y}Z + XY\bar{Z}$$

$$F_3 = \bar{X}Y\bar{Z} + X\bar{Y}Z \qquad F_4 = X\bar{Y}\bar{Z} + \bar{X}YZ$$

Approche (15 pts), schéma du circuit (10 pts).

Table des puissances usuelles:

Puissance \ Base	2	3	4	8	12	16
-5	0.03125	0.0041152	0.00097656	0.0000305176	0.0000040188	0.0000009537
-4	0.0625	0.0123457	0.00390625	0.0002441406	0.0000482253	0.0000152588
-3	0.125	0.037037	0.015625	0.001953125	0.000578704	0.000244141
-2	0.25	0.1111111	0.0625	0.015625	0.006944444	0.00390625
-1	0.5	0.3333333	0.25	0.125	0.083333333	0.0625
0	1	1	1	1	1	1
1	2	3	4	8	12	16
2	4	9	16	64	144	256
3	8	27	64	512	1728	4096
4	16	81	256	4096	20736	65536
5	32	243	1024	32768	248832	1048576
6	64	729	4096	262144	2985984	16777216
7	128	2187	16384	2097152	35831808	268435456
8	256	6561	65536	16777216	429981696	4294967296
9	512	19683	262144	134217728	5159780352	68719476736
10	1024	59049	1048576	1073741824	61917364224	1.09951E+12

Bon succès à toutes et à tous!

Zone de brouillon ici:

Total des points:

Q1 (sur 15)	
Q2 (sur 10)	
Q3 (sur 25)	
Q4 (sur 25)	
Q5 (sur 25)	
TOTAL (sur 100):	

SOLUTIONNAIRE

A-99 Partiel - I

Conversion

a) $0\underbrace{[110}_{6}\underbrace{1011]}_{B}{}_2 = ?_{16} \Rightarrow 6B_{Hex}$

Formons blocs de 4

b) $[\underbrace{101}_{5}\underbrace{111}_{7} . \underbrace{011}_{3}\underbrace{100}_{4}]_2 = (?)_8 \Rightarrow 57.34_8$

Formons blocs de 3

c) $[FACE.BEBE]_{16} = (?)_2 = (?)_8$

$[1111\ 1010\ 1100\ 1110.\ 1011\ 1110\ 1011\ 1110]_2$

Simplement inscrire les blocs de 4, puis reformer des blocs de 3

$\underbrace{1}\ \underbrace{111}\ \underbrace{101}\ \underbrace{011}\ \underbrace{001}\ \underbrace{110}.\ 101\ 111\ 101\ 011\ 111\ 0$

$[1\ 7\ 5\ 3\ 1\ 6\ .\ 5\ 7\ 5\ 3\ 7]_8$

d) $(67.31)_8 = (?)_{10}$

$= 6\times 8^1 + 7\times 8^0 + 3\times 8^{-1} + 1\times 8^{-2}$

$= 6\times 8 + 7 + 3\times .125 + 1\times 0.015625$

$= 48 + 7 + .375 + .015625$

$= 55.390625$

c) $(727)_{10} = (?)_2 = (?)_{16}$

Méthode divisions successives des + grande puissance de 16

$16^0 = 1$
$16^1 = 16$
$16^2 = 256$

$$\begin{array}{r|l} 727 & 256 \\ \hline -513 & 2 \\ \hline 215 & \end{array} \quad , \quad \begin{array}{r|l} 215 & 16 \\ \hline -208 & 13 \\ \hline 7 & \end{array}$$

$727 = 2 \times 256 + 13 \times 16 + 7$
$= 2 \times 16^2 + 13 \times 16^1 + 7 \times 16^0$
$= 2 \quad D \quad 7$
$\Rightarrow 2D7_{16}$

et en binaire   2   D   7
0010   1101   0111

$\Rightarrow (1011010111)_2$

bit de signe

a) 8 bits

$$
\begin{array}{r|l}
 & 1\,1\,0\,1\,0\,1\,0\,0 \\
+ & 1\,0\,1\,0\,1\,0\,1\,1 \\
\hline
\cancel{1} & 0\,1\,1\,1\,1\,1\,1\,1
\end{array}
$$

} 2 nb négatifs

} on obtient un signe + donc DÉBORDEMENT

8 bits

éliminé

(l'addition de 2 nbs négatifs doit donner 1 nb négatif

bit de signe

b)

$$
\begin{array}{r|l}
 & 1\,1\,1 \\
 & 1\,0\,1\,1\,1\,0\,0\,1 \\
+ & 1\,1\,0\,1\,0\,1\,1\,0 \\
\hline
\cancel{1} & 1\,0\,0\,0\,1\,1\,1\,1
\end{array}
$$

3 nb négatifs => PAS de DÉBORDEMENT

éliminé

8 bits

100 011 11
011 100 00
+ 1
01 1 100 01
64 32 16 1 = -113

110 101 10
001 010 01
+ 1
32 8 2
0 01 010 10 => -42

101 110 01
010 001 10
+ 1
010 001 11 => -71
64 4 2 1

-71 + -42 =

bit de signe

c)

$$
\begin{array}{r|c|l}
 & 0 & 010\ 111\ 01 \\
+ & 0 & 001\ 000\ 01 \\
\hline
 & 0 & 111\ 111\ 01
\end{array}
$$

8 bits

Tout reste positif (bitsigne nul) ⇒ PAS DÉBORDEMENT

bit de signe

d)

$$
\begin{array}{r|c|l}
 & & 1\ 1\ \ 1\ 1\ 1 \\
 & 0 & 01\ 001\ 10 \\
+ & 0 & 10\ 110\ 10 \\
\hline
 & 1 & 00\ 000\ 00
\end{array}
$$

8 bits

2 Nbs positif

1 Nb négatif

DÉBORDEMENT

TROUVer expression minimale SOP ou POS par l'expression par tables de Karnaugh et réalisez l'implantation avec 1 seul type

$$F = \bar{x}Z + xY + x\bar{Y}Z$$

$F(X,Y,Z)$ de. $Z = MSB$

1° Dressons la table de vérité

	Z	Y	X	$\bar{x}Z$	xY	$x\bar{Y}Z$	F	
0	0	0	0	0	0	0	0	$\to M_0$
1	0	0	1	0	0	0	0	$\to M_1$
2	0	1	0	0	0	0	0	$\to M_2$
3	0	1	1	0	1	0	1	
4	1	0	0	1	0	0	1	
5	1	0	1	0	0	1	1	
6	1	1	0	1	0	0	1	
7	1	1	1	0	1	0	1	

2° TdK

M_0 M_1 M_2

		X	X, Y	Y
	0^{0}	0^{1}	1^{3}	0^{2}
Z	1^{4}	1^{5}	1^{7}	1^{6}

Comme il y a "peu" de zéros, employons méthode

$POS = \prod M_i$

$M = $ Max term

$$F \overset{POS}{=} M_0 \cdot M_1 \cdot M_2$$

$$= (Z+Y+X)(Z+Y+\bar{X})(Z+\bar{Y}+X)$$

Mais on peut aussi simplifier

$$F = (Z+Y)(X+Z)$$

RAPPEL

Max term = somme qui donne zéro avec les variables telles quelles

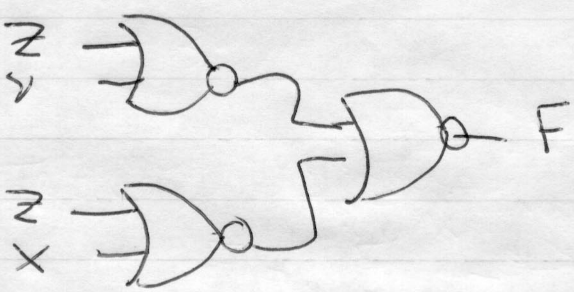
3° On veut 1 seul type de portes

avec méthode POS, on peut transformer en NOR

$$F = (Z+Y)(Z+X) = \overline{\overline{(Z+Y)(Z+X)}}$$

de Morgan → $$= \overline{\overline{(Z+Y)} + \overline{(Z+X)}}$$

en NORs



solution en NOR
un seul type de portes

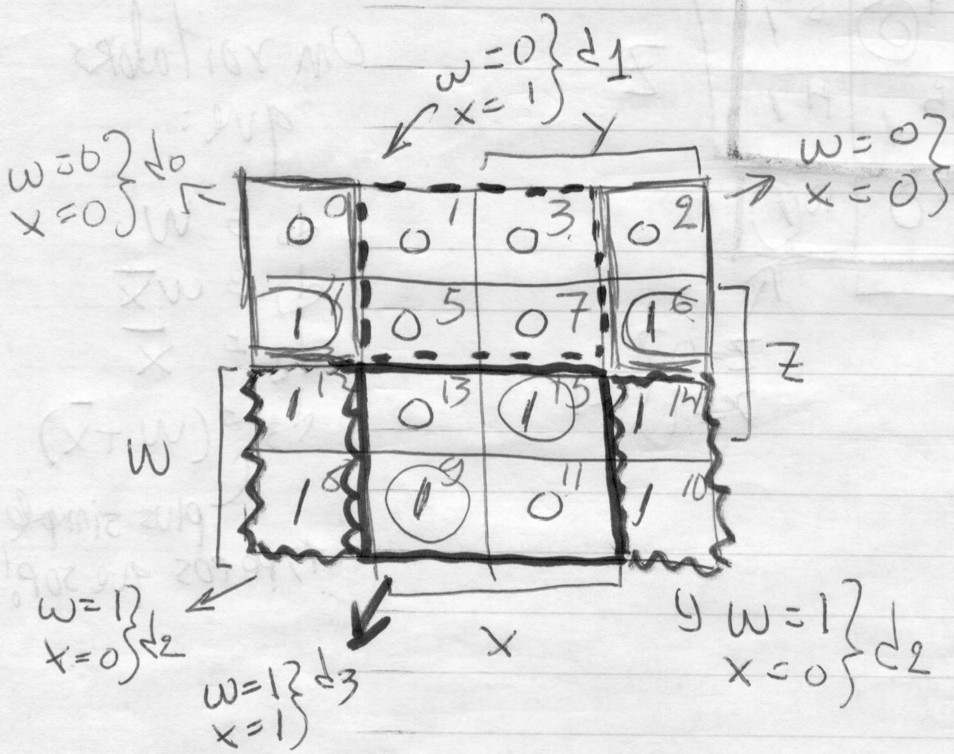
coût : 3 portes à 2 entrées

(méthode graphique seulement)

Implantez F dans un multiplexeur 4 à 1
a) avec w et x comme variables de contrôle

$$F = \prod(w, z, y, x)(0, 1, 2, 3, 5, 7, 11, 13)$$

a) Redivisons la t d K selon les variables w et x



On met des zéros dans les MAX termes fournis, des 1 ailleurs

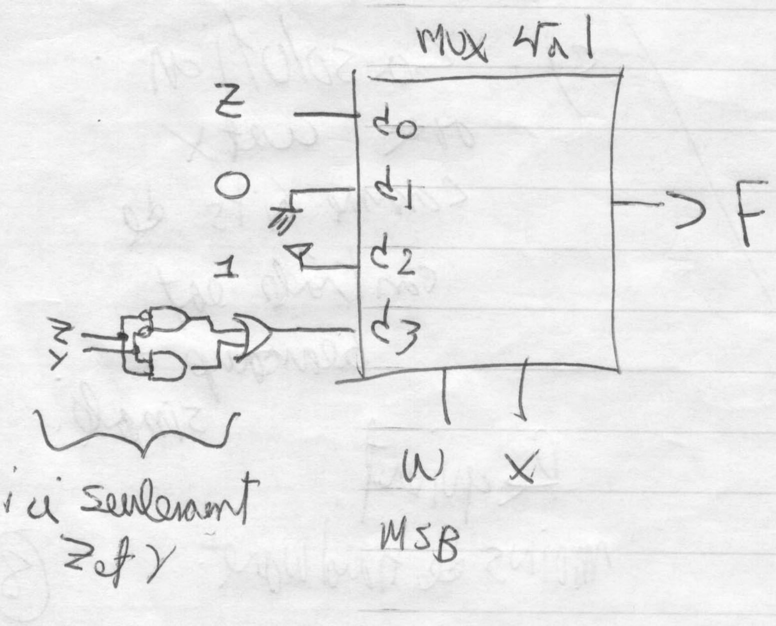
On a alors que

$d_0 = z$

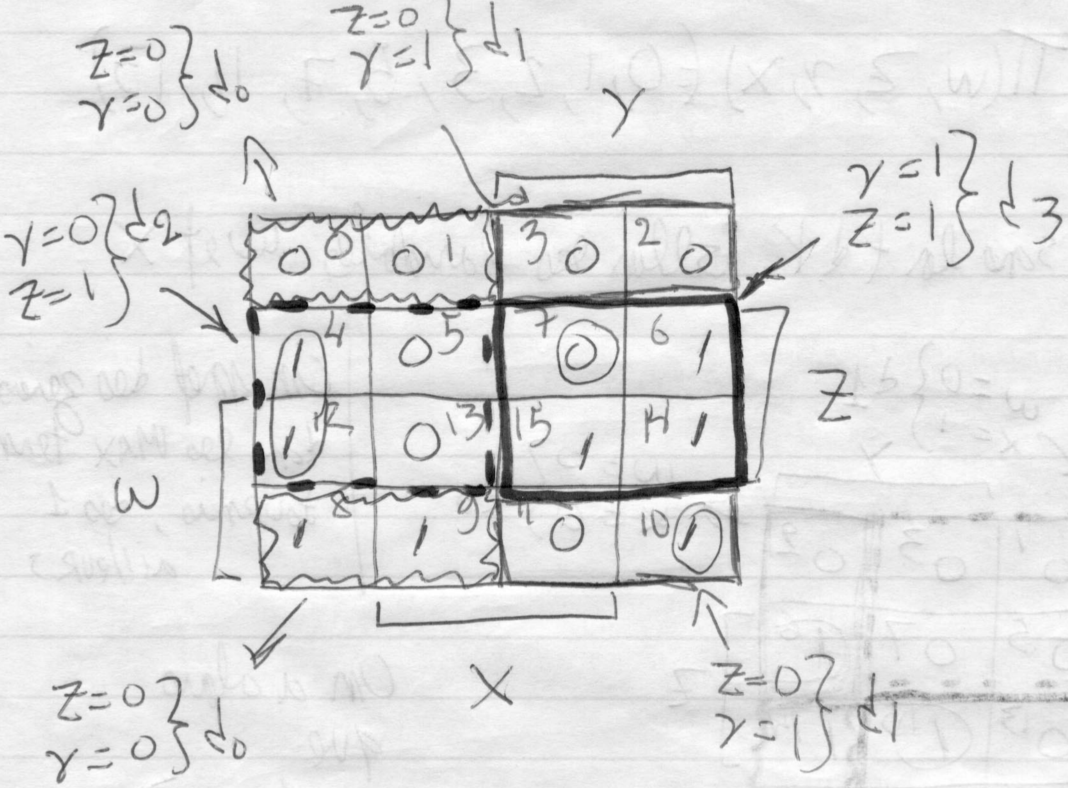
$d_1 = 0$

$d_2 = 1$

$d_3 = zy + \bar{z}\bar{y}$



b) Re divisons la table selon Z et Y



On voit alors que:

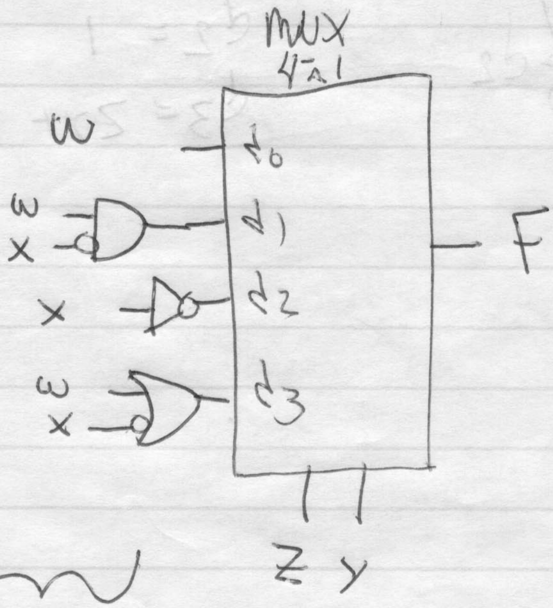
$d_0 = W$

$d_1 = W\bar{X}$

$d_2 = \bar{X}$

$d_3 = (W + \bar{X})$

plus simple type POS que SOP!!!...



ici seulement W et X

c) La solution avec W et X comme bits de contrôle est beaucoup + simple.

Requiert moins de hardware.

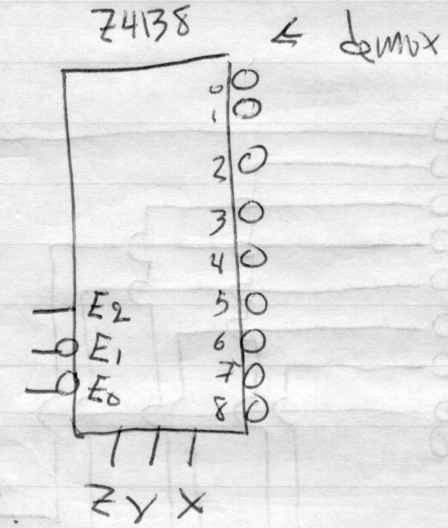
Q5

Implantez les fcts suivantes simultanément dans un ~~décodeur~~ 74138 et ~~une~~ quelques portes simples :

$F(Z,Y,X)$; $Z = MSB$

$$F_1 = \bar{X}\bar{Y}\bar{Z} + XYZ \quad , \quad F_2 = \bar{X}\bar{Y}Z + XY\bar{Z}$$

$$F_3 = \bar{X}Y\bar{Z} + X\bar{Y}Z \quad , \quad F_3 = X\bar{Y}\bar{Z} + \bar{X}YZ$$



En termes de minterms:

$$F_1 = m_0 + m_7 \quad , \quad F_2 = m_4 + m_3$$

$$F_3 = m_2 + m_5 \quad , \quad F_4 = m_1 + m_6$$

Donc on voit tout de suite qu'il suffit d'associer 2 à 2 les sorties appropriées du 74138 pour réaliser les 4 fonctions

Ne pas oublier d'activer le chip avec $E_0 = E_1 = 0$ et $E_2 = 1$

Circuit Final :