

## AC - B2.2 Mem. virtual



Anónimo



Arquitectura de Computadores



2º Grado en Ingeniería Informática - Tecnologías  
Informáticas



Escuela Técnica Superior de Ingeniería Informática  
Universidad de Sevilla



**Descarga la APP de Wuolah.**  
Ya disponible para el móvil y la tablet.



# Estudiar sin publi es posible.

Compra Wuolah Coins y que nada te distraiga durante el estudio.



⑨

	TLB											
	V0		V1		V2							
	V	D	Etag.	MMP	V	D	Etag.	MMP	V	D	Etag.	MMP
C0	1	0	1	0xA5								
C1	1	0	0	0xA2								

TP(0)

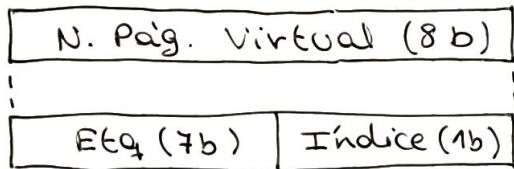
	V	D	MMP	MMS
E0	1	0	0xA4	0xF0
E1	1	0	0xA1	0xF1
E2	0	0		0xF2
E3	1	0	0xA3	0xF3

TP(1)

	V	D	MMP	MMS
E0	0	0		0xE0
E1	1	0	0xA2	0xE1
E2	0	0	0xA5	0xE2
E3	0	0		0xE3

Proc. Dir. Vir. Cjto. TLB A/F TLB Entrada TP A/F TP

0	0x01003	1	A	1	-	
0	0x00000	0	F	0	F	①
0	0x03100	1	F	3	A	②
1	0x01002	1	F	1	A	③
1	0x02FFF	0	F	2	F	④



TLB de 2 conjuntos → 1b para el índice de conj.

- ① Se asigna el MMP 0xA4 y se actualiza el TP y TLB.
- ② Se actualiza la TLB.
- ③ Proceso diferente → Se borra la TLB. Se actualiza TLB.
- ④ Igual que ① pero con 0xA5



WUOLAH

(10)

	TLB											
	V0		V1		V2							
	V	D	Etag	MMP	V	D	Etag	MMP	V	D	Etag	MMP
C0	1	0	2	0xA2	0				0			
C1	1	0	0	0xAS	0				0			

TP (0)

	V	D	MMP	MMS
E0	1	0	0xA1	0xF0
E1	1	0	0xA4	0xF1
E2	0	0		0xF2
E3	1	0	0xA3	0xF3

TP (1)

	V	D	MMP	MMS
E0	0	0		0xE0
E1	0	0	0xA5	0xE1
E2	1	0	0xA2	0xE2
E3	0	0		0xE3

P	Dir. V	Cjto. TLB	A/F TLB	Entrada TP	A/F TP
---	--------	-----------	---------	------------	--------

0	0x00100	1	F	1	F
0	0x0000A	0	A	0	-
0	0x00310	1	F	3	A
1	0x00102	1	F	1	F
1	0x002FF	0	F	2	A

→ Se le asigna un MMP y se actualizan las tablas.  
 → Cambio de proceso, se borra la TLB.

NPV (12b)

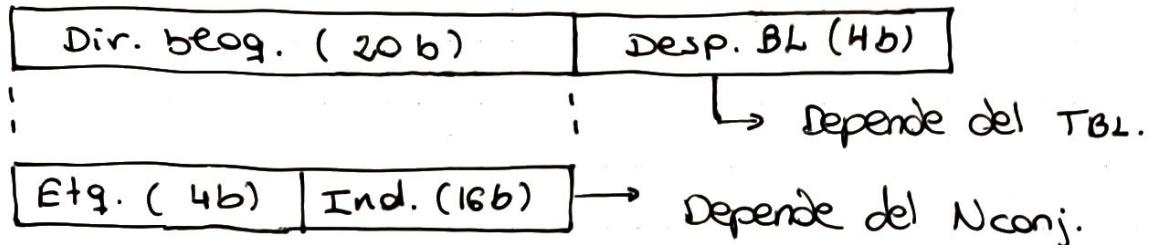
→ Sirve para acceder a TP.

Etag. (11b) | Ind. (1b)

Sirve para acceder a TLB.  
 TLB de 2 conj → 1b para el acceso.

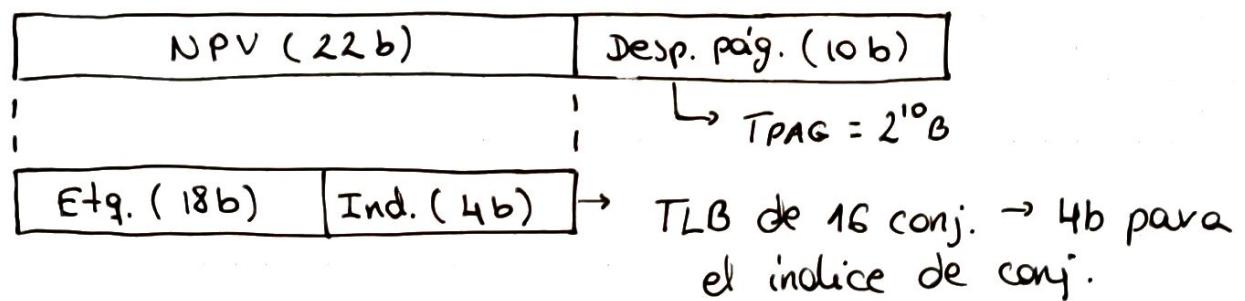
- 11
- Bus de direcciones de 30 b.
  - TP de hasta  $2^{22}$  entradas  $\rightarrow$  NPV de 22 b.
  - MC UNIFICADA de  $2^{20}$  B, mapeado directo
  - $T_{BL} = 16B = 2^4B$  •  $N_L = \overleftarrow{N_{conj}} = T_{MC} / T_{BL} = 2^{16} = 65536$  líneas.

a) Dirección física:



Aunque la CPU pueda direccionar 30 bits, se nos indica que la etiqueta de la MC es de 4 b  $\rightarrow$   
 $\rightarrow$  La dir. física se limita a 24 bits  $\rightarrow$   
 $\rightarrow$  ¿ $T_{NPV} = 2^{24}$  B?

Si nos fijamos en el apartado b vemos que la dir. virtual consta de  $8 \cdot 4 = 32$  b. Dirección virtual:



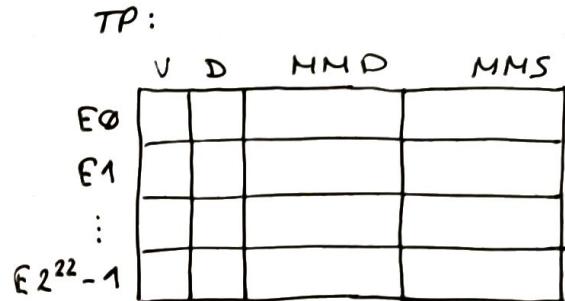
TLB :

Vía 0				Vía 1			
V	D	Etag.	MMP	V	D	Etag.	MMP
C0							
C1							
⋮							
C15							

$$\begin{aligned} N_C &= 16 \\ N_L &= 32 \\ N_V &= 2 \end{aligned}$$

# Estudiar sin publi es posible.

Compra Wuolah Coins y que nada te distraiga durante el estudio.



b) Dir. Vir.      Ubc.      A/F      Ubc.      A/F/X      Ubc.      Dir. f. MP      Ubc.      A/F

Dir. Vir.	Ubc.	A/F	Ubc.	A/F/X	Dir. f. MP	Ubc.	A/F
TLB	TLB	TP	TP	TP	NC	NC	NC
0x12345C78	CS	F	E298261	F	0x2AE78	L10983	F
0x12345CC8	CS	A	"	X	0x2AEC8	L10988	F
0x12345C7A	CS	A	"	X	0x2AE7A	L10983	A
0x12345F7A	CS	A	"	X	0x2AF74	L10999	F

Todos los accesos se realizan a la misma PV (diferentes desplazamientos). Tras el primer acceso se asigna un MMP a la PV y se actualizan todas las tablas. El MMP asignado será 0x0...0AB.

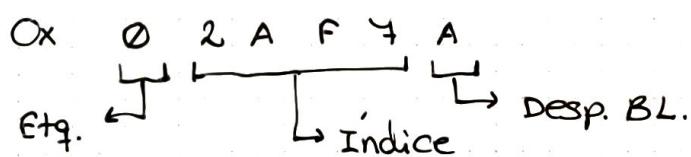
① Para hallar la DFMP concatenamos el MMP con el desp. de pág. :  $0x\underline{0...0AB} + 0b10 + 0x78 = 0x2AE78$

Sabemos que DF posee 24b.

$$② 0xAB + 0b10 + 0xC8 = 0x2AEC8$$

$$③ 0xAB + 0b10 + 0x7A = 0x2AE7A$$

$$④ 0xAB + 0b11 + 0x7A = \underline{\underline{0x2AF7A}}$$



- (12)
- Procesador de 32b  $\rightarrow$  Bus de datos de 4B = TPAL.
  - $T_{MC} = 2^{14} B$       •  $T_{BL} = 4 \text{TPAL} = 16B$
  - $N_{CMC} = T_{MC} / T_{BL} = 2^{10} = 1024$  conj. =  $N_{L_{MC}}$  (Map. dir.).
  - $T_{PAG} = 256 B = 2^8 B$       •  $T_{MV} = 2^{32} B$       •  $T_{MS} = 2^{26} B$ .
  - $N_{LTB} = 8$  líneas  $\rightarrow N_{C_{LTB}} = 4$  conj.      •  $T_{MP} = 2^{24} B$ .

a)

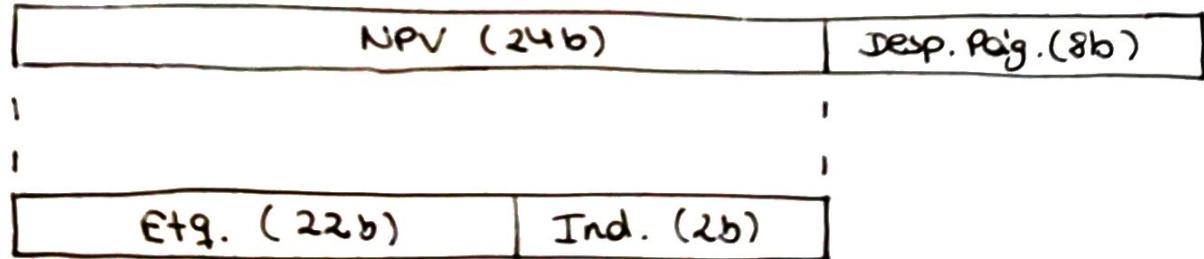
TLB :							
Vía 0				Vía 1			
V	D	E+q.	MMP	V	D	E+q.	MMP
C0							
C1							
C2							
C3							

Suponemos que cada TP cuenta con  $T_{MV}/T_{PAG} = 2^{24}$  entradas.

	V	D	MMP	MMS
E0				
E1				
⋮				
$E2^{24}-1$				

$T_{MV} = 2^{32} B \rightarrow 32b$  de  
 dir. virtual.  
 $T_{PAG} = 2^8 B \rightarrow 8b$  de  
 despl. de página.  
 $N_{C_{LTB}} = 4 \rightarrow 2b$  de  
 índice de conj.

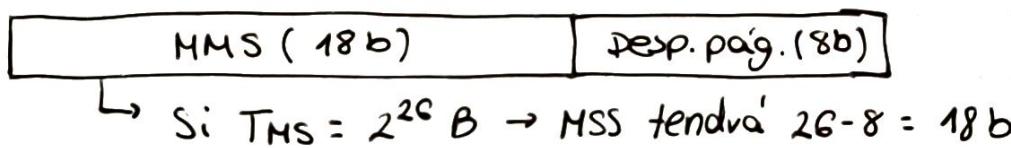
La dir. virtual será:



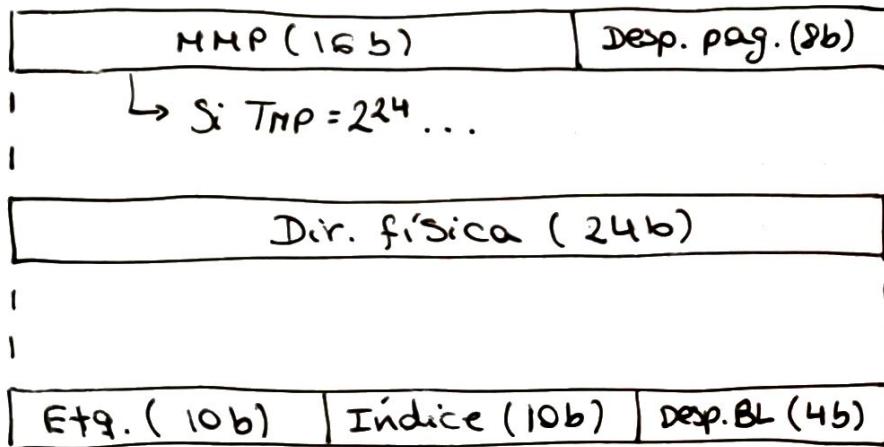
La dirección utilizada para el acceso a la TLRB es la NPV: se comprueba si el bit V del conjunto indicado por el índice es 1.

- En caso de ser 1, si la etq. coincide, se toma la dir. del MMP.
- En caso contrario se accede a la TP.  
En la TP, si el bit V de la entrada señalada por el NPV es 1, se toma la dir. MMP; en caso contrario, se toma la dir. MMS.

Si contamos con el MSS, debemos de asignar un MMP a la página a la que apunta:



Si contamos con el MMP, podemos concatenarle el desp. paǵ. y así hallar la DF de MP:



# Estudiar sin publi es posible.

Compra Wuolah Coins y que nada te distraiga durante el estudio.



b)

Dir. vir.	NPV	A/F TLB	A/F TP	HMP	DF MP	
0x00200	0x002	F	F	0x3	0x300	①
0x00600	0x006	F	F	0x4	0x400	②
0x00E00	0x00E	F	F	0x5	0x500	③
0x0020C	0x002	F	A	0x3	0x30C	④

- c) ① • TLB : C2 → Se actualiza con 0x3 →  
     • TP : E2 → Accede a 0xA00 en NS y actualiza la MP asignando el HMP 0x3 a esta pág.  
 ② • TLB : C2 → Se actualiza en otra vía que ①.  
     • TP : E6 → Accede a 0xB00 en NS...  
 ③ • TLB : C2 → Sustituye entrada de ①.  
     • TP : C14 → Accede a 0xC00 en NS...  
 ④ Su entrada en TLB se ha reemplazado, pero el HMP se encuentra en la TP.

Paso de dibujar más tablas.

- d) No es posible de realizar teniendo una TLB de 2 vías. El mínimo nº de pág. a los que debemos de acceder para que no se haga uso de la TLB (y así se acceda a TP, siendo su HR ≠ 1) es 3. Con 3 págs. podemos conseguir un HR min =  $= 3/8 = 0.375$  y, ya que  $(3/8) \cdot 4 > 1$ , no nos vale. Para nº de páginas > 3 el HR sigue siendo demasiado alto.

Para 2 páginas solo se accede 2 veces a TP y ambas son fallos → HR = 1. Para poder realizar el ej. la TLB debe de ser de 1 vía, o debemos de considerar un acceso con acierto a TLB como un acceso a TP. En ese caso:  $0x200 \rightarrow 0x300 \rightarrow 0x210 \rightarrow 0x310 \rightarrow 0x220 \rightarrow \dots \rightarrow 0x330$

