

AC - B2.1 Mem. caché



Anónimo



Arquitectura de Computadores



2º Grado en Ingeniería Informática - Tecnologías Informáticas



Escuela Técnica Superior de Ingeniería Informática
Universidad de Sevilla



Descarga la APP de Wuolah.
Ya disponible para el móvil y la tablet.



Estudiar sin publi es posible.

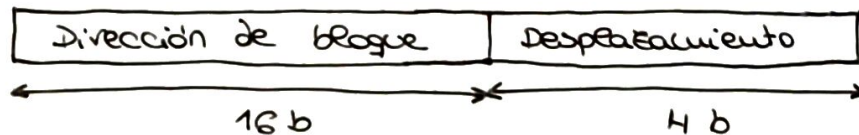
Compra Wuolah Coins y que nada te distraiga durante el estudio.



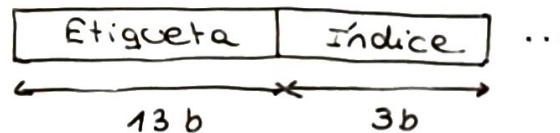
BOLETÍN MEM. CACHE (EJ. GLOBALES).

- (27) a) • $T_{maxMP} = 1MB = 2^{20}B \rightarrow 20 \text{ bits de bus de dir.}$
• $T_{MC} = 128B = 2^7B$
• $T_{BL} = 16B = 2^4B \rightarrow 4 \text{ b para desp. de bloque.}$
• $N_L = T_{MC} / T_{BL} = 2^3 = 8 \text{ líneas} \rightarrow 3 \text{ bits para el índice de conjunto (map. dir.} \rightarrow N_L = N_c).$

Dirección de MP:



Dirección de MC:



Resto que la MC implementa CB-WA, contará con un bit dirty D.

La estructura de la MC será:

| | V | D | Etiqueta | Datos |
|----|---|---|----------|-------|
| L0 | | | | |
| L1 | | | | |
| L2 | | | | |
| L3 | | | | |
| L4 | | | | |
| L5 | | | | |
| L6 | | | | |
| L7 | | | | |

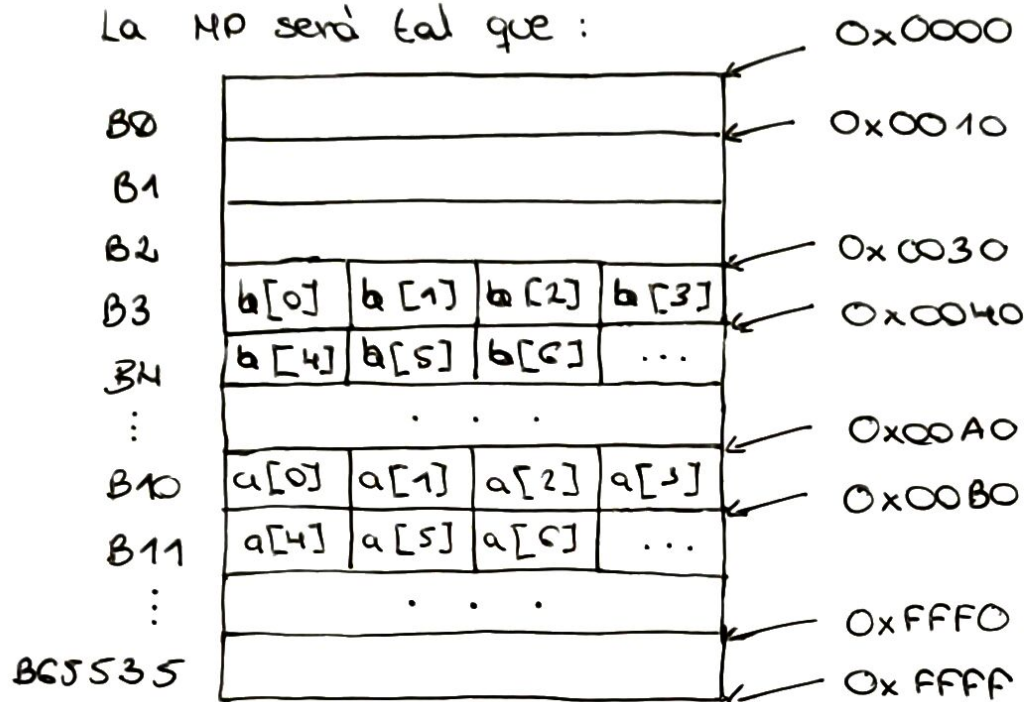


WUOLAH

b) 1 iut equivale a una palabra. \rightarrow CPU de 32 b \rightarrow palabras de 4 B \rightarrow Cada iut posee 4 B \rightarrow En cada bloque de la MP se almacenarán 4 iuts.

TPAL = 4 B.

La MP será tal que :



c)

| Vector | Pos | L / E | Dir. fis. (hex) | Bloq. MP | Lin. MC | A / F MC |
|--------|-----|-------|-----------------|----------|---------|----------|
| b | 0 | L | 0x00030 | 3 | 3 | Ffave. |
| a | 6 | E | 0x000A0 | 11 | 3 | Ffave. |
| b | 1 | L | 0x00034 | 3 | 3 | Fconf. |
| a | 5 | E | 0x000A4 | 11 | 3 | " |
| b | 2 | L | 0x00038 | 3 | 3 | " |
| a | 4 | E | 0x000A8 | 11 | 3 | " |
| b | 3 | L | 0x0003C | 3 | 3 | " |
| a | 3 | E | 0x000AC | 10 | 2 | Ffave. |
| b | 4 | L | 0x00040 | 4 | 4 | Ffave. |
| a | 2 | E | 0x000B0 | 10 | 2 | A |
| b | 5 | L | 0x00044 | 4 | 4 | A |

| | | | | | | |
|---|---|---|---------|----|---|---|
| a | 1 | E | 0x000B4 | 10 | 2 | A |
| b | 6 | L | 0x00048 | 4 | 4 | A |
| a | 0 | E | 0x000B8 | 10 | 2 | A |

14 accesos : 5 A , 4 Ffore y 5 Fconf.

Se accede a MC

Se accede a MP y se transf. el blog.
(también se accede a MC).

$$d) \text{ Tiempo total de accesos} = \underbrace{14 \cdot 3ns}_{\text{Accesos MC}} + \underbrace{9 \cdot (25ns + 4 \text{ pal.} \cdot 1ns/\text{pal})}_{\text{Acceso MP Transf.}} = 303 ns.$$

$$\text{Tiempo medio} = 303 / n^{\circ} \text{ de accesos} = 303 / 14 = 21'643 ns.$$

e) Si la caché fuera WT-NWA los accesos a "b" en [1,2,3] pasarían a ser aciertos; los accesos a todos los "a", sin embargo, pasarían a ser fallos en escritura: se accede a MC y se ve que el bloque no se encuentra ahí, a continuación se procede actualizarlo en MP (supondré que esto supone únicamente un acceso a MP). Tendremos, por tanto:

14 accesos : 5 A , 2 Ffore. y 7 Fescritura.

$$\text{Total de accesos} = 14 \cdot 3ns + 2 \cdot (25ns + 4 \text{ pal.} \cdot 1ns/\text{pal}) + 7 \cdot 25ns = 275 ns.$$

$$Ffd = 9 \text{ fallos} / 14 \text{ accesos} = 0'643 \rightarrow 64'3 \% \text{ de miss rate.}$$

$$Ffe = " \rightarrow \text{Miss rate igual pero tiempo de acceso mejor.}$$

Estudiar sin publi es posible.

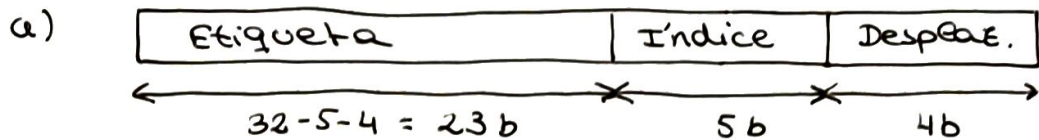
Compra Wuolah Coins y que nada te distraiga durante el estudio.



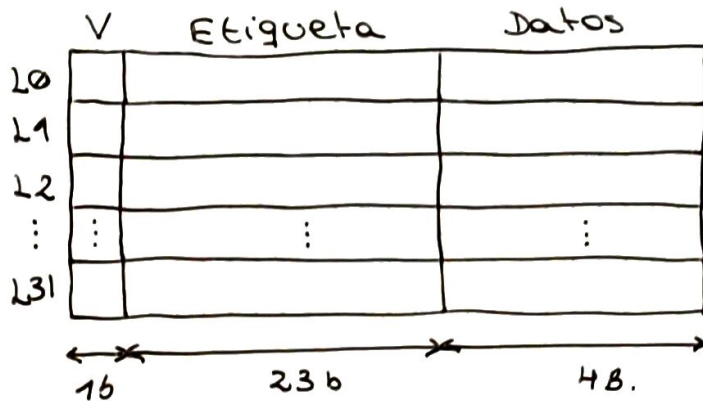
②⑧ • Campo. de 32b $\rightarrow T_{PAL} = 4B$.

$$\left. \begin{array}{l} T_{MC} = 512B = 2^9B \\ T_{BL} = 16B = 2^4B \end{array} \right\} N_L = T_{MC} / T_{BL} = 2^5 = 32 \text{ líneas.}$$

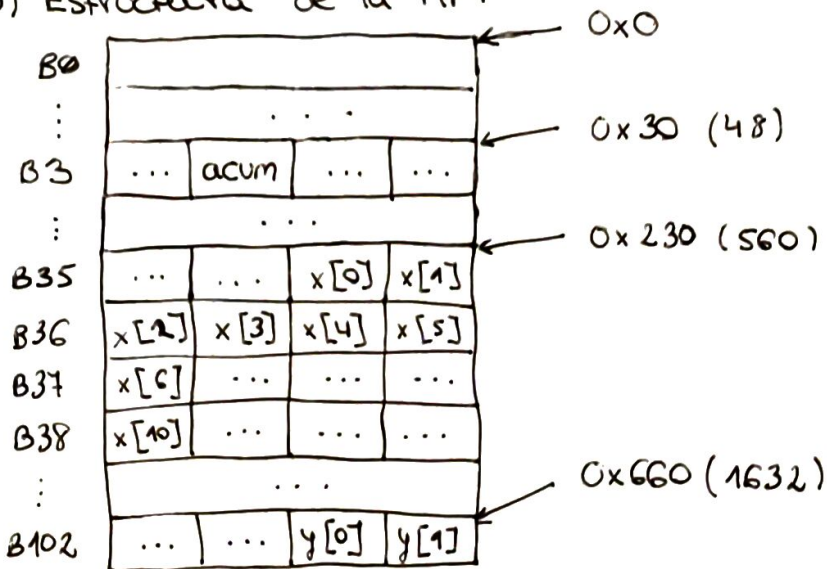
Resto que no se nos indica inf. acerca del bus de dir., supondremos que es igual al bus de datos: 32b.



Estructura de la cache:



b) Estructura de la MP:



WUOLAH

| | | | | |
|------|-------|-----|-----|-----|
| B103 | y[2] | ... | ... | ... |
| B104 | y[6] | ... | ... | ... |
| B105 | y[10] | ... | ... | ... |
| ⋮ | | | | |
| B N | | | | |

Puesto que estamos ante una política de escritura NWA, *accum* no será llevado a caché cada vez que escribamos en él.

c)

| Línea de la caché | Bloques de MP |
|-------------------|---|
| 3 | 35 |
| 4 | 36 |
| 5 | 37 |
| 6 | 102 38 102 38 102 ... |
| 7 | 103 |
| 8 | 104 |
| 9 | 105 |

d)

| Var. | Dir. blog. | Línea | A / F | Blog. sust. |
|-------|------------|-------|------------|-------------|
| y[0] | 0x66 | 6 | Fconf. | 38 |
| x[0] | 0x23 | 3 | A | - |
| accum | 0x3 | 3 | Fescritura | - |
| y[2] | 0x67 | 4 | A | - |
| x[2] | 0x24 | 4 | A | - |
| accum | 0x3 | 3 | Fescrit. | - |
| y[4] | 0x67 | 7 | A | - |
| x[4] | 0x24 | 4 | A | - |
| accum | 0x3 | 3 | Fesc. | - |
| y[6] | 0x68 | 8 | A | - |
| x[6] | 0x25 | 5 | A | - |
| accum | 0x3 | 3 | Fesc | - |

| | | | | |
|--------|-------------------|---|-------|-----|
| y [8] | 0x68 0 | 8 | A | — |
| x [8] | 0x25 0 | 5 | A | — |
| accum | 0x3 0 | 3 | Fesc | — |
| y [10] | 0x69 0 | 9 | A | — |
| x [10] | 0x26 0 | 6 | Fconf | 102 |
| accum | 0x3 0 | 3 | Fesc | — |
| y [12] | 0x69 0 | 9 | A | — |
| x [12] | 0x26 0 | 6 | A | — |
| accum | 0x3 0 | 3 | Fesc | — |

c) Los Fescritura no deberían de ser Fforeasos?

- e)
- Se realizan $3 \cdot 7 \cdot 4 = 84$ accesos a MC.
 - En $1/3$ de los accesos se produce un fallo de escritura y hay que acceder a MP y escribir un bloque (16 B).
 - Si se producen fallos de lectura se accede a MP y seleen 16 B.

En total ocurren: 28 de escritura, 14 fallos de lectura (8 fallos foreasos y 6 fallos por conf.) y 42 aciertos.

$$T_{\text{total de accesos}} = 84 \cdot 2ns + (28 + 14) \cdot (20_{ns} + 5ns/B \cdot 16B) = 4368ns$$

$$T_{\text{por acceso}} = 4368ns / 84 \text{ accesos} = 52ns.$$

f) La caché ya se ha visto en el apartado c.
Con esa caché únicamente se producirán Ffore.

$$ff = \frac{4 \text{ fallos}}{84 \text{ accesos}} = 0'107 \rightarrow 10'7\%$$