ESTRUCTURA DE COMPUTADORES

10 de enero de 2024

APELLIDOS:	NOMBRE:

Normas: Escribe los apellidos y el nombre en cada hoja de examen y en cada hoja adicional que utilices. Es posible escribir la respuesta en la misma hoja de cada ejercicio, pero si utilizas hojas adicionales no mezcles en la misma hoja respuestas de ejercicios diferentes: se entregará cada ejercicio por separado. La respuesta a los ejercicios debe estar escrita con bolígrafo. Está permitido el uso de calculadora aunque no es necesaria.

[0.75p] 1. M1 y M2 son dos máquinas con el mismo repertorio de instrucciones y el mismo compilador. Hay 4 clases de instrucciones (A, B, C y D) dentro del repertorio de instrucciones. M1 tiene una frecuencia de reloj de 500 MHz y M2 tiene una frecuencia de reloj de 750 MHz. El número medio de ciclos por instrucción para cada tipo de instrucción es el siguiente

Tipo de instrucción	CPI M1	CPI M2
A	1	2
В	2	2
С	3	4
D	4	4

(a) Si el número de instrucciones ejecutado en cierto programa se divide equitativamente entre los tipos de instrucciones, ¿cuánto más rápida es M2 respecto a M1?

Tiempo
$$M1 = \frac{N \times CPI_{M1}}{F1} = N \times \frac{1 + 2 + 3 + 4}{4} \times \frac{1}{500 \times 10^6} = N \times 5 \text{ ns}$$

Tiempo
$$M2 = \frac{N \times CPI_{M2}}{F2} = N \times \frac{2+2+4+4}{4} \times \frac{1}{750 \times 10^6} = N \times 4 \text{ ns}$$

La máquina M2 es $(5 \times N)/(4 \times N) = 1.25$ veces más rápida.

(b) ¿A qué frecuencia de reloj tendría M1 el mismo rendimiento que M2?

$$\frac{N \times CPI_{M1}}{F1} = \frac{N \times CPI_{M2}}{F2}$$

$$\frac{2.5}{F1} = \frac{3}{750 \times 10^6} \Rightarrow F1 = \frac{2.5}{3} \times 750 \times 10^6 = 625 MHz$$

APELLIDOS:	NOMBRE:
AI DUDIDOS,	1\O\VIDIU:

[2p] 2. Considera un computador con un sistema de memoria virtual paginado, una TLB de 8 entradas y una única caché de 2 KiB (2¹¹ bytes) asociativa por conjuntos de 4 vías con un tamaño de línea de 16 bytes. El tamaño del espacio virtual es de 512 MiB (2²⁹ bytes) y el tamaño de página es 256 bytes (2⁸ bytes). Cada entrada de la tabla de páginas ocupa 2 bytes, y contiene un bit de residencia seguido del número de página física. No tiene bits de control adicionales.

Contesta razonadamente las siguientes cuestiones:

(a) **0.2p** Determina el tamaño de la memoria principal.

En la tabla de páginas cada entrada tiene 2 bytes, de los cuales 15 bits son el número de PF. Entonces la memoria principal tiene 2^{15} páginas de 256 bytes cada una: $2^{15} \times 2^8 = 2^{23}$ B = 8 MiB

(b) **0.3p** Razona, a partir del tamaño de la tabla de páginas, si sería posible que el sistema utilizase traducción directa en un único nivel.

El espacio virtual tiene $2^{29}/2^8=2^{21}$ páginas virtuales. La tabla de páginas ocuparía $2^{21}\times 2=2^{22}$ bytes, es decir, la mitad de la memoria física disponible, lo cual, aunque es posible, no es práctico ya que el sistema sólo permitiría ejecutar 2 procesos simultáneamente y no quedaría memoria física disponible para sus datos.

(c) **0.3p** Determina si es posible que la caché tenga índices virtuales y etiquetas físicas (VIPT). En caso negativo, indica qué tamaño, asociatividad o tamaño de línea debería tener la caché para que fuese así.

La caché tiene $2^{11-4-2} = 32$ conjuntos, por lo que el índice (5 bits) y el desplazamiento (4 bits) ocupan más que el desplazamiento de página (8 bits). Es necesario o bien reducir el tamaño de la caché a la mitad o duplicar la asociatividad para reducir el índice en 1 bit. El tamaño de línea no afecta.

(d) **0.4p** Cada tabla de páginas ocupa exactamente 1 página física. Calcula cuántas entradas tiene cada tabla de páginas y en cuántos niveles se realiza el proceso de traducción.

Cada tabla tiene $2^8/2 = 2^7$ entradas. La memoria virtual tiene $2^{29}/2^8 = 2^{21}$ páginas. Como el número de página virtual tiene 21 bits, el proceso de traducción se realiza en 21/7 = 3 niveles.

(e) **0.3p** En la traducción de la dirección virtual 0x116453C, la entrada correspondiente de la tabla de páginas de último nivel (la última tabla consultada antes de terminar el proceso) contiene el valor 0xFF45. Calcula la dirección física resultante.

De los 16 bits de la entrada, el bit de residencia tiene valor 1, y a continuación la página física: 0x7F45. La dirección física es por tanto 0x7F453C.

(f) **0.3p** En la traducción anterior, si la tabla de páginas de último nivel reside en la página física 0x4130, calcula la dirección de la entrada que debe ser consultada.

 $0x116453C \rightarrow PV3 = 0x45$ (últimos 7 bits antes del desplazamiento). El registro base de la tabla es $RBTP_3 = 0x413000$. $Dir = 0x413000 + 0x45 \times 2 = 0x41308A$.

(g) **0.2p** Tras esa traducción, indica qué información se almacenará en la TLB.

Se guardará el par PV-PF: 0x11645 - 0x7F45.

	APELLIDOS:	NOMBRE:
0.5]	5] 3. Marca con una × la única respuesta correcta e vale 0.1 y cada respuesta incorrecta resta	- , -
	(a) ¿Cuál de las siguientes afirmaciones describ	e mejor un array de discos (RAID)?
	☐ Es un sistema de almacenamiento que eficiencia.	utiliza una única unidad de disco para mayor
	☐ Es un tipo de disco óptico utilizado prir dia.	ncipalmente para almacenar archivos multime-
	⊠ Es un método para combinar múltiples o la redundancia y/o el rendimiento.	liscos en un solo volumen con el fin de mejorar
	(b) ¿Cuál de las siguientes afirmaciones describ	e mejor el concepto de RAID 5?
	□ Utiliza una técnica de duplicación de da	atos para mejorar la redundancia.
	☐ Distribuye tiras de paridad a lo largo botella.	de todos los discos para eliminar cuellos de
	\Box Emplea paridad y otro ECC para recup	erarse de dos fallos de disco simultáneos.
	(c) ¿Qué tipo de dispositivos de almacenamie namiento secundario de un sistema?	nto se consideran como opciones de almace-
	\boxtimes Discos duros (HDD) y unidades de esta	do sólido (SSD).
	\square Memoria caché y registros de la CPU.	
	\square Memoria RAM y ROM.	
	(d) ¿Cuál es el nivel de RAID que permite recu	aperarse de dos fallos de disco simultáneos?
	\square RAID 0.	
	\boxtimes RAID 6.	
	\square RAID 5.	
	(e) ¿Cuál de las siguientes ventajas de los disco los discos duros de almacenamiento magnét	• • • • • • • • • •

 \boxtimes Menor coste por GByte.

 \square Mayor velocidad de transferencia.

 \Box Mayor fiabilidad.

- Un sistema de memoria y de bus que soportan el acceso a bloques de 64 palabras de 64 bits cada una.
- Un bus síncrono de 128 bits a 4 GHz, en el que tanto una transferencia de 128 bits como el envío de una dirección de memoria requieren 1 ciclo de reloj.
- En una transacción el tiempo de acceso a memoria para las 8 primeras palabras es de 10 ns, mientras que para cada grupo adicional de 8 palabras es de 2 ns.
- Las transferencias por el bus y los accesos a memoria pueden solaparse. Se supone que no hay ciclos de espera entre transacciones.

Calcula la latencia y el ancho de banda para la lectura de 1024 palabras.

$$T_{ciclo} = \frac{1}{f} = \frac{1}{4GHz} = \frac{1}{4}10^{-9} \ s = 0.25 \ ns$$

El sistema soporta bloques de 64 palabras. Por tanto, para transferir 1024 palabras, se requieren 1024 p / (64 p/transacción) = 16 transacciones.

Para leer las 64 palabras de 1 transacción necesitamos:

- 1 ciclo para enviar la dirección.
- Un tiempo de acceso a memoria de 10 $ns/(0.25 \ ns/ciclo) = 40 \ ciclos$ para leer las 8 primeras palabras.
- 4 ciclos para enviar los datos del grupo de 8 palabras leído (el bus es de 128 bits, por lo que enviamos 2 palabras por ciclo), que se solapa con el tiempo de acceso del siguiente grupo de 8 palabras que sería 2 ns/(0.25 ns/ciclo) = 8 ciclos
 - Como cada uno de estos grupos está formado por 8 palabras, necesitamos repetir 8
 veces para transferir las 64 palabras que forman 1 transacción.

Por tanto, para la lectura de las 64 palabras de 1 transacción necesitamos $1+40+7\times8+4=101$ ciclos/transacción

La latencia para la lectura de 1024 palabras será 16 $transacciones \times 101$ $ciclos/tr \times 0.25$ ns/ciclo = 404 ns

Y el ancho de banda será (1024 palabras × 8 B/palabra)/(404 × 10⁻⁹ s) = 20.28 × 10⁹ B/s = 22.28 GB/s