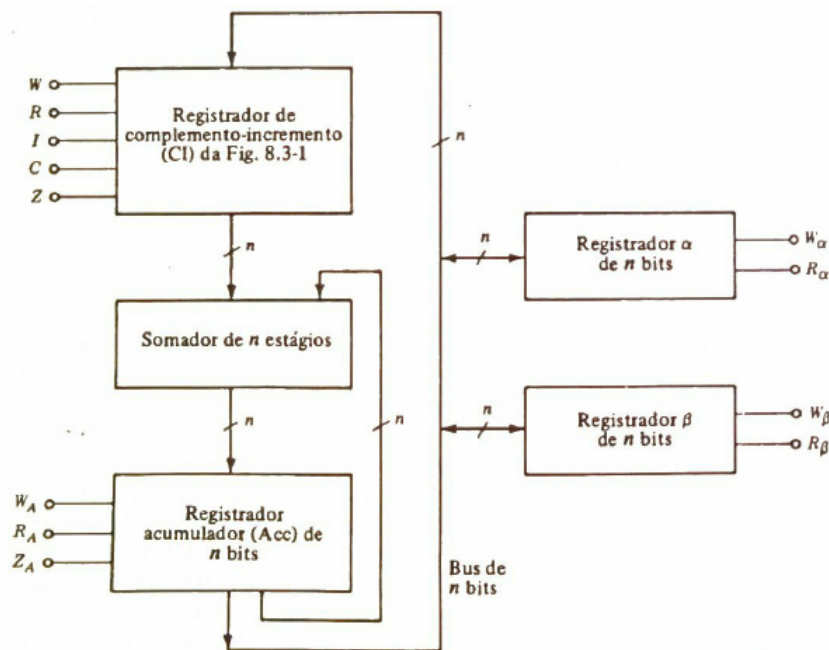


Universidade Federal do Vale do São Francisco  
Eletrônica Digital II – Rodrigo Ramos  
Prova 2 – 07.08.2019

1. (3,0) Suponha que está disponível a arquitetura apresentada na figura além de uma entrada extra de controle digital  $C'$ . Projete um CONTROLADOR REGISTRADOR DE DESLOCAMENTOS, usando APENAS 5 FFs tipo  $D$  e alguma lógica adicional, que realize a operação  $2\alpha$ , se  $C = 1$ , ou  $2\beta$ , se  $C = 0$ . O resultado deve permanecer no acumulador. Não é necessário inserir o dispositivo de partida.



2. (2,0) No computador simplificado descrito no capítulo 8, não há uma entrada de controle para zerar o registrador acumulador. Escreva um programa usando os códigos desta arquitetura para zerar o conteúdo do acumulador.
3. (2,0) Escrever um programa em *assembly* (da arquitetura do capítulo 9) que substitui um número armazenado na posição 0x20 de memória pelo seu negativo.
4. (3,0) Escrever um programa em *assembly* (da arquitetura do capítulo 9) que verifique se um número na posição 0x30 da memória é par. Em caso positivo, o número deve ser incrementado e o resultado salvo na posição 0x31. Caso seja ímpar, deve-se multiplicá-lo por 3 e salvar o resultado na posição 0x32 da memória.