

# 哈爾濱Z紫大學 远程教育学院

# 第10章 MCS-51的I/O口扩展



# I/O扩展主要内容



- I/O扩展的概述
- 可编程I/O芯片8255A的扩展
- 可编程I/O芯片8155H的扩展
- 采用74系列芯片进行简单的并口扩展电路

# 提高:

- 利用串口对并行口的扩展
- 计数器芯片8253的扩展及应用

# 10.1 I/O扩展概述



I/O (输入/输出)接口是MCS-51与外设交换数字信息的桥梁。

1/0扩展也属于系统扩展的一部分。

真正用作I/0口线的只有P1口的8位I/0线和P3口的某些位线。

在多数应用系统中,MCS-51单片机都需要外扩I/0接口电路。

# I/O接口的功能



# 1/0接口电路具有以下功能:

1. 实现和不同外设的速度匹配

大多数的外设的速度很慢,无法和µs量级的单片机速度相比。

单片机只有在确认外设已为数据传送做好准备的前提下才能进行I/0操作。

想知道外设是否准备好,需I/0接口电路与外设之间传送状态信息。

# 2. 输出数据锁存

由于单片机工作速度快,数据在数据总线上保留的时间十分短暂,无法满足慢速外设的数据接收。I/0电路应具有数据锁存器,以保证接收设备接收。

# 3. 输入数据三态缓冲

单片机具有多个输入设备时,使得数据总线上面可能"挂"有多个数据源,为不发生冲突,只允许当前正在进行数据传送的数据源使用数据总线,其余的应处于隔离状态。

# 1/0端口的编址

- 首先清楚I/0接口(Interface)和I/0端口 (Port)的概念。
  - I/O端口: 简称I/O口,指具有端口地址的寄存器或缓冲器。
  - 1/0接口:是指单片机与外设间的1/0接口芯片。
    - 一个1/0接口芯片可以有多个1/0端口,
      - (1)数据口(2)命令口(3)状态口
- 1/0端口编址是给所有1/0接口中的寄存器编址。

# 1/0端口编址两种方式:独立编址与统一编址



# 1. 独立编址方式

I/0寄存器地址空间和存储器地址空间分开编址,但需专门读写I/0的指令和控制信号。

# 2. 统一编址方式 MCS51采用这种方式

I/0寄存器与数据存储器单元同等对待,统一编址。不需要专门的I/0指令,直接使用访问数据存储器的指令进行I/0操作,简单、方便且功能强。

# MCS-51使用统一编址的方式

每一接口芯片中的一个功能寄存器(端口)的地址就相当于一个RAM单元。

# I/O数据的几种传送方式

为实现和不同的外设的速度匹配,I/0接口必须根据不同外设选择恰当的I/0数据传送方式。

1/0数据传送的几种传送方式是:

(1) 同步传送(2) 异步传送(3) 中断传送。

# 1. 同步传送方式(无条件传送)

当外设速度和单片机的速度相比拟时,常采用同步传送方式,最典型的同步传送就是单片机和外部数据存储器之间的数据传送。

2. 查询传送方式(条件传送,异步式传送)

查询外设"准备好"后,再进行数据传送。

优点:通用性好,硬件连线和查询程序十分简单,

缺点:效率不高。

为提高效率,通常采用中断传送方式。

# 3. 中断传送方式

外设准备好后,发中断请求,单片机进入与外设数据传送的中断服务程序,进行数据的传送。中断服务 完成后又返回主程序继续执行。工作效率高。

# 常用的I/O接口电路芯片

Intel公司的配套可编程I/0接口芯片的种类齐全,为扩展I/0接口提供了很大的方便。或者采用通用的TTL集成电路芯片。

# I/O扩展概述的小结:



原因: MCS-51单片机本身提供的口线不多(P1、P3)

方法: MCS-51单片机将外扩I/O和外部数据存储器统一编址,用户可以把一部分外部数据存储器的空间(64k)作为I/O地址,通过MOVX指令完成对外扩口的输入输出。

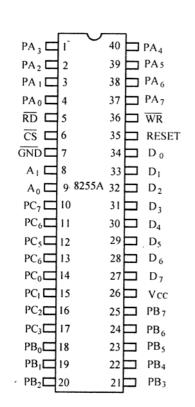
实现:采用专门的外围接口芯片8155,8255等 采用一般的TTL芯片74LS377,74LS373等

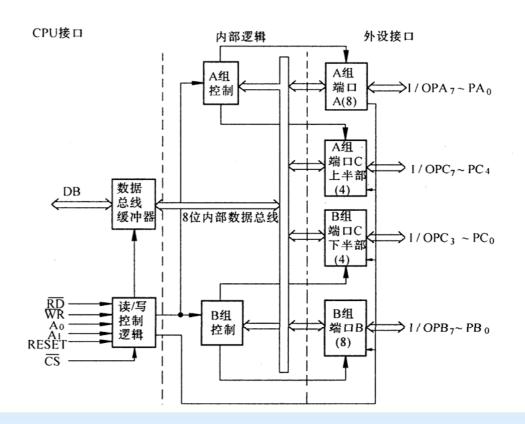
# 10.2 可编程并行I/O芯片8255A

# 引脚及结构介绍

- 3个8位并行口PA、PB、PC。PC可分为高4位与低4位
- **D0~D7**数据端口
- A,B两组控制电路

- 双向三态数据接口
- 控制总线接口
- 复位控制RESET,高电平有效





# 10.2.1 8255A的端口



# 8255端口选择

PC7 PC7
---------

### 8255A端口选择表

A1	A0	RD	WR	CS	操作
0 0 1	0 1 0	0 0 0	1 1 1	0 0 0	读端口A 读端口B 读端口C
0 0 1 1	0 1 0 1	1 1 1	0 0 0 0	0 0 0 0	写端口A 写端口B 写端口C 写控制字寄存器
1 x	X 1 X	x 0 1	X 1 1	1 0 0	数据总线为三态 非法状态 数据总线为三态

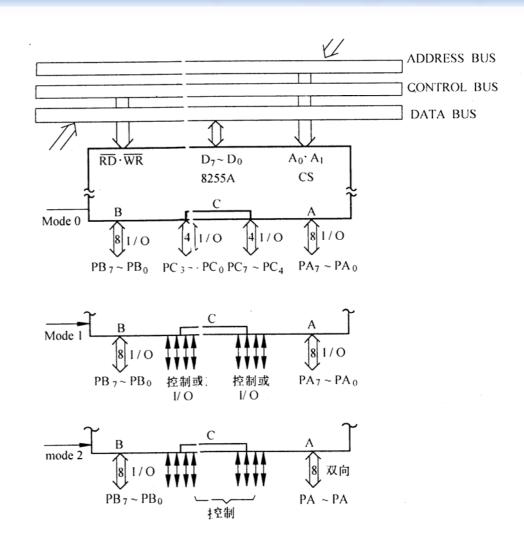
# 10.2.2 8255A的工作方式



## 8255A的三种工作方式

- 方式0--基本输入输出
- 方式1——选通输入输出
- 方式2——双向传送(仅 PA口)

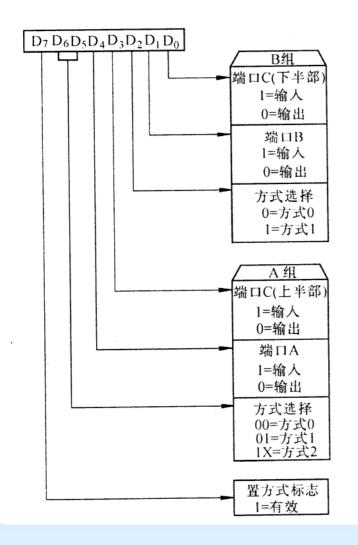
8255A的工作方式由控制字选择



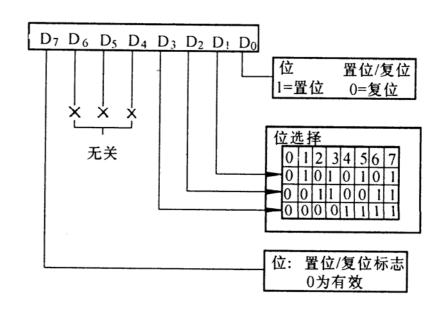
# 8255A控制字



# 工作方式选择控制字



### C口按位置位/复位控制字



端口C按位置位/复位控制字

# 8255A工作方式0(基本I/O方式)

(72. p)

- 两个8位端口和两个4位端口
- 任一个端口都可以输入输出
- 输出锁存而输入不锁存
- 数据无条件传送,不需要状态端口

# 8255A工作方式1(选通I/O方式)



# 工作方式1的基本功能

- 可用作1或2个选通的输入或输出口
- 每个端口包括8位数据口和3条固定的控制线
- 可选择1个端口工作于方式1,余下的工作在方式0
- 可选择2个端口都工作于方式1

# 工作与方式1下的端口

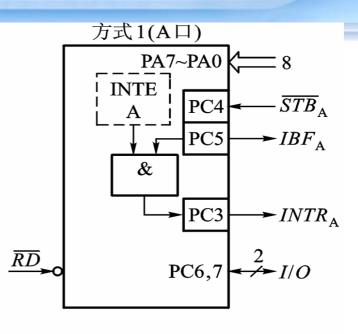
37.4

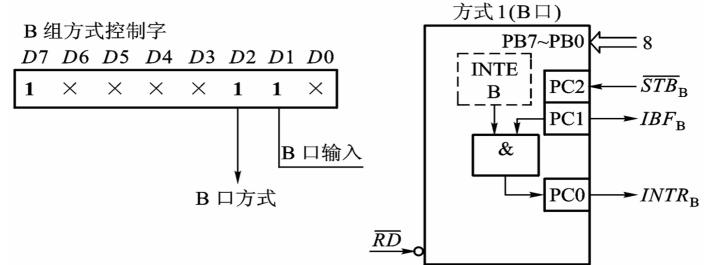
选通输入/输出工作方式。A口和B口通常用于I/0数据传送,C口用作A口和B口的联络线,以中断或查询的方式传送数据。

# (1) 方式1输入

STB\*与IBF构成了一对应答联络信号,联络信号的功能如下图:

# A组方式控制字 D7 D6 D5 D4 D3 D2 D1 D0 1 0 1 1 I/O × × × 方式 1 PC 6,7 A 口输入 1: 输入 0: 输出





72.40

STB\*: 选通输入,是由输入外设送来的输入信号。

IBF: 输入缓冲器满,高电平有效。表示数据已送入8255A的输入锁存器,它由STB\*信号的下降沿置位,由信号的上升沿使其复位

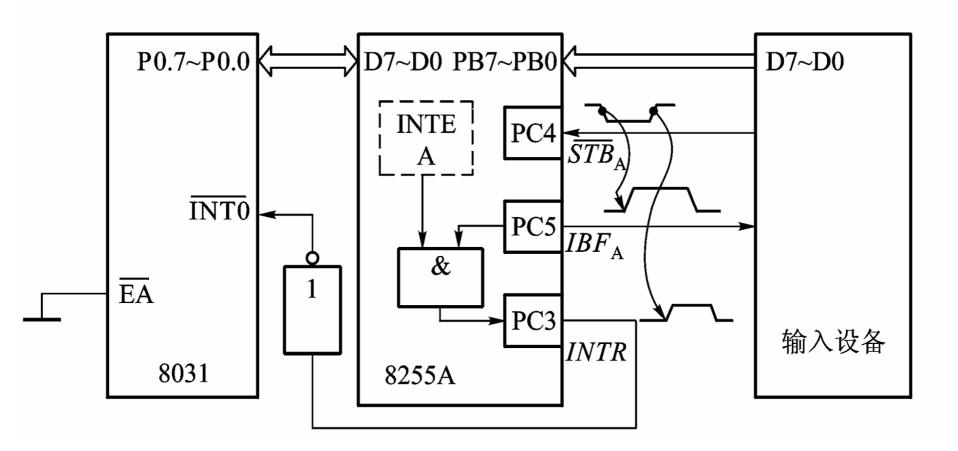
INTR: 中断请求信号,高电平有效。由8255A输出, 向单片机发中断请求。

INTE A: A口中断允许,由PC4的置位/复位控制,

INTE B: B口中断允许,由PC2的置位/复位控制。

# B口的方式1输入工作方式





# (2) 方式1输出

OBF\*与ACK\*构成了一对应答联络信号,各信号的功能如下:

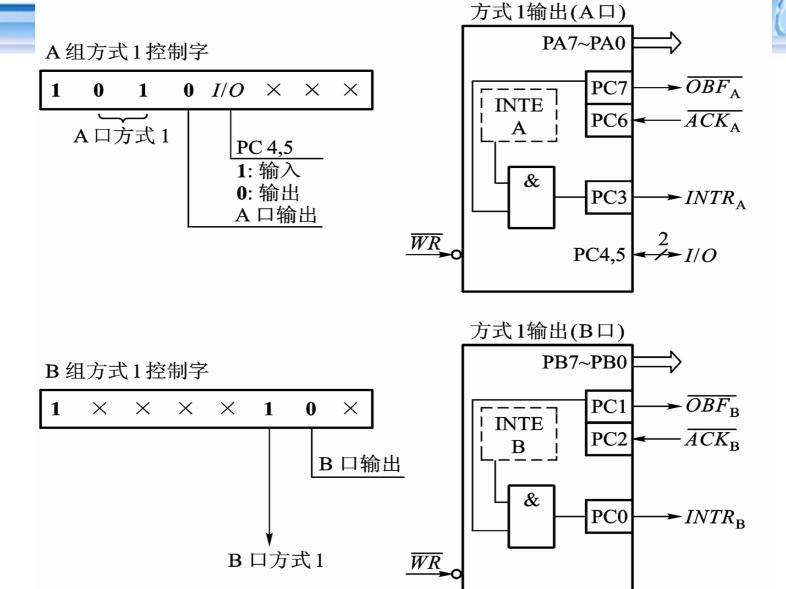
OBF\*: 输出缓冲器满信号,8255A给外设的联络信号,外设可以将数据取走。

ACK\*:外设的响应信号,外设已将数据取走。

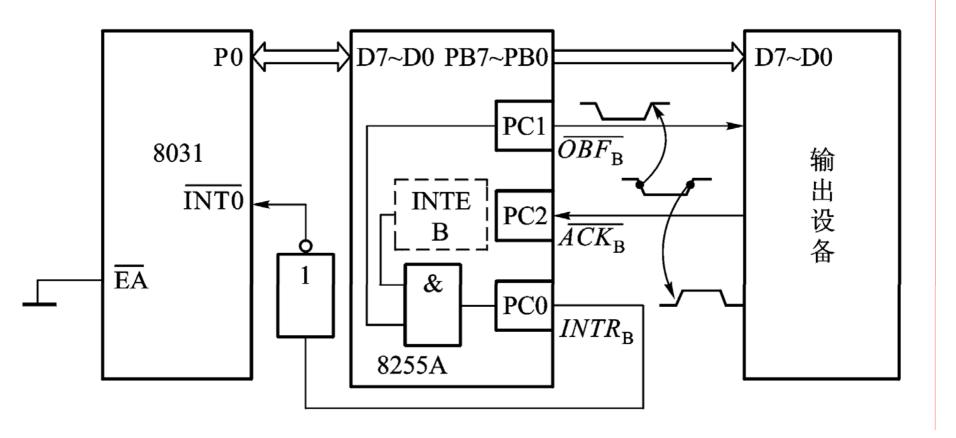
INTR\*:中断请求信号。表示该数据已被外设取走,请求单片机继续输出下一个数据。

INTE A: 中断允许,由PC6的置位/复位控制。

INTE B: 中断允许,由PC2的置位/复位控制。







# 3. 方式2



# 只有A口才能设定为方式2。

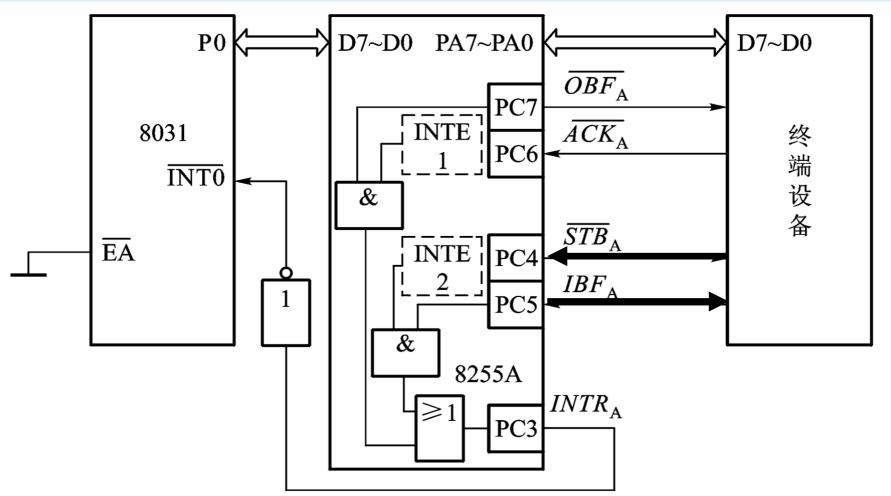
在方式2下, $PA7\sim PA0$ 为双向I/0总线。

当输入时,PA7~PA0受STBA\*和IBFA控制,其工作过程和方式1输入时相同;

当输出时,PA7~PA0受OBFA\*、ACKA\*控制,其工作过程和方式1输出时相同。

# 方式2工作示意图

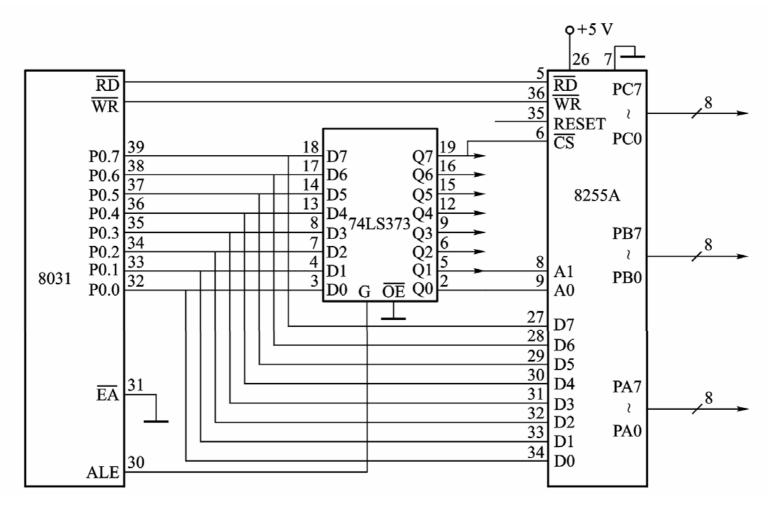




# 10.2.3 8255A接口应用



举例1:8255A与8031接口电路



# 8255A的接口应用举例1

## 1. 硬件接口电路

8031扩展1片8255A的电路图。74LS373是地址锁存器, P0.1、P0.0经74LS373与8255A的地址线A1、A0连接; P0.7经74LS373与片选端相连,其他地址线悬空。

### 2. 端口地址确定

8255A各端口寄存器的地址为:

A : FF7CH

B口: FF7DH

C : FF7EH

控制寄存器: FF7FH

# 3. 软件编程

# 要求8255A工作在方式0,且A口作为输入,B口、C口作为输出,程序如下:

MOV A, #90H

;A口方式0输入,B口、

; C口输出的控制字送A

MOV DPTR, #0FF7FH ; 控制寄存器地址→DPTR

MOVX @DPTR, A ; 方式控制字→控制寄存器

MOV DPTR, #0FF7CH ; A口地址→DPTR

MOVX A, @DPTR ; 从A口读数据

MOV DPTR, #0FF7DH ; B口地址→DPTR

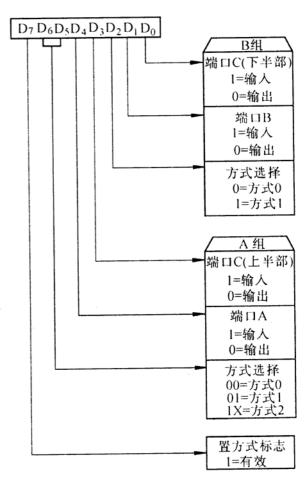
MOV A, #55H ; 要输出的数据55H→A

MOVX @DPTR, A ; 将55H送B口输出

MOV DPTR, #0FF7EH ; C口地址→DPTR

MOV A,#60H ; 60H→A

MOVX @DPTR,A ; 将60H送C口输出



8255A接口应用举例2

对端口C的置位/复位。先将C口的第6位置"1",然后将其置"0"

MOV DPTR,#0FF7FH;8255A芯片

;控制口地址

MOV A,#0BH ;方式控制字送入A

MOVX @DPTR,A ; 方式控制字

,送入8255A

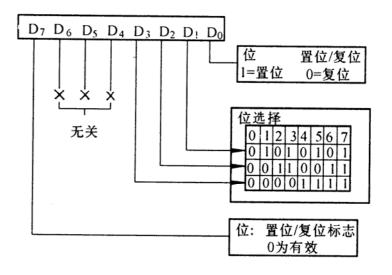
; PC5=1

MOV A,#OAH ;方式控制字送入A

MOVX @DPTR,A ;方式控制字

;送入8255A

; PC5=0



端口C按位置位/复位控制字

# 关于8255A的使用



一般让8255A工作于方式0,此时MCS-51相当于多了3个I/O口,其中一个(C口)既可以按字节操作,又可以按位操作。

在使用方式1、方式2时,一定要注意对C口控制时序的理解,而且一定要接支持这种时序的外设,例如打印机等。

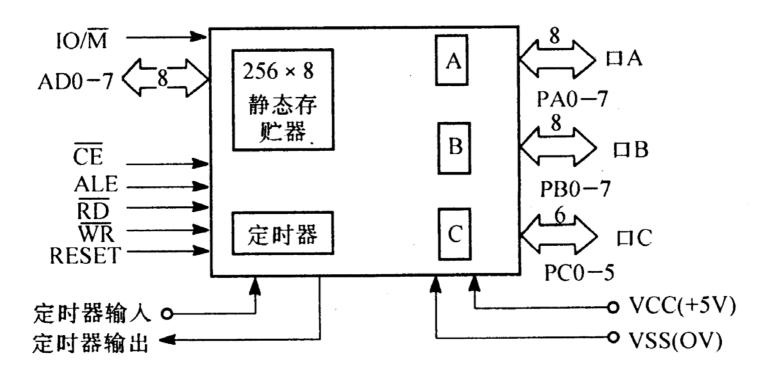
通常8255A可以由方式1、方式2实现的控制,也可以由方式0实现。

# 10.3 可编程RAM/IO芯片8155H



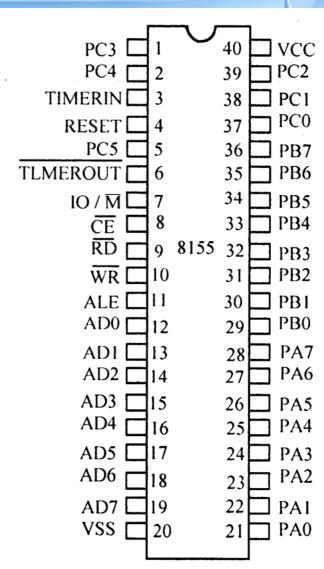
# 8155H芯片结构

- 256字节RAM
- 可编程8位并口PA,PB,6位并口PC
- 一个14位减法定时器/计数器



### 10.3.1 可编程RAM/IO芯片8155H引脚说明

- 地址/数据总线(复用)
  - AD0~AD7
- 控制总线
  - · CE:片选信号线
  - IO/M:RAM存储器和I/O口选择线
  - RD:读选通信号线
  - WR:写选通信号
  - ALE: 地址锁存允许端
  - RESET:芯片复位信号
- I/O线
  - PA0~PA7;PB0~PB7;PC0~PC5
  - TIMER IN:定时器/计数器脉冲输入端
  - TIMER OUT:定时器/计数器输出,信号形式取决于工作方式
- 电源
  - Vcc:+5V;Vss:地



### 可编程RAM/IO芯片8155H内部地址



IO/M=0时,对8155H的256个RAM寻址 RAM地址的低8位为00H~FFH

IO/M=1时,对8155H的I/O寻址。注意命令口、状态口使用同一地址,写入的是命令口,读出的是状态口。

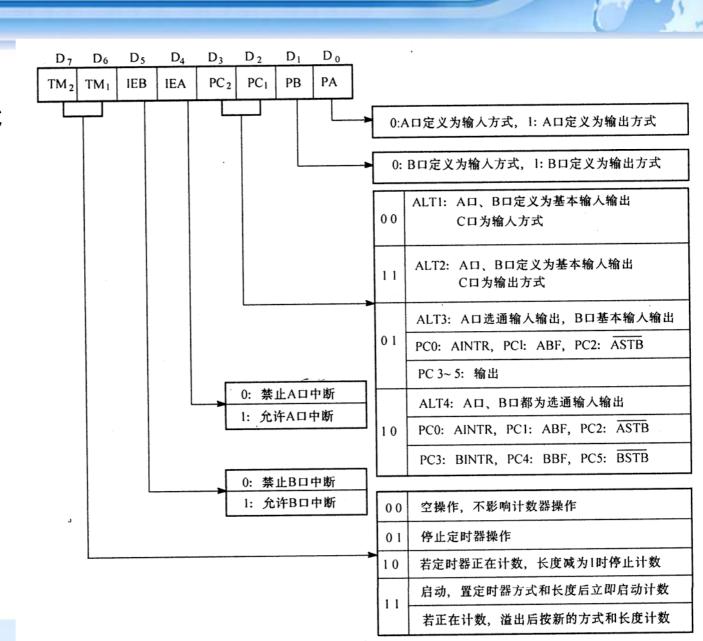
### 8155H I/O编址

		寄存器						
A7	A6	A5	A4	A3	A2	A1	A0	
×	×	×	×	×	0	0	0	命令/状态口
×	×	×	×	×	0	0	1	A □(PA0~7)
×	×	×	- ×	×	0	1	0	B □ (PB0~7)
×	×	×	×	×	0	1	1	С 口(PC0~5)
×	×	×	×	×	1	0	0	定时器低 8 位
×	×	×	×	×	1	0	1	定时器高6位和操作方式

### 10.3.2 可编程RAM/IO芯片8155H命令字

# 命令字功能

- 设置A,B,C口工作方式
- 设置是否允许中断
- 控制定时器/计数器的运行

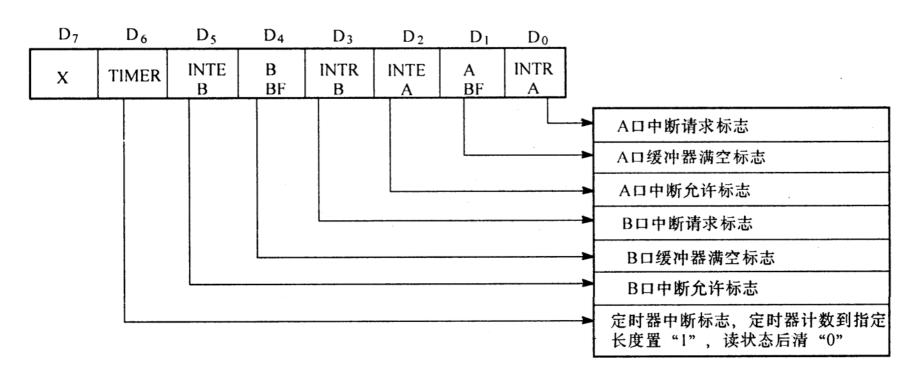


## 可编程RAM/IO芯片8155H状态字



# 反映芯片运行状态

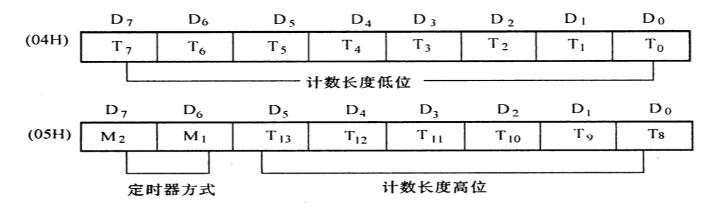
- I/O口工作状态
- 定时器/计数器计数是否结束



#### 10.3.3 可编程RAM/IO芯片8155H定时器

#### 8155中14位减法定时器/计数器格式

定时器/计数器的4种工作方式



8155H定时器格式

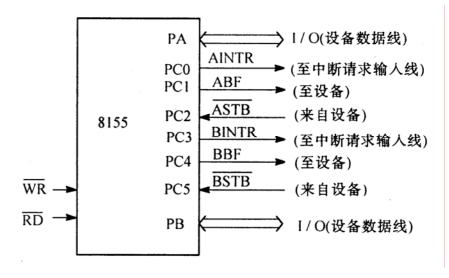
M <sub>2</sub> M <sub>1</sub>	方 式	定时器输出波形		
0 0 0 1	单方波 连续方波			
1 0	单脉冲 连续脉冲			

#### 可编程RAM/IO芯片8155H I/O工作方式

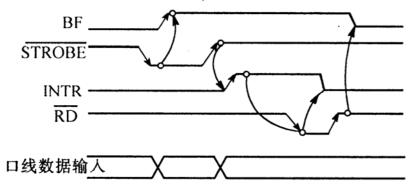
# 7.4

# 基本I/O 选通I/O

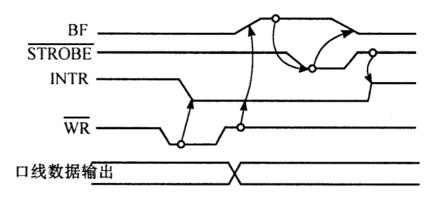
- INTR:中断请求输出线
- BF:I/O口缓冲器空标志输出线
- STB:设备选通信号输入线



8155H选通I/O逻辑结构



8155H选通I/O输入时序波形



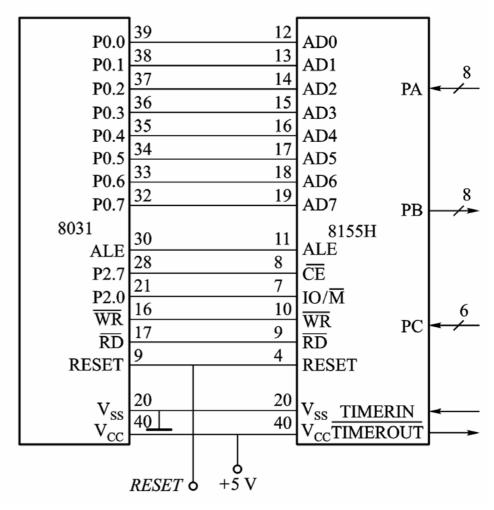
8155H选通I/O输出时序波形

#### 10.3.4 8031与8155H接口设计及编程



#### 8155H的地址锁存功能 8155H所占地址

- RAM地址7E00H~7EFFH
- I/O地址为7F00H~7F05H



8031和8155H的接口电路

# 8155的使用

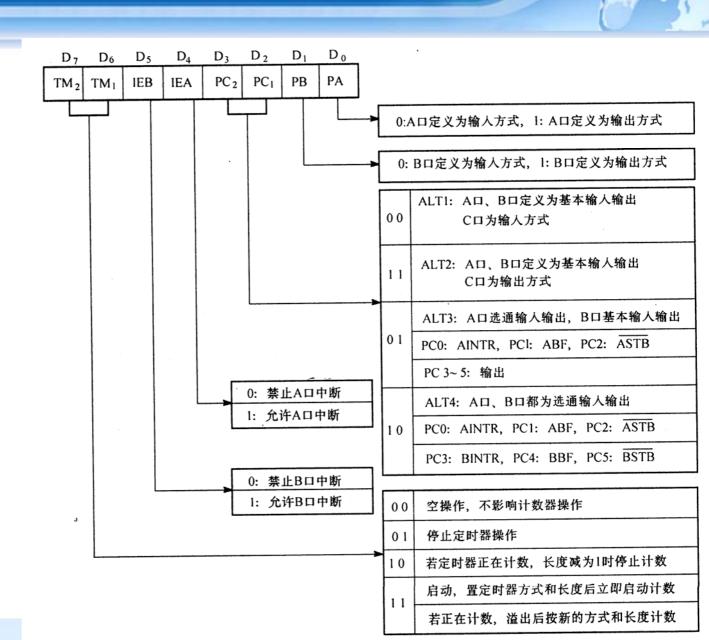


- 8155作为输入输出口的使用,同8255;
- 对于8155内的RAM操作,等同于片外RAM,要明确地址, 使用 MOVX指令存取。
- 8155定时器的使用(最常用的是作为连续方波发生器)。
  - 作为连续方波发生器使用时,在计数初值N为偶数时,N/2时间为高电平,N/2时间为低电平;当计数初值N为奇数时,(N+1)/2时间为高电平,(N-1)/2时间为低电平。
  - 最高计数脉冲的频率4MHz。

#### 8155定时器编程举例

设基式基式作生入2计初序置本,本,为器脉分器脉分的。口入口出时波对进,种频55H。如方为方数方器发输行设的

命令字: C2H



#### 8155定时器编程举例

设置A口为基本输入方式,B口为基本输出方式, 定时器作为方波发生器,对输入脉冲进行24分 设计8155H的初始化程序。

INITI: MOV DPTR,#7F04H

> MOV A,#18H

MOVX @DPTR,A

INC **DPTR** 

MOV A.#40H

MOVX @DPTR,A

MOV DPTR,#7F00H

MOV A.#0C2H

MOVX @DPTR,A :指向8155H定时器低8位寄存器

:准备定时器初值24

: 定时器低8位赋值

:指向8155H定时器高8位寄存器

;准备定时器工作方式"01",连续方波

; 定时器高8位赋值

: 指向控制字

; 准备控制字

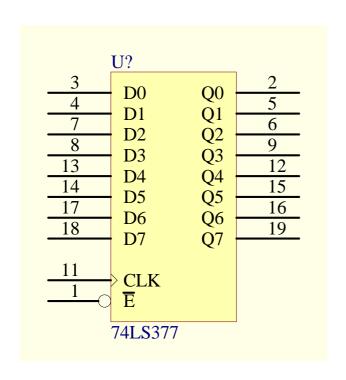
: 写控制字

# 10.4 简单I/O口的扩展

- 72.73
- 简单I/O口的扩展主要由74系列的电路进行扩展;
- 在许多情况下,有些开关量或并行数据 需直接输出或输入。
- 经常用8D锁存器和三态驱动门等进行扩展。(74LS377、74LS273、74LS244等)

#### 74LS377作为输出口

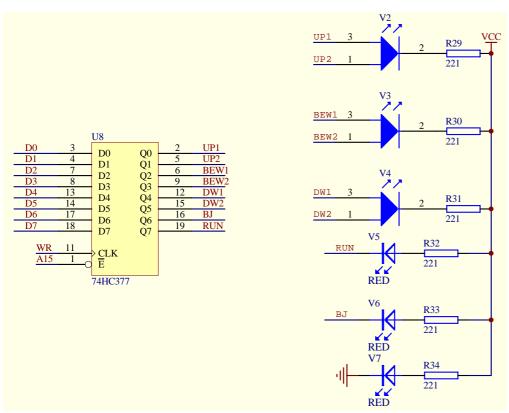




功能说明: 74LS377 是8D锁存器,20个 管脚,8个输入 (D0~D7)、8个输 出(Q0~Q7)、 个片选E、一个锁存 端(CLK)上升沿 有效,另外,还有 电源、地。

#### 74LS377扩展为输出口





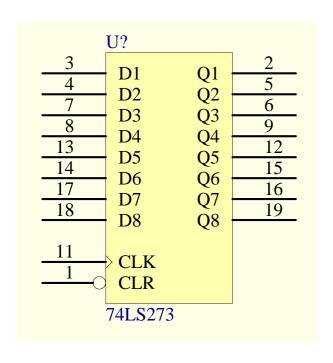
74LS377作为输出口,试确定其地址,E接P2.7; CLK接WR,377的输入端接8031的数据口,输出端接8个发光二极管。

地址: 7FFFH

Mov dptr,#7fffh Mov a,#00h Movx @dptr,a

#### 74LS273作为输出口

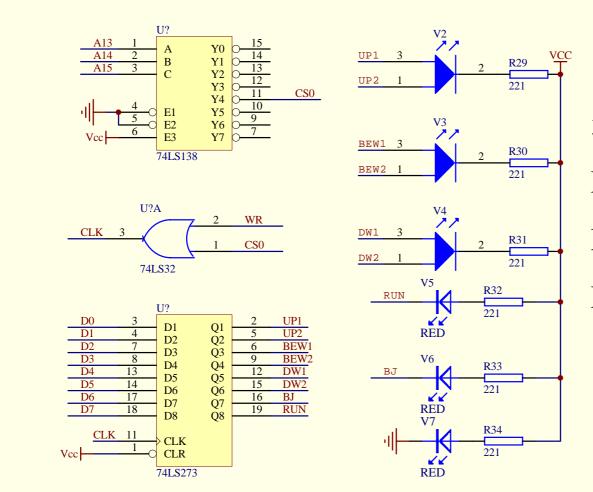




功能说明: 74LS273是 8D锁存器,20个管 脚,8个输入 (D0~D7) 、8个输出 (Q0~Q7)零端(CLR)、 锁存端(CLK)上升 沿有效,另外,还有 电源、地。

#### 74LS273作为输出口





地址: 8000H Mov dptr,#8000h Mov a,#00h Movx @dptr,a

#### 74LS244作为输入口



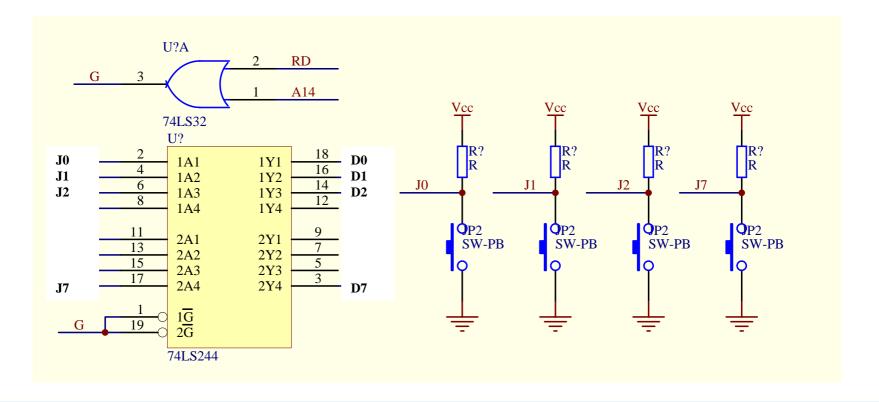
	U?		
2 4 6 8	1A1 1A2 1A3 1A4	1Y1 1Y2 1Y3 1Y4	18 16 14 12
11 13 15 17 19	2A1 2A2 2A3 2A4 1 <u>G</u> 2G	2Y1 2Y2 2Y3 2Y4	9 7 5 3
	2 <mark>G</mark> 74LS244		

功能说明: 74LS244是 8个三态线驱动器,20 个管脚,2个4输入端 (1A1~1A4)(2A1~2A4); 2个4 输出端 (1Y1~1Y4)(2Y1~2Y4),两个 控制端1G、2G(低电 平有效, 否则三态输 出),另外,还有电 源、地。 48

#### 74LS244作为输入口

74LS244作为输入口,试确定其地址,1G、2G均接P2.6、RD的或 门输出端; 244的输出端接8031的数据口, 输入端接8个按键。

地址: BFFFH mov dptr,#0bfffh movx a,@dptr



#### 提示:



使用TTL芯片扩展8051单片机的I/O口,实际使用中应用很多,要注意加深理解。

选择芯片时,用为输入的,TTL芯片必须具有 三态输出。用为输出的,一般选用具有锁 存功能的TTL芯片,但有时也选用具有三态 输出的芯片,要看具体电路的功能。

# 10.5 MCS-51串行口扩展并行口



#### 基本内容

- 串行口工作方式0
- 8位并行转串行移位芯片74LS165介绍
- 8位串行转并行移位芯片74LS164介绍串口扩展并行输入口设计及编程

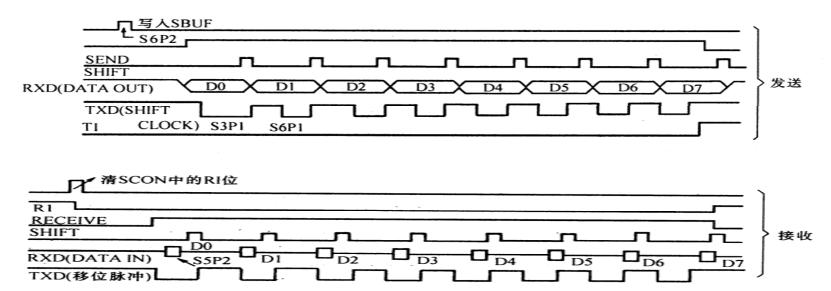
#### 串行口工作方式0回顾



#### 串行口控制寄存器SCON

其中SM0,SM1两位决定串行口工作方式,SM0=0 & SM1=0 为工作方式0。

#### 串行口方式0输入输出波形

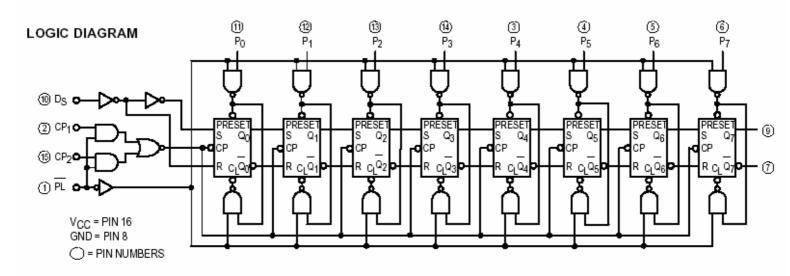




#### 8位并行转串行移位芯片74LS165结构



#### SN54/74LS165



#### TRUTH TABLE

PL	C	P		CONTENTS					RESPONSE		
	1	2	$Q_0$	$Q_1$	$Q_2$	$Q_3$	$Q_4$	$Q_5$	$Q_6$	Q <sub>7</sub>	RESPONSE
L	Х	Х	Po	P <sub>1</sub>	P <sub>2</sub>	Рз	P <sub>4</sub>	P5	Ρ6	P <sub>7</sub>	Parallel Entry
Н	L		Ds	$Q_0$	$Q_1$	$Q_2$	$Q_3$	$Q_4$	$Q_5$	$Q_6$	Right Shift
Н	Н		$Q_0$	$Q_1$	$Q_2$	$Q_3$	$Q_4$	$Q_5$	$Q_6$	Q <sub>7</sub>	No Change
Н		L	Ds	$Q_0$	$Q_1$	$Q_2$	$Q_3$	$Q_4$	$Q_5$	$Q_6$	Right Shift
Н		Н	$Q_0$	$Q_1$	$Q_2$	Qз	$Q_4$	Q5	$Q_6$	Q <sub>7</sub>	No Change

H = HIGH Voltage Level

L = LOW Voltage Level

X = Immaterial

#### 74LS165芯片引脚



P0~P7:并行数据输入口

SER:串行数据输入口

可进行多片165的级联

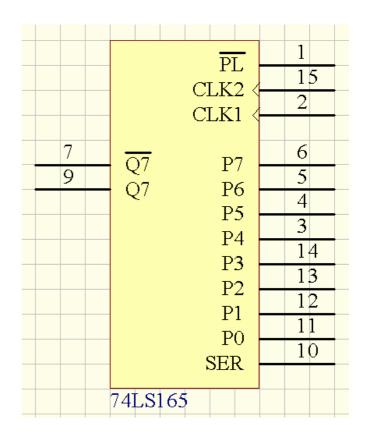
Q7:串行数据输出口

CLK1,CLK2:串行数据移位脉冲

只使用一个端口CLK1即可,令CLK2接0

PL:并行数据输入有效信号

低电平时并行数据输入口的数据进入 内部寄存器,变为高电平后才允许移 位输出

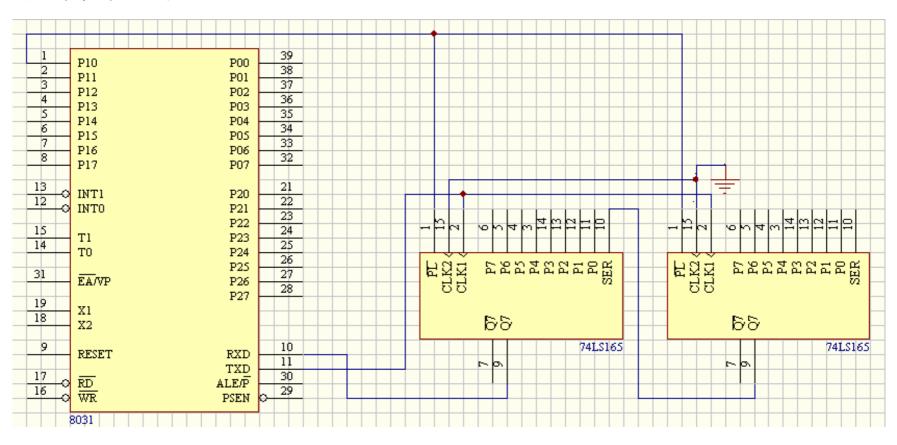


74LS165引脚图

#### 串口扩展并行输入口设计



# 硬件设计



8031并行输入口扩展接口原理图

#### 串口扩展并行输入口编程



#### 软件设计

- 从16位扩展口读入20个字节数据,并保存在RAM区中首地址50H处

MOV R7,#20

MOV R0,#50H

SETB F0

RCV0: CLR P1.0

SETB P1.0

RCV1: MOV SCON,#10H

HERE: JNB RI,HERE

CLR RI

MOV A,SBUF

MOV @R0,A

INC RO

CPL F0

JB F0,RCV2

DEC R7

SJMP RCV1

RCV2: DJNZ R7,RCV0

; 置读入字节数

; 置RAM区首地址

; 置读入字节奇数个标志位

; 置入并行数据

; 允许串行移位

; 置串行口方式0

; 判断是否受到串行数据

;清接收标志

;接收数据

; 保存数据

; 指示偶数位

;接收完偶数位,重新并行置入

: 字节数减1

; 跳至接收偶数帧

; 判断接受是否完成, 否则重新56

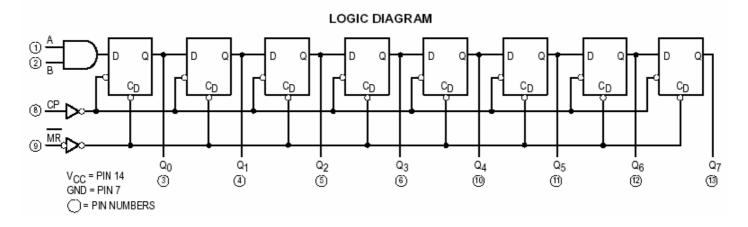
置入16位数据

..





# 8位串行输入并行输出移位寄存器74LS164结构 \$N54/74LS164



#### 74LS164引脚

- Q0~Q7:并行数据输出

- A,B:串行数据输入,并联使用

- MR:并行输出清零控制端

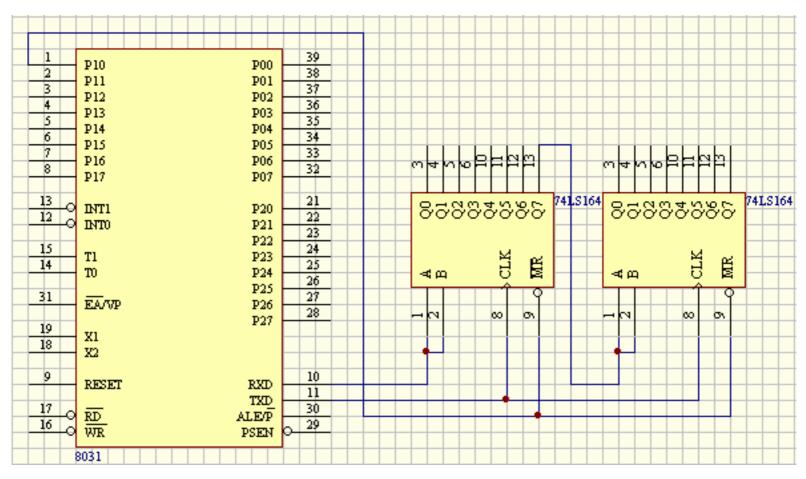
- CLK:移位脉冲输入端

13	. 07	$\overline{\mathrm{MR}}$	9
12	06	1411	
11	O5	CLK <	8
10	Q4		
5	Q7 Q6 Q5 Q4 Q3 Q2 Q1		
4	Q2		2
3	Q1	В	1
	Q0	Α	*
	74LS164		

#### 串口扩展并行输出口设计及编程



#### 硬件设计



8031并行输出口扩展接口原理图

## 10.6 计数器芯片8253的扩展及应用

8253芯片介绍 8253接口电路及软件编程 8253芯片的应用举例

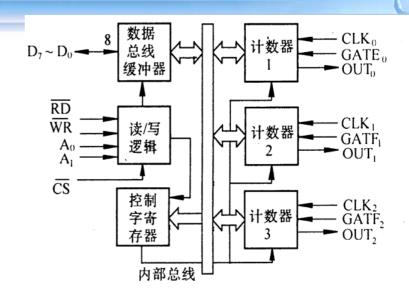
#### 计数器芯片8253

#### 芯片结构

- 三个16位减计数器
- 最高外频2.6MHz

#### 芯片引脚功能介绍

- D0~D7:8位数据线
- A0,A1:地址线
- CS:片选线
- WR:写信号线
- RD:读信号线
- OUT:计数器输出
- CLK:计数器输入
- GATE:门控位,控制计数器计数



8253芯片结构

8 7 6 5	D0 OU D1 GAT D2 CL D3	E0 11
4 3 2 1	D4 D5 D6 OU D7 GAT CL	E1 14
22 23 19 20	RD WR OU A0 GAT A1 CL	E2 16

## 计数器芯片8253



# 8253通道及操作地址分配

8 7 6 5 4	D0 OUT0 D1 GATE0 D2 CLK0 < D3 D4	10 11 9
2 1 21 22	D5 D6 OUT1 D7 GATE1 CLK1 < CS RD	13 14 15
23 19 20	WR OUT2 A0 GATE2 A1 CLK2	17 16 18

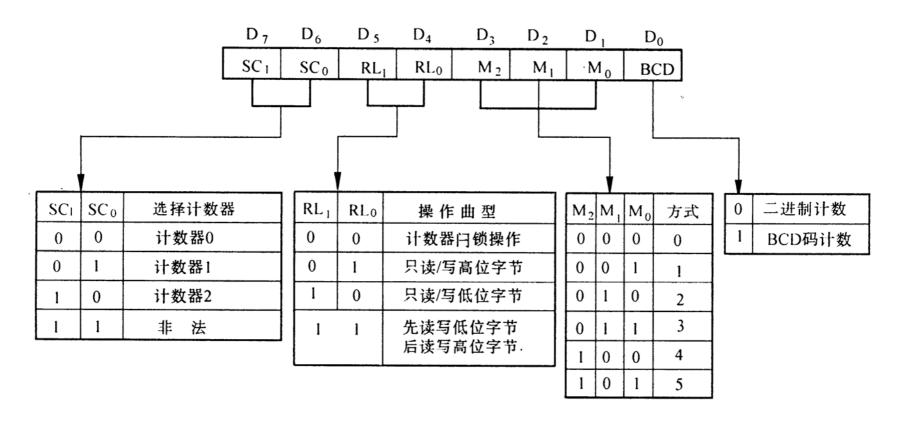
#### 8253通道及操作地址分配表

CS	RD	WR	<b>A1</b>	<b>A</b> 0	操作
0	0	1	0	0	读计数器0
0	0	1	0	1	读计数器1
0	0	1	1	0	读计数器2
0	1	0	0	0	写计数器0
0	1	0	0	1	写计数器1
0	1	0	1	0	写计数器2
0	1	0	1	1	写方式控制字
1	/	/	/	/	不操作

#### 计数器8253

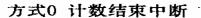


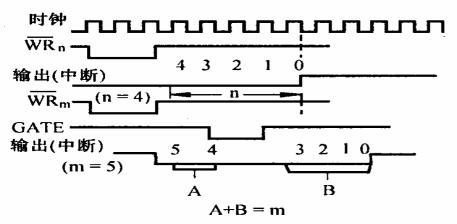
# 8253工作方式控制字

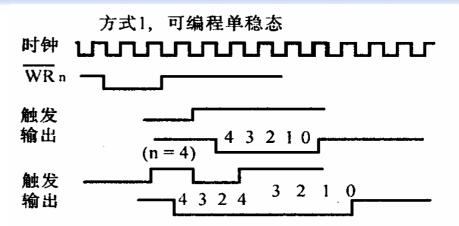


#### 计数器8253的6种工作方式

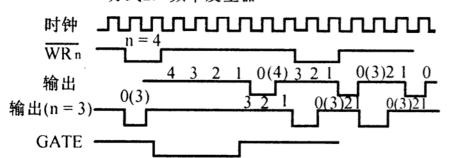


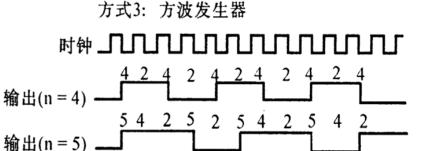






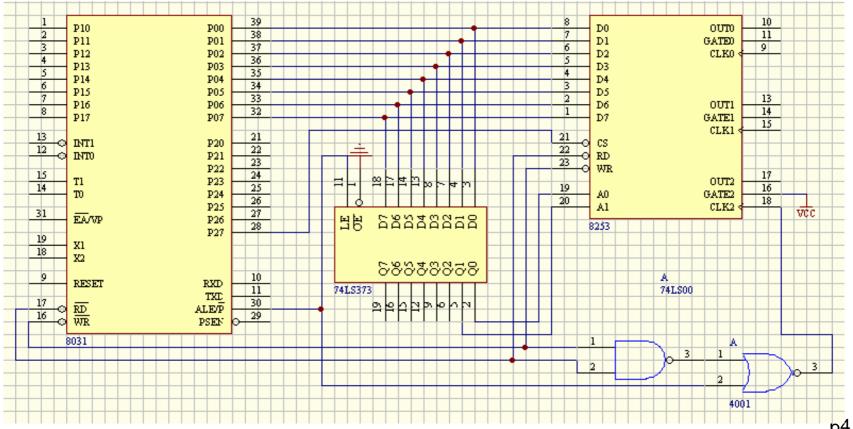
方式2: 频率发生器





### 8253接口电路及软件编程

# 8031与8253的接口电路



# 编程



#### 要求

- 要求OUT2输出40kHz的方波,fosc=12MHz,ALE的频率是多少?
- ALE信号经过WR和RD信号的补偿之后频率为2MHz

输出40KHz的方波 MOV DPTR,#7FFFH ; 指向控制字寄存器 ; 计数器2, 先低位再高位, MOV A,#0B6H ;输出方波,二进制计数控制字 ; 控制字送入控制字寄存器 MOVX @DPTR,A MOV ; 指向计数器2 DPTR,#7FFEH ;50分频计数值为32H MOV A,#32H MOVX @DPTR,A ; 先写入低8位值 CLR ;准备高8位值为00H ;写入计数器高8位 MOVX @DPTR,A

# **END**

