



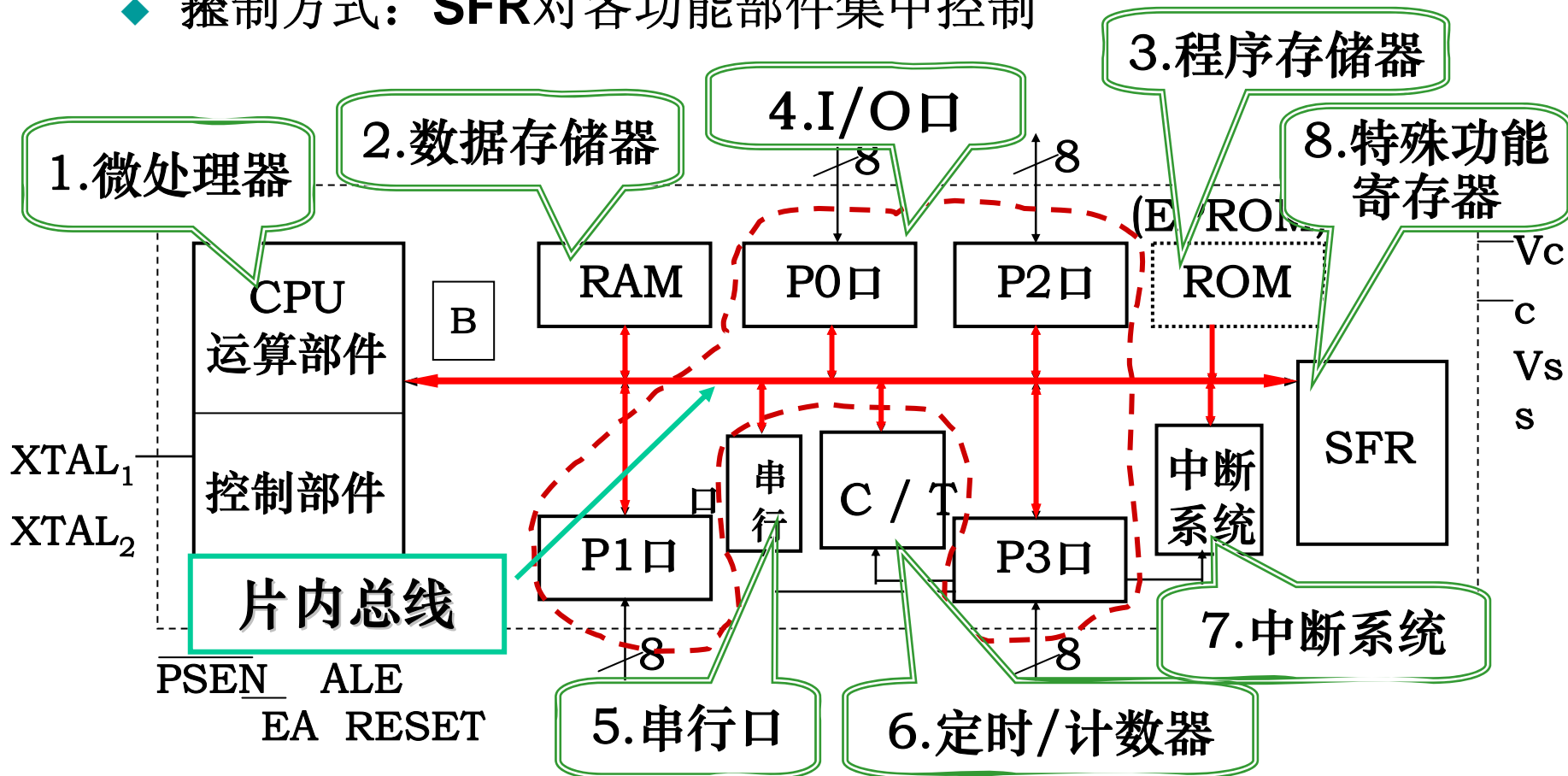
哈爾濱工業大學 远程教育学院

第 2 章 MCS-51 单片机的硬件结构



2.1 MCS-51 单片机的硬件结构

- ◆ 按功能可分成8个部件，通过片内单一总线连接起
- ◆ 控制方式：**SFR**对各功能部件集中控制



各功能部件：

1. CPU（微处理器）

2. 数据存储器（RAM）

片内为128个字节（52子系列的为256个字节）

3. 程序存储器（ROM/EPROM）

8031：无此部件；

8051：4K字节ROM；

8751：4K字节EPROM ；

89C51/89C52/89C55：4K/8K/20K 字节闪存。

4. P1口、P2口、P3口、P0口：为4个并行8位I/O口。

5. 串行口 1个全双工的异步串行口



6. 定时器/计数器

7. 中断系统

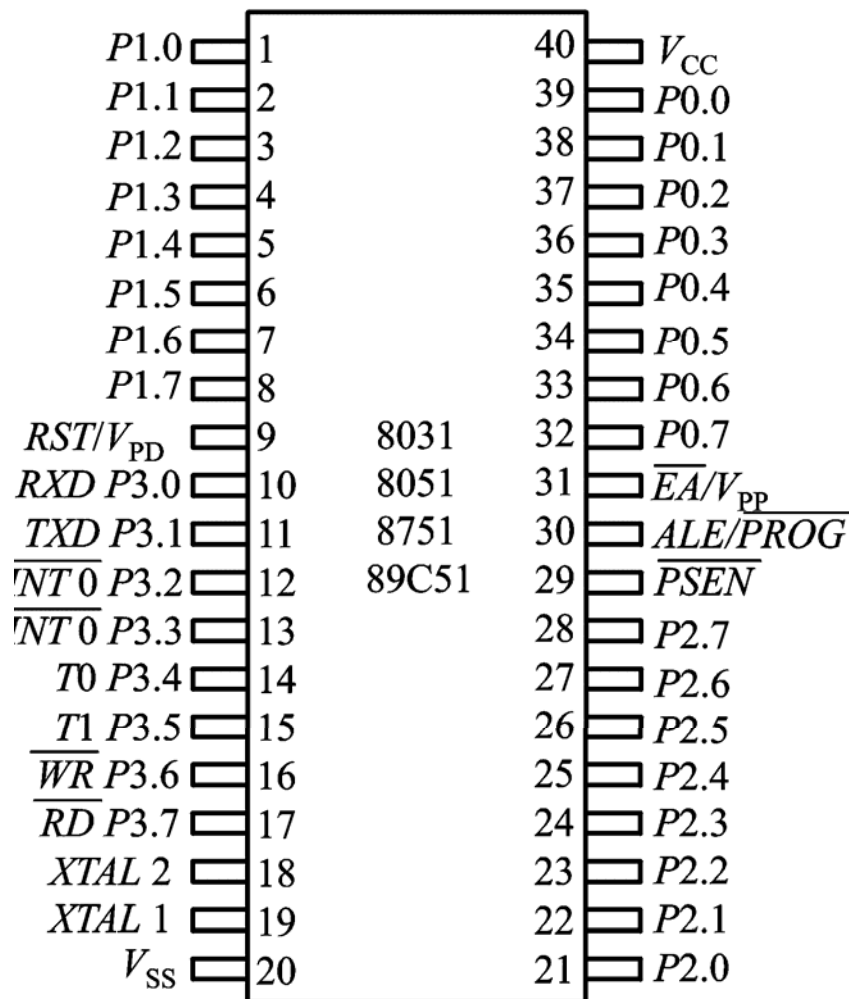
8. 特殊功能寄存器（SFR）

用于对片内各功能模块进行管理、控制、监视。实际上是一些控制寄存器和状态寄存器。

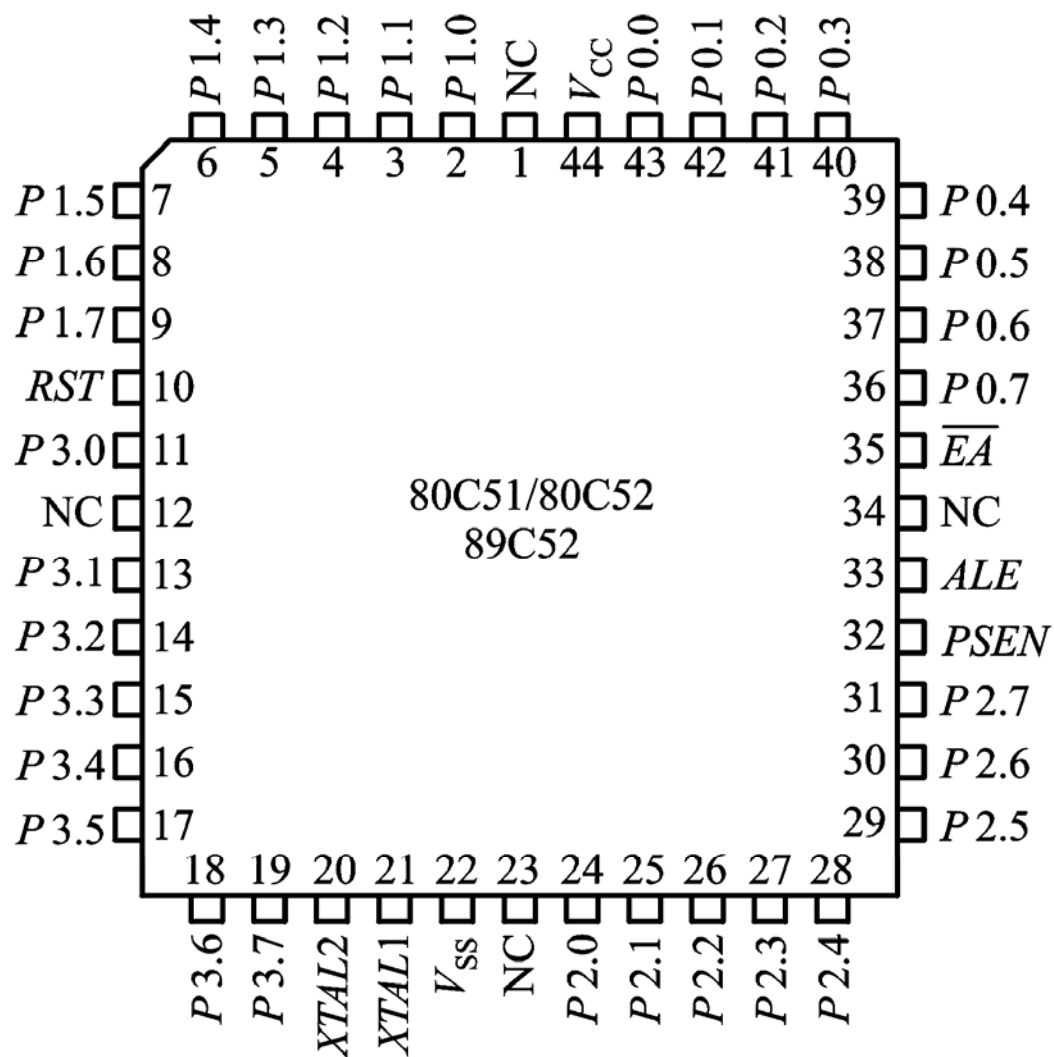
共有21个，是一个具有特殊功能的RAM区。

2.2 MCS-51的引脚

40只引脚双列直插封装 (DIP)

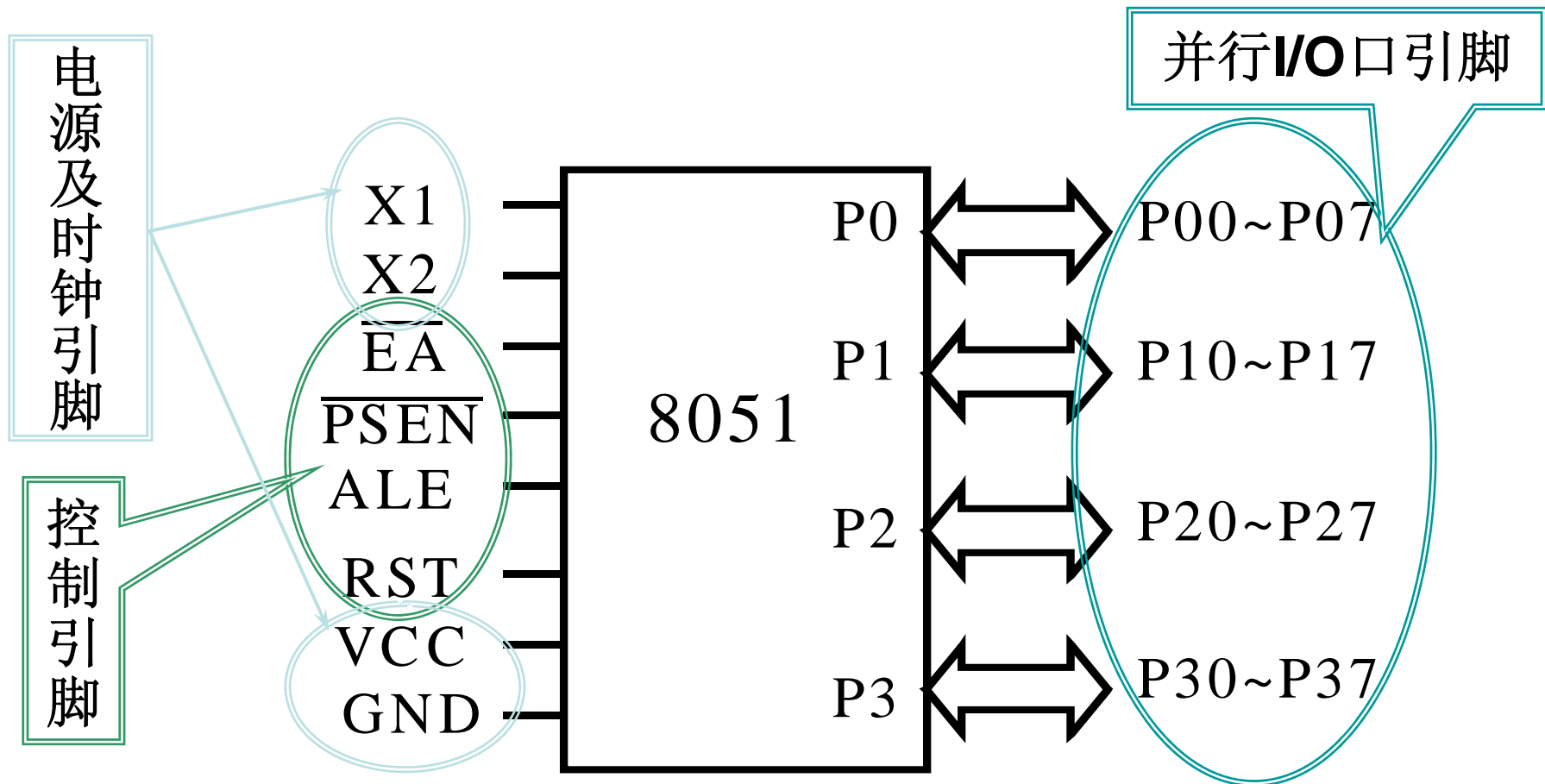


44只引脚方形封装方式（4只无用）



引脚逻辑图

8051单片机为40条引脚双列直插式封装
引脚可分为三个部分



(1) 电源及时钟引脚： V_{CC} 、 V_{SS} ；XTAL1、XTAL2。

(2) 控制引脚： $PSEN^*$ 、 EA^* 、ALE、RESET

(3) I/O口引脚：P0、P1、P2、P3，4个8位I/O口

2.2.1 电源及时钟引脚

1. 电源引脚

(1) V_{CC} (40脚)：+5V电源；

(2) V_{SS} (20脚)：接地。

2. 时钟引脚

(1) XTAL1 (19脚)：接外部晶体的一端；采用外接晶体振荡器时，此引脚应接地。

(2) XTAL2 (18脚)：接外部晶体的另一端。

2.2.2 控制引脚

(1) RST/VPD (9脚)：复位与备用电源

(2) ALE/PROG* (30脚)：

第一功能ALE：地址锁存允许，当访问单片机外部存储器时，ALE（地址锁存允许）输出脉冲的下跳沿用于16位地址的低8位的锁存信号。

第二功能PROG*：编程脉冲输入端。

(3) PSEN* (29脚)：读外部程序存储器的选通信号。可以驱动8个LS型TTL负载。

(4) EA*/VPP (31脚)：EA*为内外程序存储器选择控制

EA*=1，访问片内程序存储器，

EA*=0，单片机则只访问外部程序存储器。

第二功能V_{PP}，用于施加编程电压。

2.2.3 I/O口引脚

(1) **P0口**：双向8位三态I/O口，地址总线（低8位）及数据总线分时复用口，可驱动8个LS型TTL负载。

(2) **P1口**：8位准双向I/O口，可驱动4个LS型TTL负载。

(3) **P2口**：8位准双向I/O口，可驱动4个LS型TTL负载。

(4) **P3口**：8位准双向I/O口，可驱动4个LS型TTL负载。

引脚	转义引脚	功能说明
P3.0	RXD	串行数据接收端
P3.1	TXD	串行数据发送端
P3.2	INT0	外部中断0请求
P3.3	INT1	外部中断1请求
P3.4	T0	计数器0外部输入
P3.5	T1	计数器1外部输入
P3.6	WR	外部数据存储器
P3.7	RD	外部数据存储器

注意：准双向口与双向三态口

当3个准双向I/O口作输出时，另外准双向I/O口作输入

2.3 MCS-51的CPU



由运算器和控制器所构成

2.3.1 运算器

对操作数进行算术、逻辑运算和位操作。

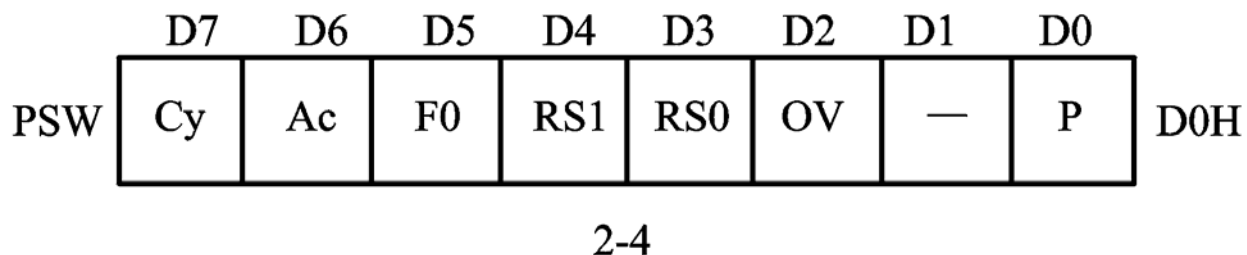
1. 算术逻辑运算单元ALU

2. 累加器A

使用最频繁的寄存器，可写为Acc。 A的作用：

- (1) 是ALU单元的输入之一，又是运算结果存放单元。
- (2) 数据传送大多都通过累加器A。
- (3) A的进位标志Cy同时又是位处理机的位累加器。

3. 程序状态字寄存器PSW



(1) **Cy (PSW. 7)** 进位标志位

(2) **Ac (PSW. 6)** 辅助进位标志位

(3) **F0 (PSW. 5)** 标志位

由用户使用的一个状态标志位。

(4) **RS1、RS0 (PSW. 4、PSW. 3)** : 4组工作寄存器区选择控制位1和位0。

7FH ↕ 30H	用户 RAM 区 (堆栈、数据缓冲区)
2FH ↕ 20H	可位寻址区
1FH ↕ 18H	第 3 组工作寄存器区
17H ↕ 10H	第 2 组工作寄存器区
0FH ↕ 08H	第 1 组工作寄存器区
07H ↕ 00H	第 0 组工作寄存器区

2-5

工作寄存器区的选择

RS_1	RS_0	寄存器组	$R_0 \sim R_7$ 地址
0	0	0区	00~07H
0	1	1区	08~0FH
1	0	2区	10~17H
1	1	3区	18~1FH



(5) OV (PSW. 2) 溢出标志位

指示运算是否产生溢出。各种算术运算指令对该位的影响情况较复杂，将在第3章介绍。

(6) PSW. 1位：保留位，未用

(7) P (PSW. 0) 奇偶标志位

P=1，A中“1”的个数为奇数

P=0，A中“1”的个数为偶数

2.3.2 控制器

1. 程序计数器PC (Program Counter)

存放下一条要执行的指令在程序存储器中的地址。

基本工作方式：

- (1) 程序计数器自动加1
- (2) 执行有条件或无条件转移指令时，程序计数器将被置入新的数值，从而使程序的流向发生变化。
- (3) 执行子程序调用或中断调用时完成下列操作：
 - ① PC的当前值保护
 - ② 将子程序入口地址或中断向量的地址送入PC。

2. 指令寄存器IR、指令译码器及控制逻辑电路

2.4 MCS-51存储器的结构

哈佛（Harvard）结构

存储器空间可划分为5类：

1. 程序存储器空间

8031无内部程序存储器。

2. 内部数据存储器空间

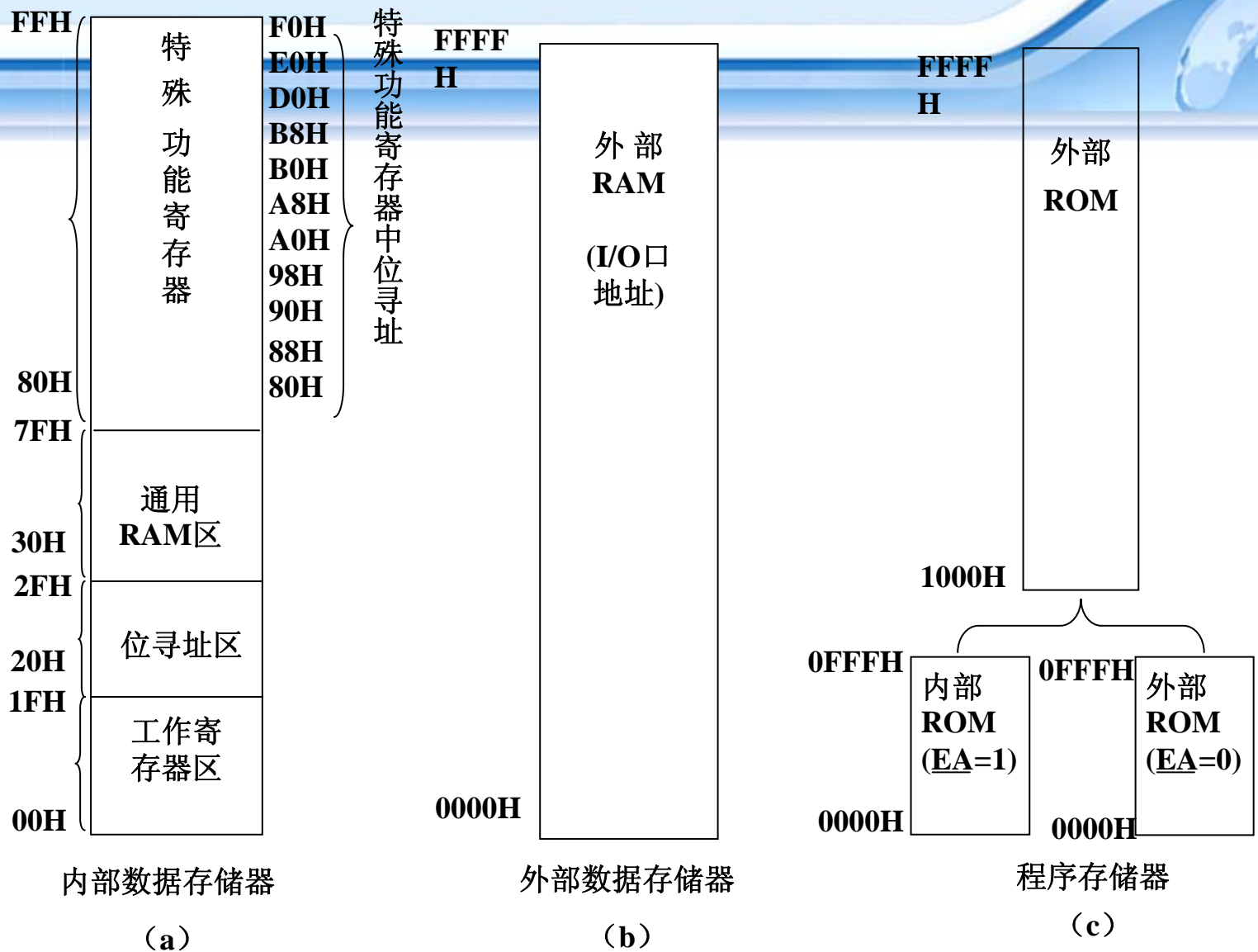
3. 特殊功能寄存器

4. 位地址空间

211个可寻址位。

5. 外部数据寄存器空间

片外可扩展64K字节RAM。



MCS-51单片机存储器空间分配

2.4.1 程序存储器

存放应用程序和表格之类的固定常数。

分为片内和片外两部分，由EA*引脚上所接电平确定

程序存储器中的0000H地址是系统程序的启动地址

5个单元具有特殊用途

表2-1 5种中断源的中断入口地址

外中断0	0003H
定时器T0	000BH
外中断1	0013H
定时器T1	001BH
串行口	0023H

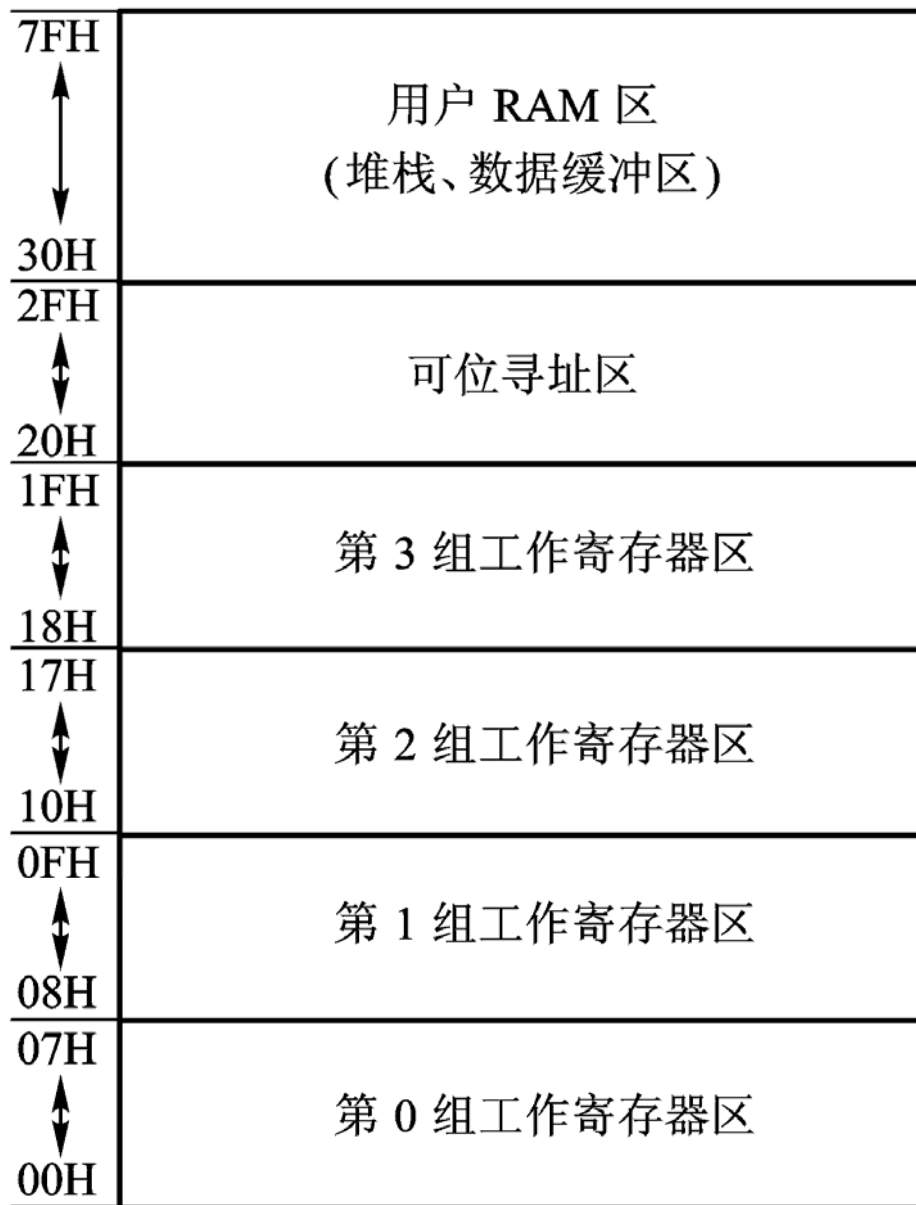
2.4.2 内部数据存储器

共128个字节，
字节地址为00H~7FH。

00H~1FH: 32个单元，是4组通用工作寄存器区

20H~2FH: 16个单元，可进行128位的位寻址

30H~7FH: 用户RAM区，只能进行字节寻址，用作数据缓冲区以及堆栈区。



2.4.3 特殊功能寄存器 (SFR)

特殊功能寄存器反映了**MCS51**的状态，实际上是**MCS51**的状态字及控制字寄存器。**51**单片机通过写**SFR**来控制相应功能部件（定时器、串口、中断等）的工作方式，同时**SFR**也综合的、实际的反映了整个单片机系统内部的工作状态。例如，前面提到的**PSW**程序状态字寄存器，就是一个特殊功能寄存器。

共21个。

SFR的名称及其分布

21个SFR的名称及分布。

有的SFR可进行位寻址，其字节地址的末位是0H或8H。

特殊功能 寄存器符号	名 称	字节 地址	位地址
B	B寄存器	F0H	F7H~F0H
A (或Acc)	累加器	E0H	E7H~E0H
PSW	程序状态字	D0H	D7H~D0H
IP	中断优先级控制	B8H	BFH~B8H
P3	P3口	B0H	B7H~B0H
IE	中断允许控制	A8H	AFH~A8H
P2	P2口	A0H	A7H~A0H
SBUF	串行数据缓冲器	99H	
SCON	串行控制	98H	9FH~98H
P1	P1口	90H	97H~90H
TH1	定时器/计数器1（高字节）	8DH	
TH0	定时器/计数器0（高字节）	8CH	
TL1	定时器/计数器1（低字节）	8BH	
TL0	定时器/计数器0（低字节）	8AH	
TMOD	定时器/计数器方式控制	89H	
TCN	定时器/计数器控制	88H	8FH~88H
PCON	电源控制	87H	
DPH	数据指针高字节	83H	
DPL	数据指针低字节	82H	
SP	堆栈指针	81H	
P0	P0口	80H	87H~80H

SFR中的某些寄存器

1. 堆栈指针SP

指示出堆栈顶部在内部RAM块中的位置

复位后，SP中的内容为07H。

(1) 保护断点

(2) 现场保护

堆栈向上生长，出栈后入先出。

2. 数据指针DPTR

16位特殊功能寄存器，高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。

3. I/O端口P0~P3

P0~P3分别为I/O端口P0~P3的锁存器。

4. 寄存器B

为执行乘法和除法操作设置的。

在不执行乘、除的情况下，可当作一个普通寄存器来使用。

5. 串行数据缓冲器SBUF

存放欲发送或已接收的数据，一个字节地址，物理上是由两个独立的寄存器组成，一个是发送缓冲器，另一个是接收缓冲器。

6. 定时器/计数器

两个16位定时器/计数器T1和T0，各由两个独立的8位寄存器组成：TH1、TL1、TH0、TL0，只能字节寻址，但不能把T1或T0当作一个16位寄存器来寻址访问。

2.4.4 位地址空间

211个（128个+83个）寻址位。位地址范围为：00H~FFH。

内部RAM的可寻址位128个（字节地址20H~2FH）见图2-7（P18）。

特殊功能寄存器SFR为83个可寻址位，见图2-8（P18）。

表 内部的可寻址位及位地址

字 节 地 址	位 地 址							
	D7	D6	D5	D4	D3	D2	D1	D0
2FH	7FH	7EH	7DH	7CH	7BH	7AH	79H	78H
2EH	77H	76H	75H	74H	73H	72H	71H	70H
2DH	6FH	6EH	6DH	6CH	6BH	6AH	69H	68H
2CH	67H	66H	65H	64H	63H	62H	61H	60H
2BH	5FH	5EH	5DH	5CH	5BH	5AH	59H	58H
2AH	57H	56H	55H	54H	53H	52H	51H	50H
29H	4FH	4EH	4DH	4CH	4BH	4AH	49H	48H
28H	47H	46H	45H	44H	43H	42H	41H	40H
27H	3FH	3EH	3DH	3CH	3BH	3AH	39H	38H
26H	37H	36H	35H	34H	33H	32H	31H	30H
25H	2FH	2EH	2DH	2CH	2BH	2AH	29H	28H
24H	27H	26H	25H	24H	23H	22H	21H	20H
23H	1FH	1EH	1DH	1CH	1BH	1AH	19H	18H
22H	17H	16H	15H	14H	13H	12H	11H	10H
21H	0FH	0EH	0DH	0CH	0BH	0AH	09H	08H
20H	07H	06H	05H	04H	03H	02H	01H	00H

SFR 中的位地址分布

特殊功能寄存器符号	位地址								字节地址
	D7	D6	D5	D4	D3	D2	D1	D0	
B	F7H	F6H	F5H	F4H	F3H	F2H	F1H	F0H	F0H
ACC	E7H	E6H	E5H	E4H	E3H	E2H	E1H	E0H	E0H
PSW	D7H	D6H	D5H	D4H	D3H	D2H	D1H	D0H	D0H
IP	—	—	—	BCH	BBH	BAH	B9H	B8H	B8H
P3	B7H	B6H	B5H	B4H	B3H	B2H	B1H	B0H	B0H
IE	AFH	—	—	ACH	ABH	AAH	A9H	A8H	A8H
P2	A7H	A6H	A5H	A4H	A3H	A2H	A1H	A0H	A0H
SCON	9FH	9EH	9DH	9CH	9BH	9AH	99H	98H	98H
P1	97H	96H	95H	94H	93H	92H	91H	90H	90H
TCON	8FH	8EH	8DH	8CH	8BH	8AH	89H	88H	88H
P0	87H	86H	85H	84H	83H	82H	81H	80H	80H

2.4.5 外部数据存储器

最多可外扩64K字节的RAM或I/O。几点注意：

(1) 地址的重叠性

程序存储器与数据存储器全部64K字节地址空间重叠

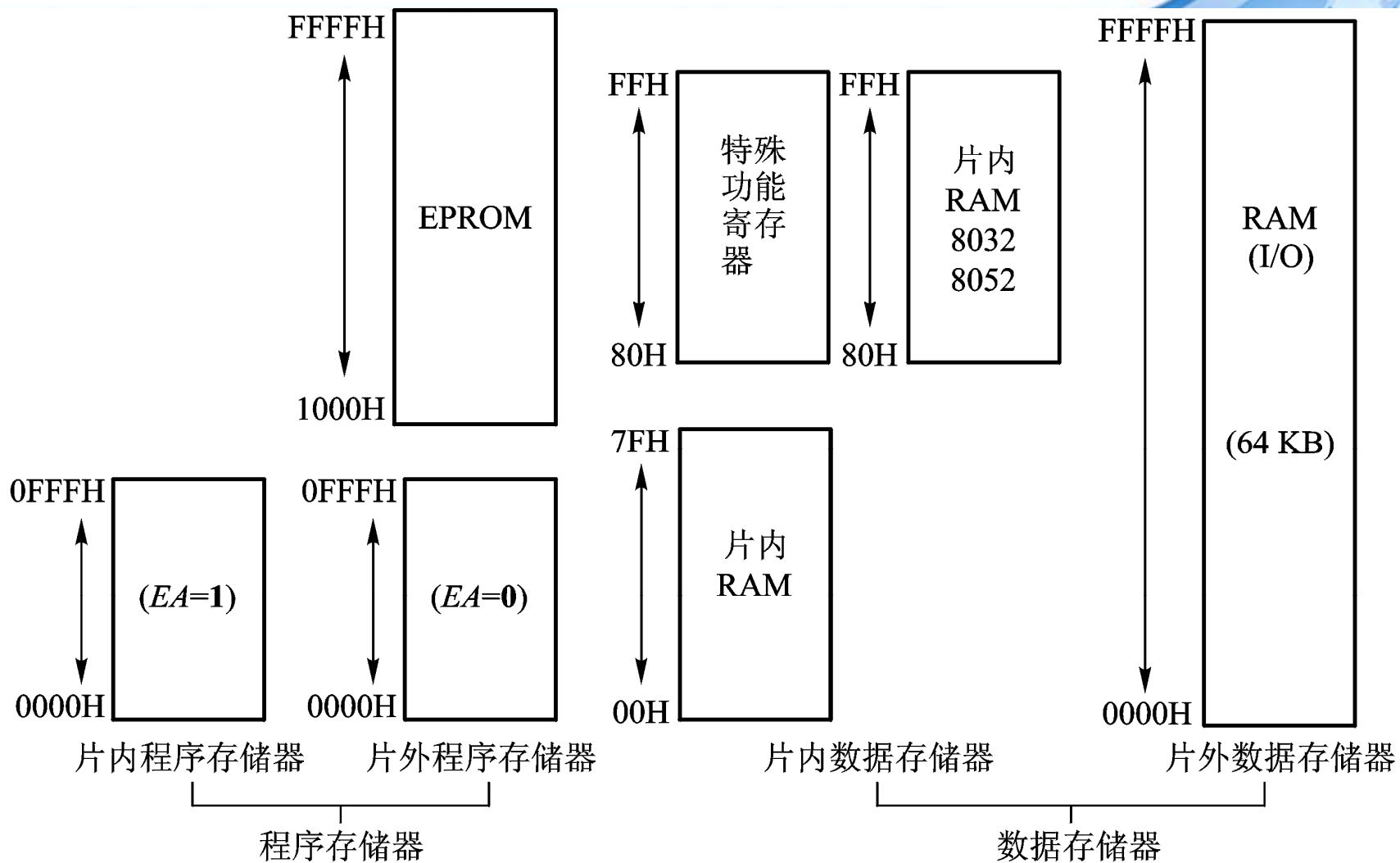
程序存储器与数据存储器在使用上是严格区分的

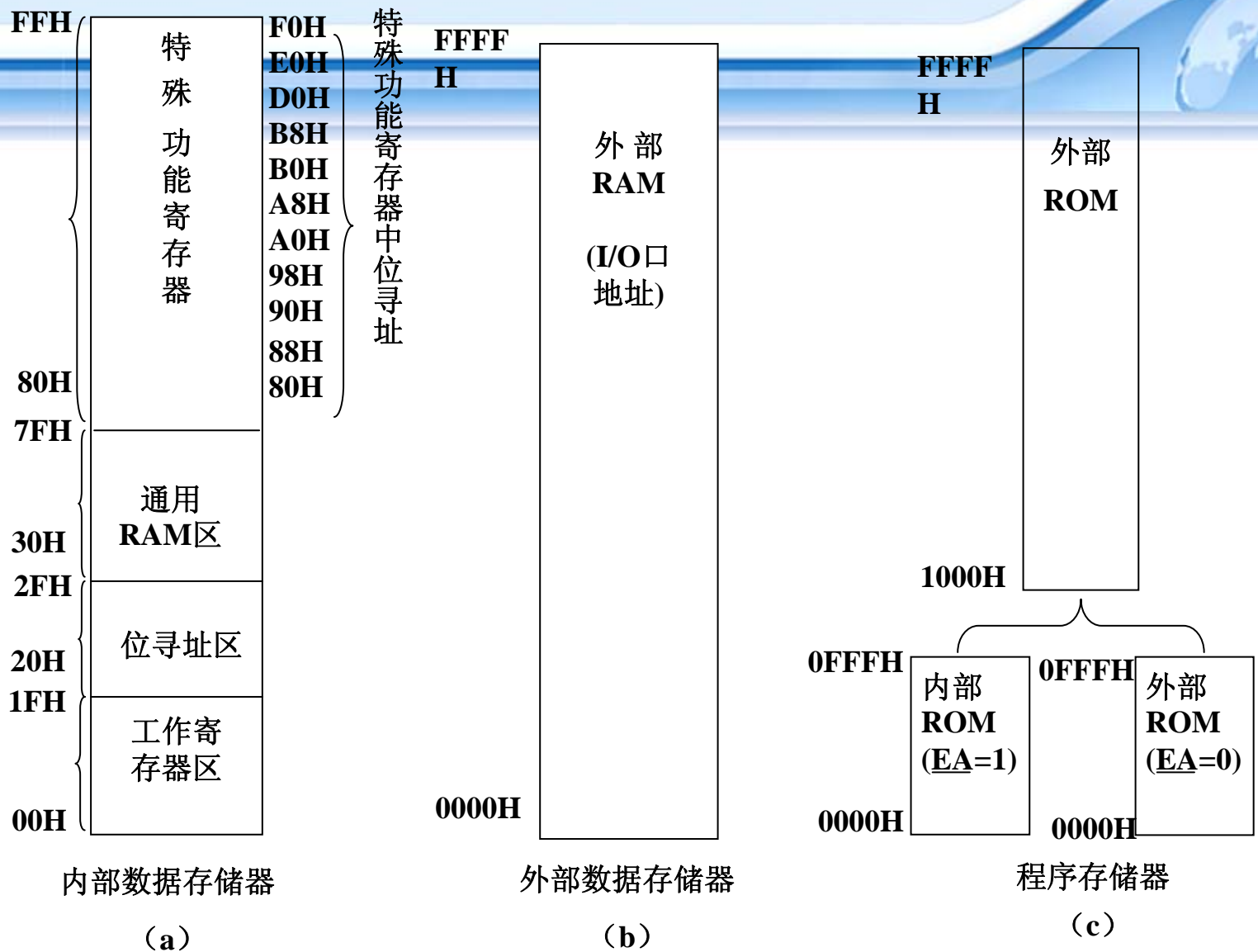
(3) 位地址空间共有两个区域

(4) 片外与片内数据存储器由指令来区分

(5) 片外数据存储区中，RAM与I/O端口统一编址。

所有外围I/O端口的地址均占用RAM地址单元，使用与访问外部数据存储器相同的传送指令。





MCS-51单片机存储器空间分配

2.5 并行I/O端口

共有4个8位双向I/O口，共32口线。每位均有自己的锁存器(SFR)，输出驱动器和输入缓冲器。

2.5.1 P0口位图内部结构

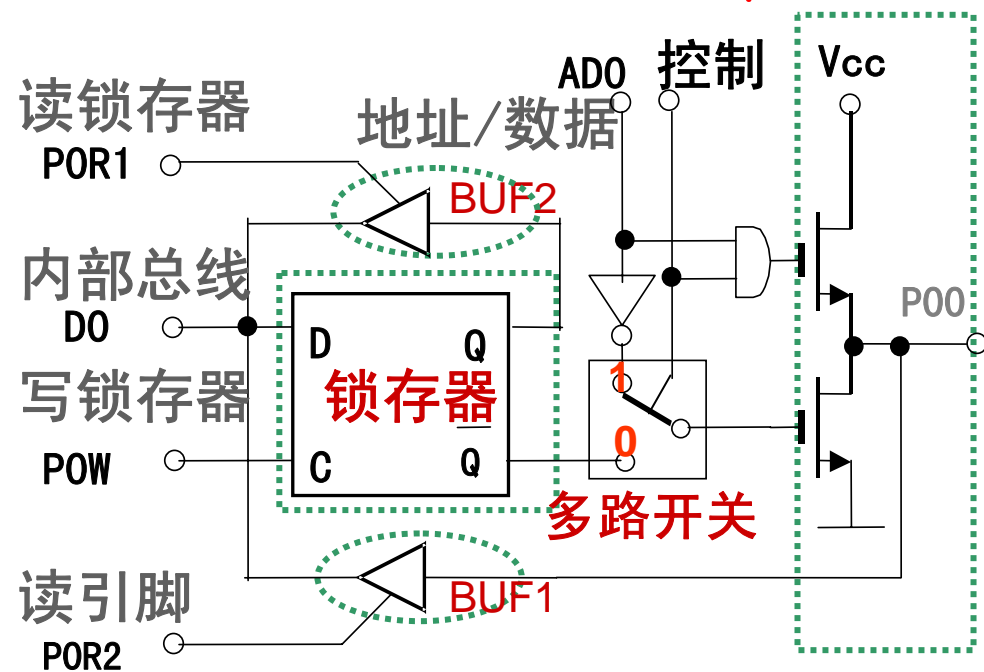


图1 P0口内部结构

说明:

- 1、当控制信号为0时，P0口做双向I/O口，为漏极开路（三态）
- 2、控制信号为1时，P0口为地址/数据复用总线（用于口扩展）
- 3、P0W为端口输出写信号，用于锁存输出状态
- 4、P0R1为读锁存器信号，执行“ANL P0, #0FH”时该信号有效
- 5、P0R2为读引脚信号，执行“MOV A, P0”时该信号有效

2.5.2 P1口内部结构

P1口内部结构如图2所示

输出部分有内部上拉电阻 R^* 约为20K。

其他部分与P0端口使用相类似（读引脚时先写入1）。

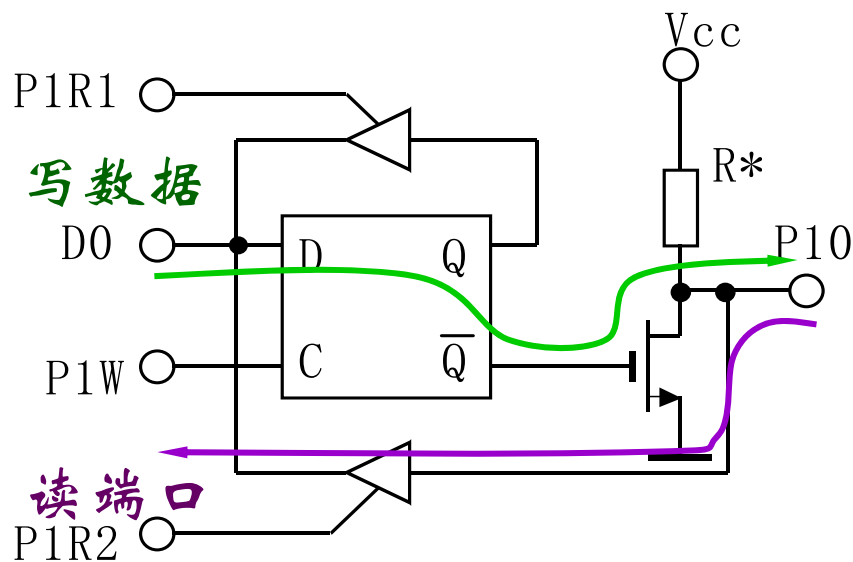


图2、P1口内部结构

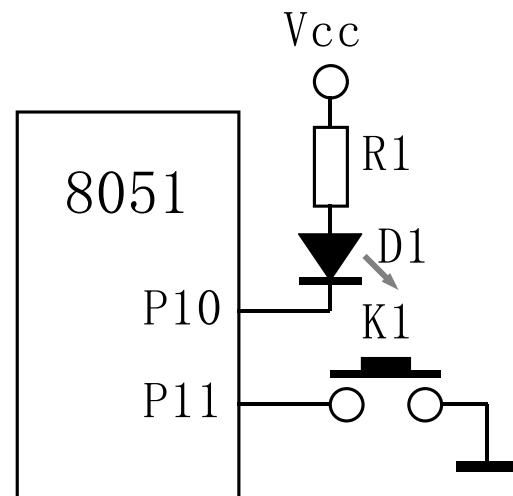


图2.1、P1口应用



读锁存器

读锁存器指令是从锁存器中读取数据，进行处理，并把处理后的数据重新写入锁存器中，这类指令称为读、修改、写指令。在ANL、ORL、XRL； JBC； CPL； INC、DEC； DJNZ； MOV、CLR、 SETB等指令中，当目的操作数为某一I / O口或I / O口的某一位时，这些指令均为读、修改、写指令。

读端口

读端口指令一般都是以I/O端口为源操作数的指令，执行读引脚指令时，打开三态门，输入口状态。例如，读P1口的输入状态时，读引脚指令为：MOV A, P1。



当给口锁存器写入某一状态后，相应的口引脚是否呈现锁存器的状态，是与外电路的联接有关。

例如，用I/O口线驱动外部三极管基极时，该口线位锁存器写入“1”后使外部三极管导通，而三极管一旦导通后，基极电平为“0”。读锁存器与读引脚状态不一致

初级阶段对I/O口读写的注意事项

当给一个准双向口输出“0”后，输出驱动器打开，管脚电位拉低为“0”，此时如将该管脚作输入脚使，将无法输入高电平。

由此可见，在设计8051系统时，对51的I/O管脚要统一规划使用，一个管脚不能既作为输入，又作为输出。换言之，一个管脚如果第一次用其为输入，一直用其作为输入管脚。

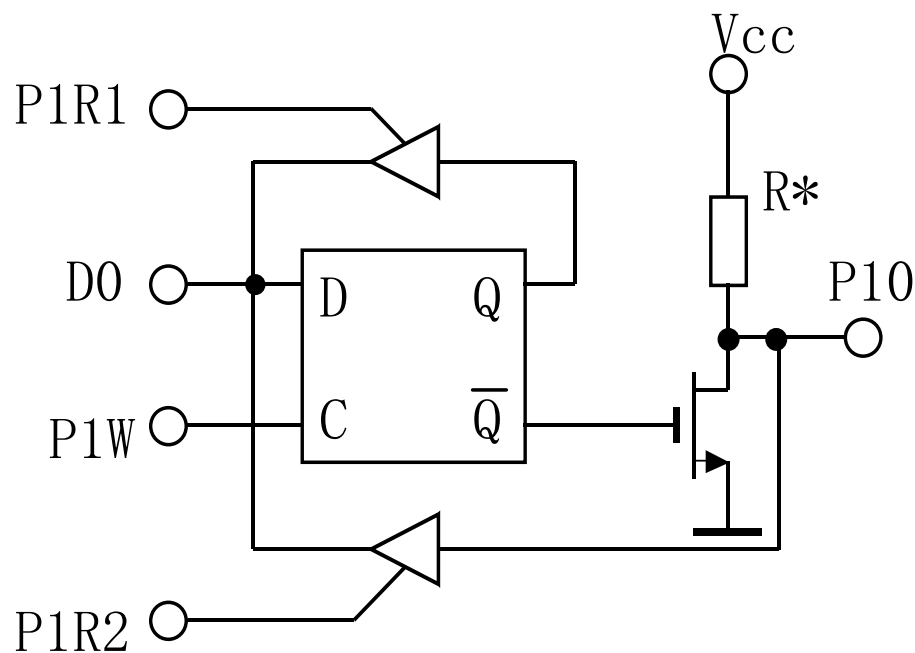


图2、P1口内部结构

2.5.3 P2口内部结构

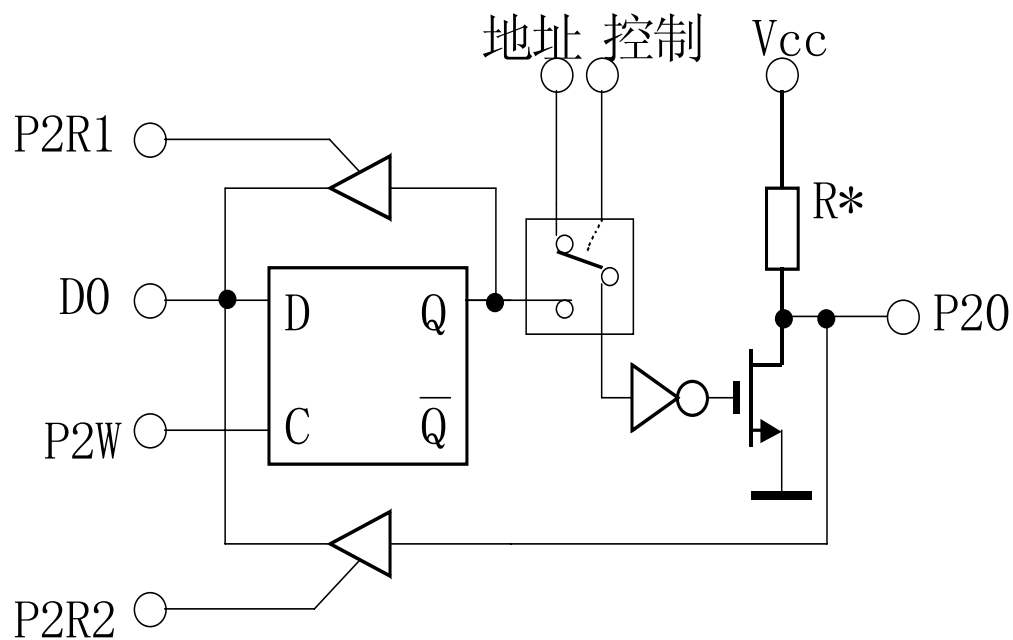


图3、P2口内部结构

说明：

1、P2可以作为通用的I/O，也可以作为高8位地址输出。

2、当控制信号为1时

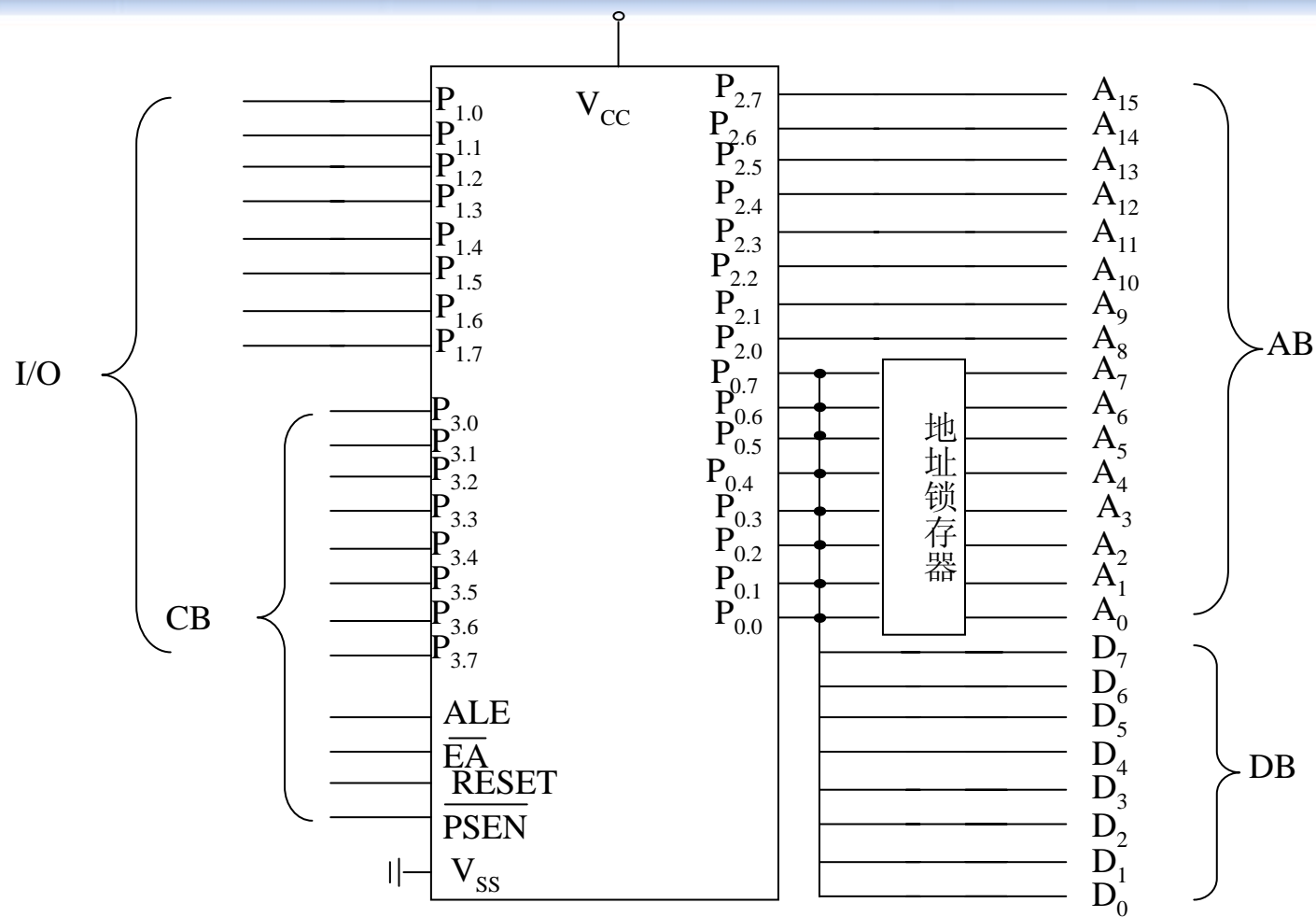
P2口输出地址信息，

此时单片机完成外部的取指操作或对外部数据存储
器16位地址的读写操作。

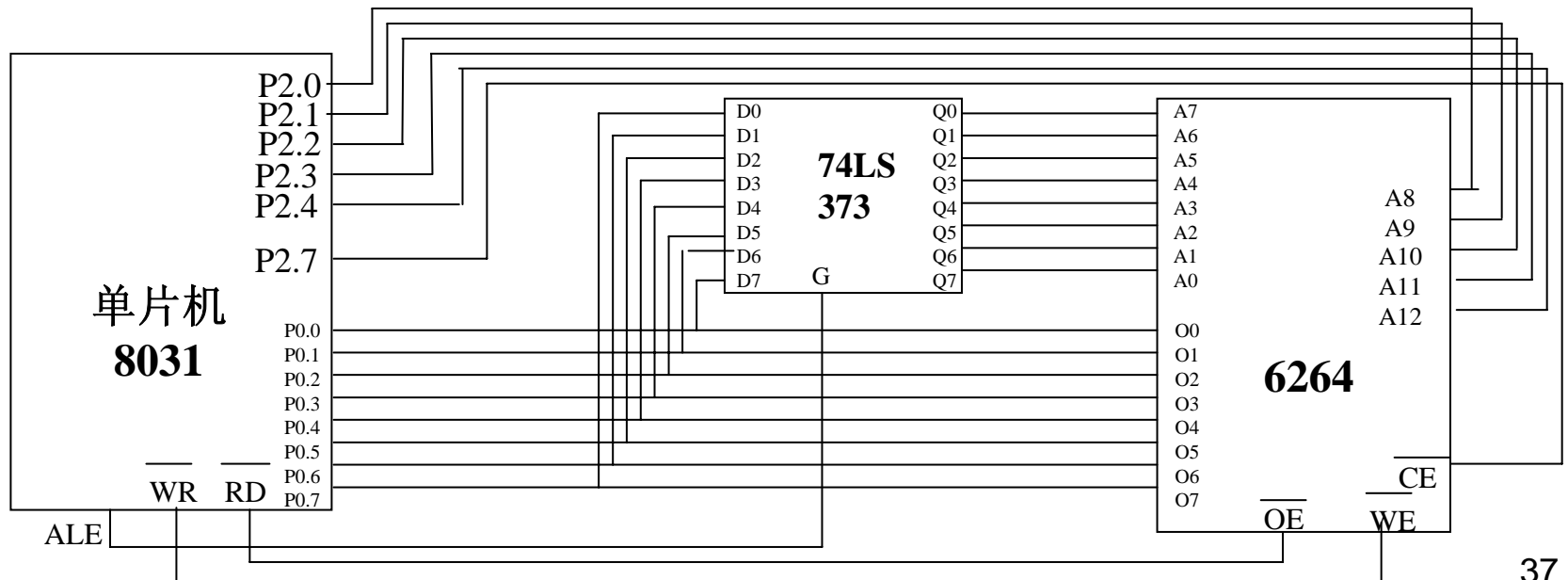
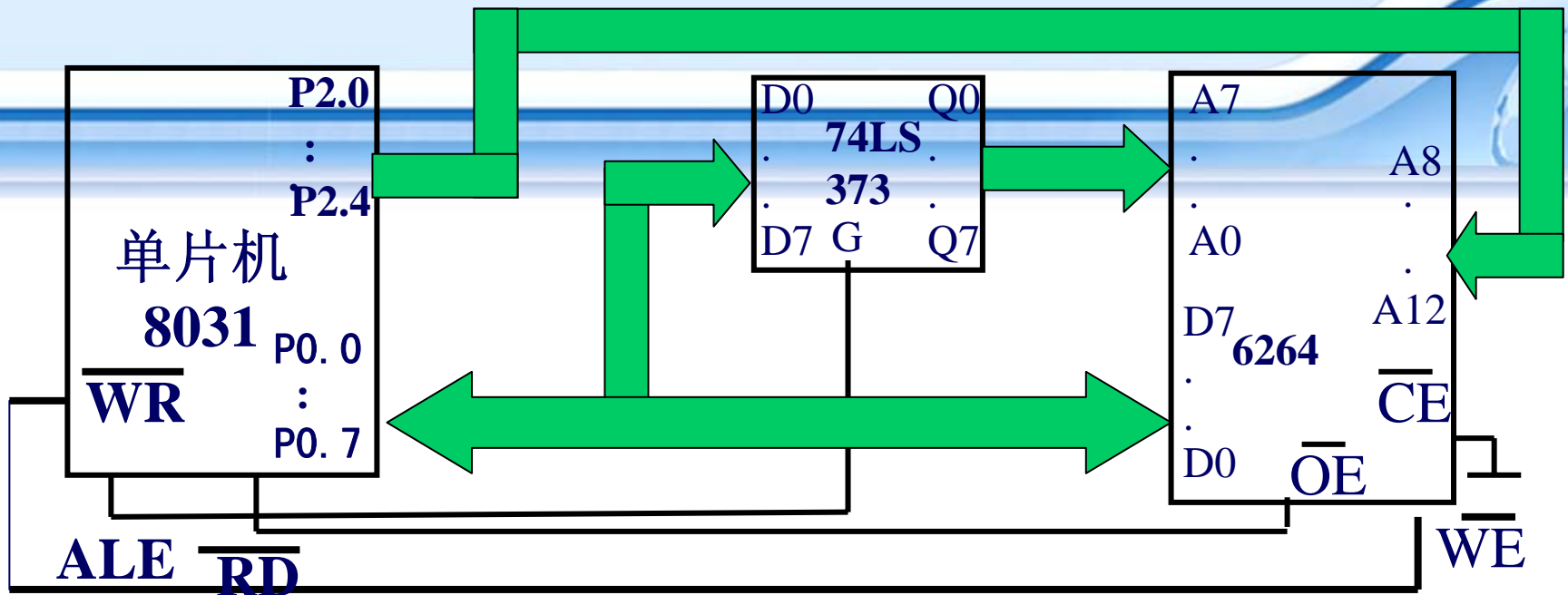
3、当P2口作为普通I/O口
使用时

用法和P1口类似。

MCS-51单片机片外总线



MCS-51片外总线结构示意图



2.5.4 P3口内部结构

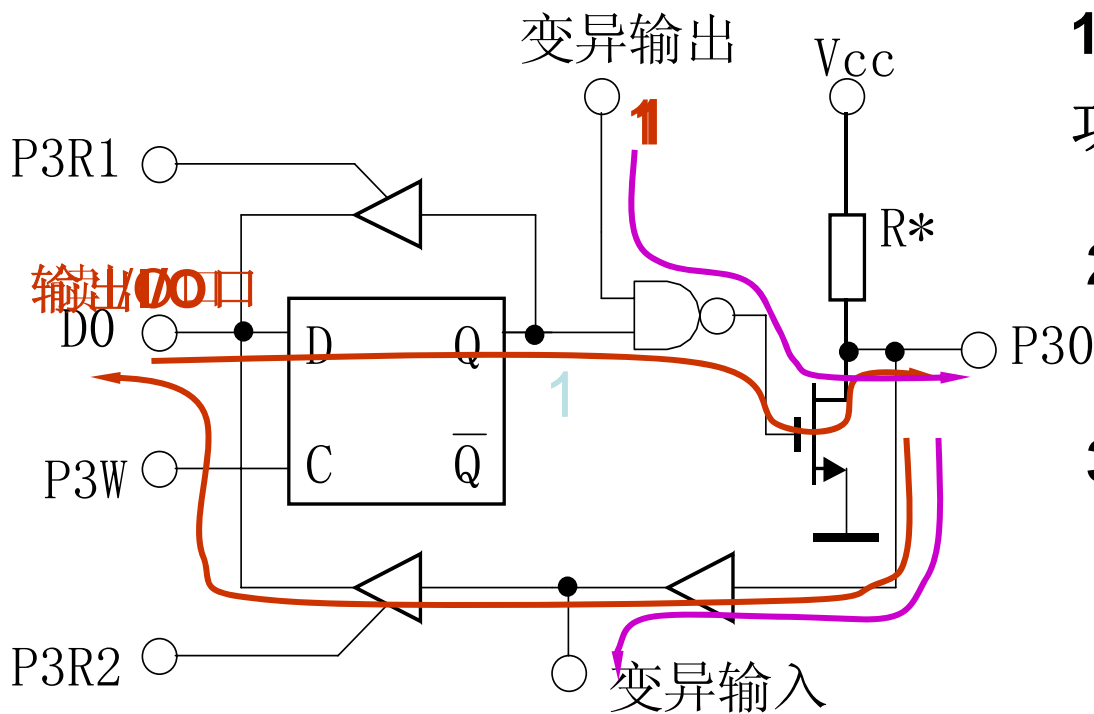


图3、P3口内部结构

说明:

- 1、做普通端口使用时，第二功能应为“1”。
- 2、使用第二功能时，输出端口锁存器应为“1”。
- 3、变异功能（）

P3.0	TXD	P3.4	T0
P3.1	RXD	P3.5	T1
P3.2	INT0	P3.6	WR
P3.3	INT1	P3.7	RD

2.5.5 P0~P3端口功能总结

使用中应注意的问题:

P0~P3口都是并行I/O口，但P0口和P2口还可用来构建数据总线和地址总线，所以电路中有一个MUX，进行转换。

而P1口和P3口无构建系统的数据总线和地址总线的功能，因此，无需转接开关MUX。

只有P0口是一个真正的双向口，P1~P3口都是准双向口。

原因: P0口作数据总线使用时，为保证数据正确传送，需解决芯片内外的隔离问题，即只有在数据传送时芯片内外才接通；否则应处于隔离状态。为此，P0口的输出缓冲器应为三态门。

P3口具有第二功能。因此在P3口电路增加了第二功能控制逻辑。这是P3口与其它各口的不同之处。

2.6 时钟电路与时序

时钟电路用于产生单片机工作所必需的时钟控制信号。

2.6.1 时钟电路

时钟频率直接影响单片机的速度，电路的质量直接影响系统的稳定性。常用的时钟电路有两种方式：内部时钟方式和外部时钟方式。

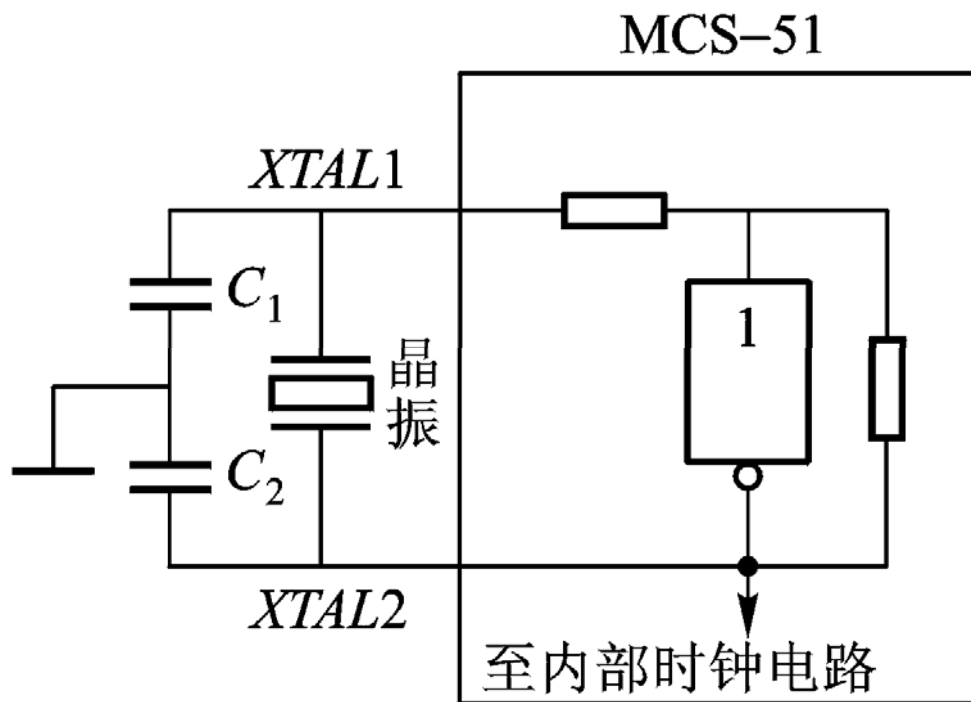
一、内部时钟方式

内部有一个用于构成振荡器的高增益反相放大器，其输入端：XTAL1，输出端：XTAL2。

➤ C1和C2典型值通常选择为30pF左右。

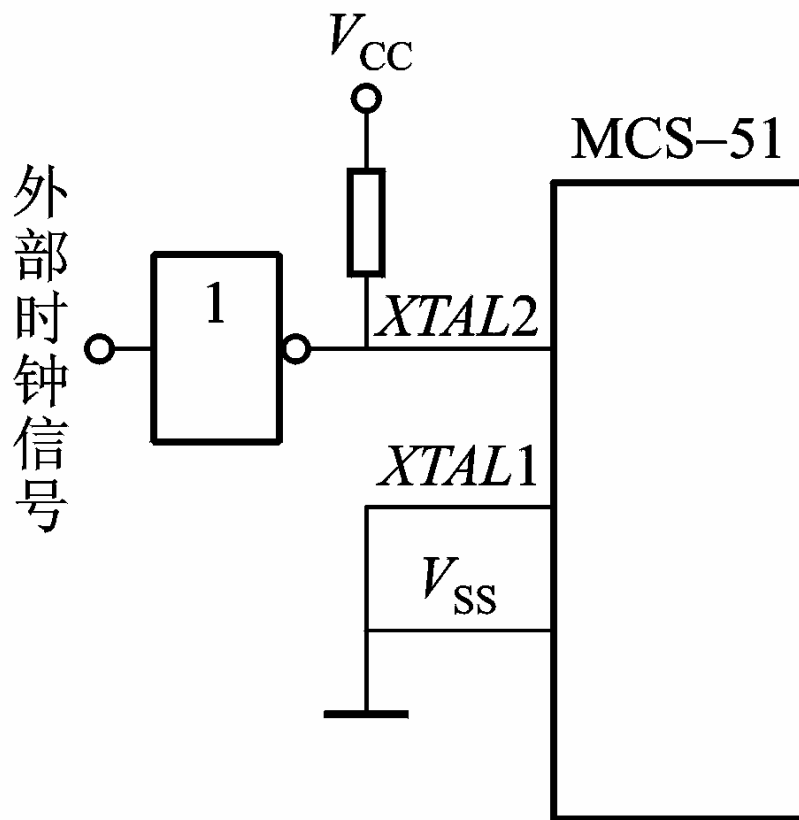
➤ 晶体的振荡频率在1.2MHz~12MHz之间。

➤ 某些高速单片机芯片的时钟频率已达40MHz。



二、外部时钟方式

常用于多片MCS-51
单片机同时工作。





2.6.2 机器周期、指令周期与指令时序

一、时钟周期

单片机的基本时间单位。

若时钟的晶体的振荡频率为 f_{osc} ，则时钟周期 $T_{osc}=1/f_{osc}$ 。如 $f_{osc}=6\text{MHz}$ ， $T_{osc}=166.7\text{ns}$ 。

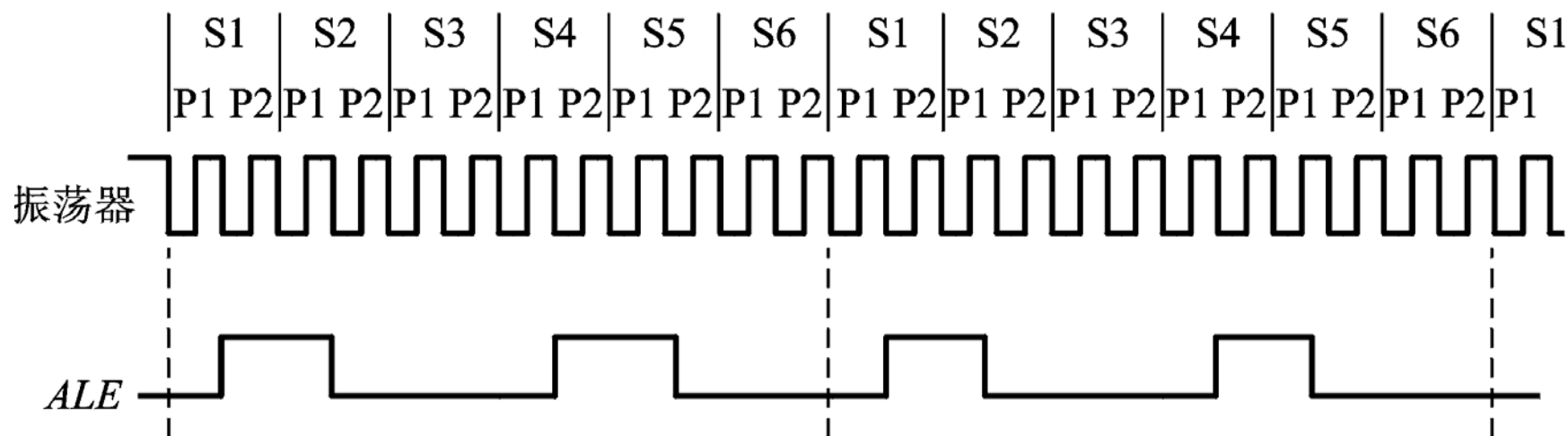
二、机器周期

CPU完成一个基本操作所需要的时间。

执行一条指令分为几个机器周期。每个机器周期完成一个基本操作。MCS-51单片机每12个时钟周期为一个机器周期，

一个机器周期又分为6个状态：**S1~S6**。每个状态又分为两拍：**P1和P2**。因此，一个机器周期中的12个时钟周期表示为：

S1P1、S1P2、S2P1、S2P2、...、S6P2。



三、指令周期

执行一条指令时，可分为**取指令阶段**和**指令执行阶段**。

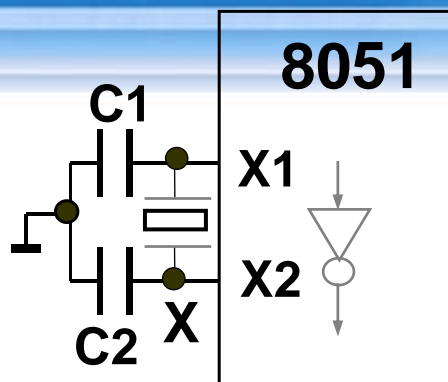
取指令阶段，PC中地址送到程序存储器，并从中取出需要执行指令的操作码和操作数。

指令执行阶段，对指令操作码进行译码，以产生一系列控制信号完成指令的执行。

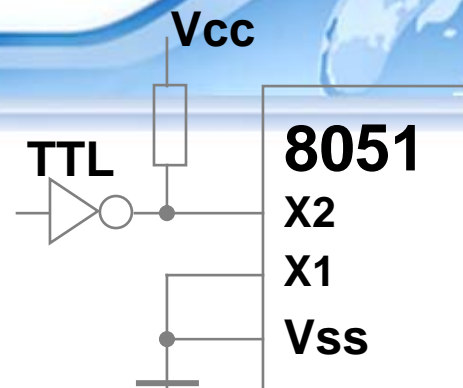
ALE信号是为地址锁存而定义的，以时钟脉冲1/6的频率出现，在一个机器周期中，ALE信号两次有效（注意，在执行访问外部数据存储器的指令MOVX时，将会丢失一个ALE脉冲）

时钟电路

- 需外接晶振的频率
1.2~12MHZ，**C1**和**C2**取
30±10PF

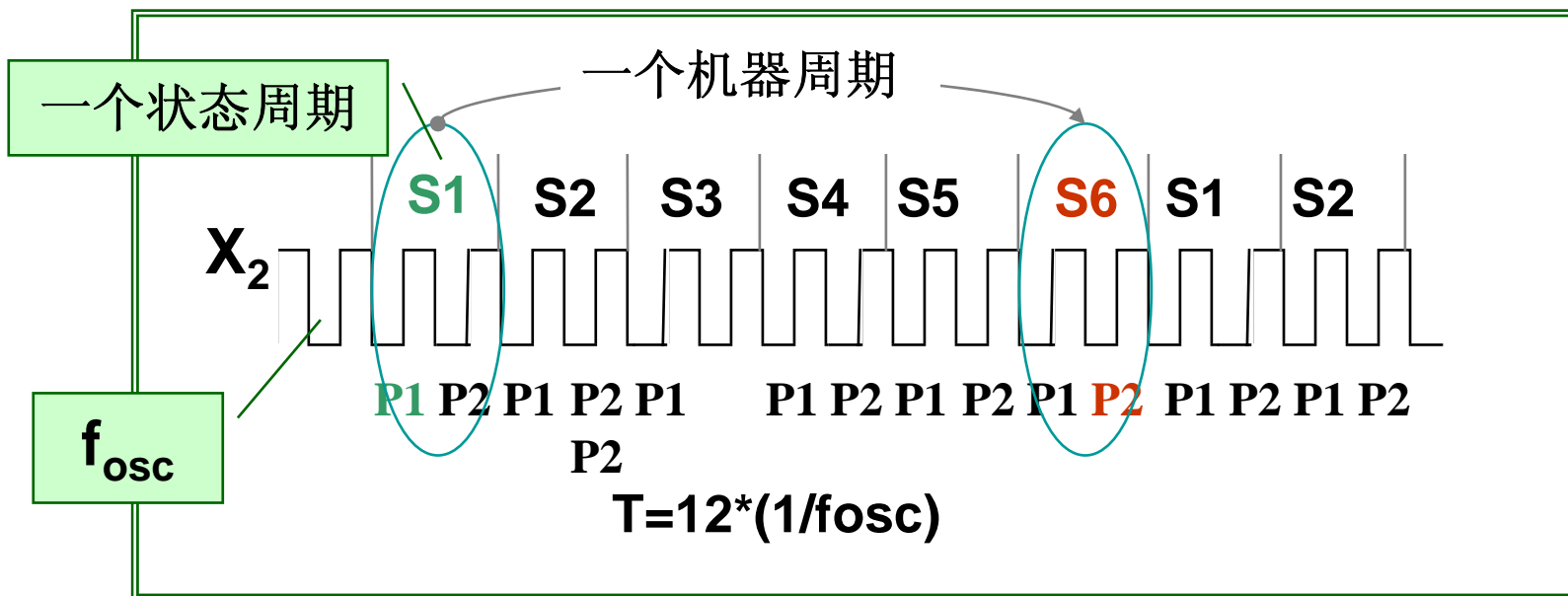


振荡电路



外接时钟源

- **CPU**的时序（时钟周期、状态周期、机器周期）





若外接晶振为12MHz时，则单片机的四个周期的具体值为：

- ✓ 时钟周期 = $1/12\text{MHz} = 1/12 \mu\text{s} = 0.0833 \mu\text{s}$
- ✓ 状态周期 = $2 * \text{时钟周期} = 1/6 \mu\text{s} = 0.167 \mu\text{s}$
- ✓ 机器周期 = $12 * \text{时钟周期} = 1 \mu\text{s}$
- ✓ 指令周期 = $1 \sim 4 \mu\text{s}$ (1~4个机器周期)

可用于计算指令、程序的执行时间，以及定时器的定时时间

2.7 复位操作和复位电路

2.7.1 复位操作

单片机的初始化操作，摆脱死锁状态。

引脚RST加上大于2个机器周期（即24个时钟振荡周期）的高电平就可使MCS-51复位。复位时，PC初始化为0000H，使MCS-51单片机从0000H单元开始执行程序。

除PC之外，复位操作还对其它一些寄存器有影响，见表2-3。

$SP=07H$ ，P0-P3的引脚均为高电平。

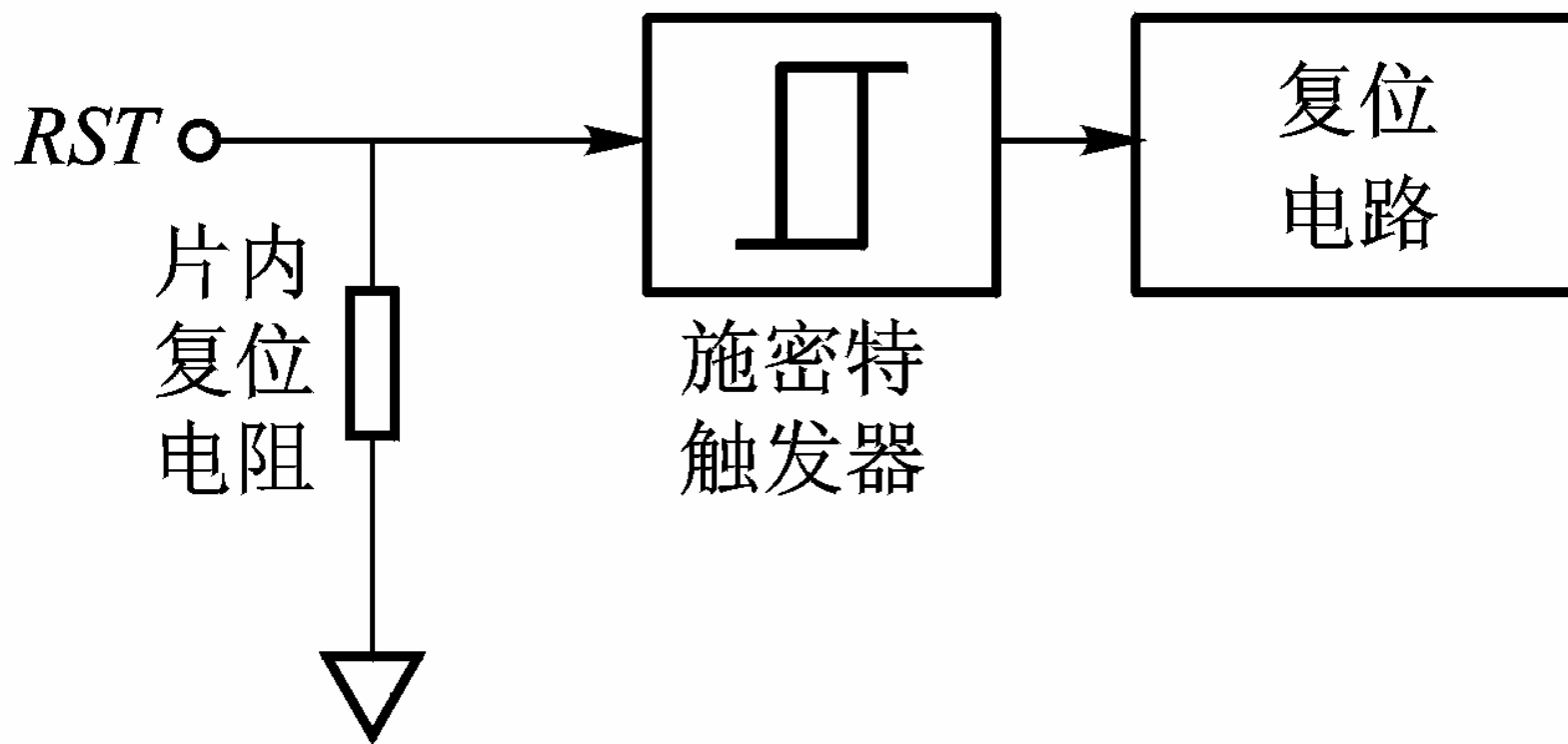
在复位有效期间，ALE脚和PSEN*脚均为高电平，内部RAM的状态不受复位的影响。

MCS-51单片机各寄存器的复位状态

寄存器	复位状态	寄存器	复位状态
PC	0000H	TCON	00H
ACC	00H	TL ₀	00H
PSW	00H	TH ₀	00H
SP	07H	TL ₁	00H
DPTR	0000H	TH ₁	00H
P ₀ ~P ₃	0FFH	SCON	00H
IP	××000000B	SBUF	不定
IE	0×000000B	PCON	0×××0000B
TMOD	00H		

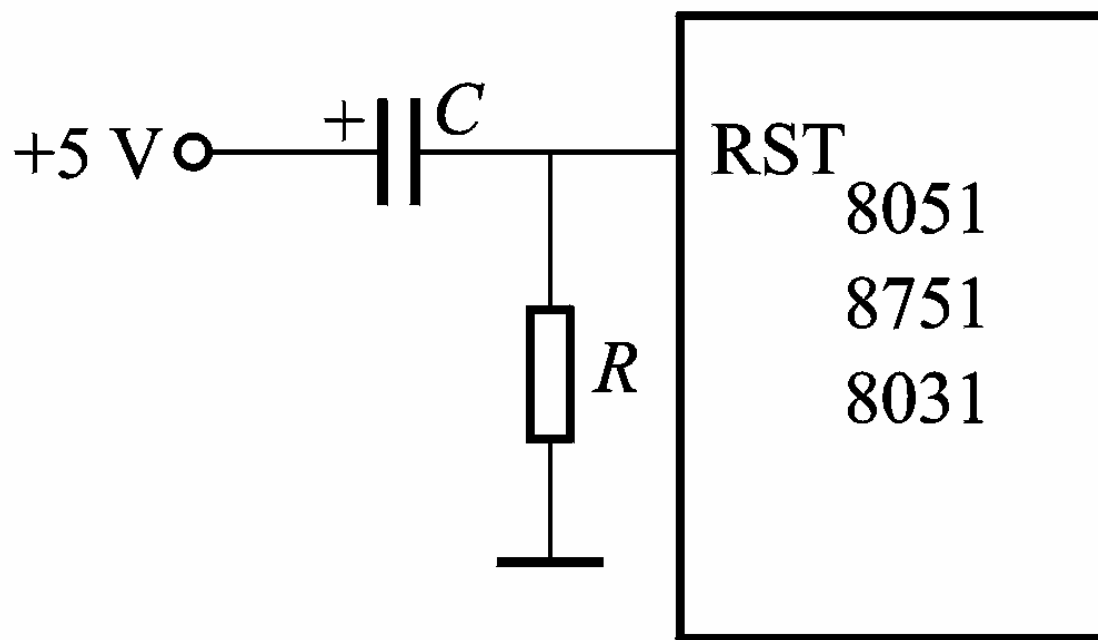
2.7.2 复位电路

片内复位结构:



上电自动复位和按钮复位

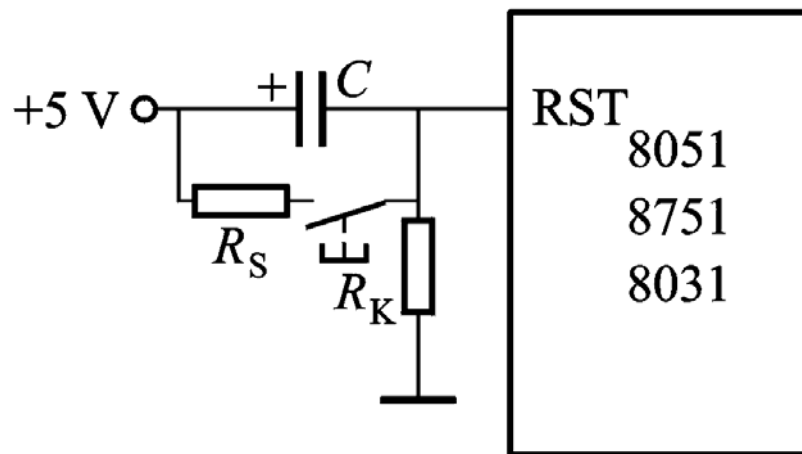
最简单的上电自动复位电路：



$$C=22\mu\text{F} \quad R=1\text{k}\Omega$$

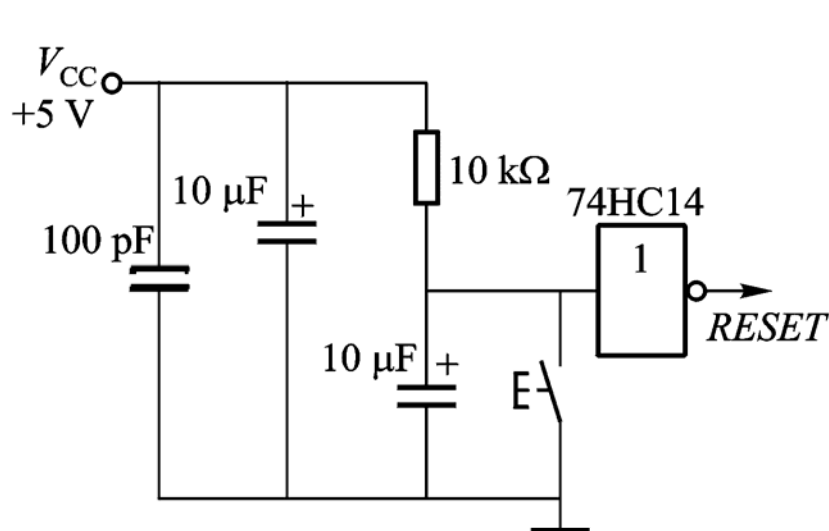
按键手动复位，有电平方式和脉冲方式两种。

电平方式

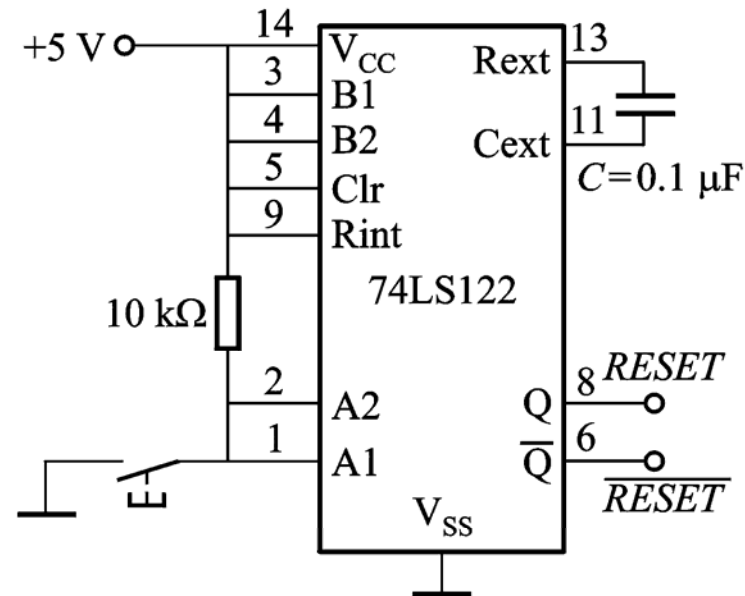


$$C=22\mu\text{F} \quad R_S=200 \, \Omega \quad R_K=1\text{k} \, \Omega$$

两种实用的兼有上电复位与按钮复位的电路。



(a)



(b)

上图 (b) 中的电路能输出高、低两种电平的复位控制信号，以适应外围 I/O 接口芯片所要求的不同复位电平信号。

74LS122 为单稳电路，实验表明，电容 C 的选择约为 0.1 μF 较好。

还可采用专用的复位管理芯片如 IMP813L、TL7705 等

习题



1. **MCS-51**单片机的片内都集成了哪些功能部件？各个功能部件的最主要的功能是什么？
2. 说明**MCS-51**单片机的**EA**引脚的作用，该引脚接高电平和接低电平时各有何种功能？
3. **MCS-51**的时钟振荡周期和机器周期之间有何关系？
4. 在**MCS-51**单片机中，如果采用**6MHz**晶振，一个机器周期为（ ）。
5. 内部**RAM**中，位地址为**30H**的位，该位所在字节的字节地址为（ ）。
6. 若**A**中的内容为**63H**，那么，**P**标志位的值为（ ）。
7. **8031** 单片机复位后，**R4**所对应的存储单元的地址为（ ），因上电时**PSW=**
（ ）。这时当前的工作寄存器区是（ ）组工作寄存器区。



8. 内部**RAM**中，哪些单元可作为工作寄存器区，哪些单元可以进行位寻址？写出它们的字节地址。
9. 使用**8031**单片机时，需将**EA**引脚接（ ）电平，因为其片内无（ ）存储器。
10. **PC**的值是：
- (A) 当前正在执行指令的前一条指令的地址
 - (B) 当前正在执行指令的地址
 - (C) 当前正在执行指令的下一条指令的地址
 - (D) 控制器中指令寄存器的地址
11. 通过堆栈操作实现子程序调用，首先就要把（ ）的内容入栈，以进行断点保护。调用返回时，再进行出栈保护，把保护的断点送回到（ ）。
12. **MCS-51**单片机程序存储器的寻址范围是由程序计数器**PC**的位数所决定的，因为**MCS-51**的**PC**是**16**位的，因此其寻址的范围为（ ）**K**字节。
13. 如果手中仅有一台示波器，可通过观察哪个引脚的状态，来大致判断**MCS-51**单片机正在工作？

谢谢各位！

