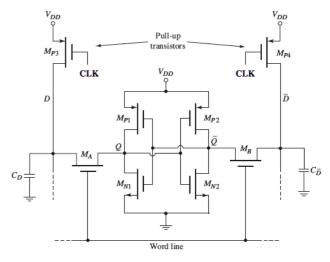


	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19
(a)	X			X			X							X	X		X	
(b)		X						X		X	X	X	X	X				
(c)			X		X	X			X					X		X		X
(d)														X				

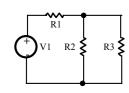
1.

Estado	CLK	WL	D	~ <i>D</i>	Q	MN2	MP1	MP3
1 Read	1	1	0	1	0	Off	Off	Off
2	0	0	1	1	0	Off	Off	On
3	1	0	1		0	Off	Off	Off
4 Write	1	1	1	0	1	On	On	Off

O circuito representa uma célula RAM. Os estados 1 a 4 estabelecem-se sequencialmente. Preencha a tabela acima com o valor lógico (0 ou 1) de D, ~D, Q e com o estado (On ou Off) dos transistores.



2. No circuito abaixo, $R1 = R2 = R3 = 1 \text{ k}\Omega$.



Se a potência fornecida por V1 é de 0,15W, que potência dissipa R3?

$$I1 = V1 / [R1 + (R2//R3)] = V1 / 1500$$

 $P1 = V1 I1 = V1^2 / 1500 = 0.15W \Rightarrow V1 = 15V \Rightarrow I1 = 10mA$

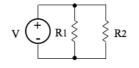
$$R2 = R3 \ e I1 = I2 + I3 = I1 / 2 = 5mA$$

Resposta:
$$P3 = R3 I3 = 25 \text{mW}$$

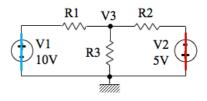
3. A corrente em R1 é o dobro da corrente em R2. Então verifica-se que:

$$I1 = 2 I2 => V / R1 = 2 V / R2 => R1 = R2 / 2$$

Resposta: R1 = R2 / 2



4. No circuito à direita, $R1 = R2 = 3 \text{ k}\Omega$ $R3 = 6 \text{ k}\Omega$ Aplicando sobreposição, V3 é dada pela soma:



Iteração a: considerar V1 e anular os efeitos de V2 (cc vermelho)

Pelo divisor de tensão, V3a = V1 (R2//R3) / [R1 + (R2//R3)] = 10 (2K) / (3K+2K) = 4V

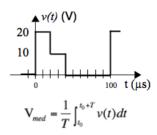
Iteração b: considerar V2 e anular os efeitos de V1 (cc azul)

Pelo divisor de tensão, V3b = -V2 (R1//R3) / [R2 + (R1//R3)] = -5 (2K) / (3K+2K) = -2V

Resposta: V3 = V3a + V3b = 4 - 2 = 2V

5. A figura à direita representa um ciclo de uma onda periódica de 10kHz. Calcule o seu valor médio:

O valor médio é a área da figura a dividir pelo periodo, ou seja $(20 \times 20 + 10 \times 20) / 100 = 6V$ Resposta: 6V



6. Para o sinal da figura, determine o tempo de descida: Por definição, o tempo de descida é medido entre 90% e 10%

da excursão do sinal (pico a pico)

$$v_{pp} = 5 - (-5) = 10V$$
 90% de $v_{pp} = 9 V$ 10% de $v_{pp} = 1 V$
Temos então uma descida de 8V (de +4V para -4V).

O sinal desce 10V em 200ns, ou seja, 0.05V/ns pelo que, para descer 8V precisa de

Resposta: tf = 160 ns

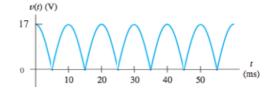
7. Determine a frequência e o valor eficaz do sinal:

 $v_{\text{eff}} = v_{\text{m}} / \sqrt{2} = 17 / 1.41 = 12 \text{ Veff}$

Da figura tira-se imediatamente que o periodo T = 10 ms

f = 1 / T = 100Hz

Resposta: 100 Hz; 12 V



8. Considere um circuito RC paralelo, com R=1kΩ e C=100nF, a funcionar à frequência de 1,6kHz. Determine, aproximadamente, a impedância equivalente em módulo e fase.

Em paralelo temos que Z = R // Zc = (R x $1/j\omega$ C) / (R + $1/j\omega$ C) = R / (1 + $j\omega$ CR) =

=
$$1000 / (1+j 2\pi \times 1600 \times 10^{-7} \times 1000) \approx 1000 / (1+j 1)$$

$$|1 + j \ 1| = (1^2 + 1^2)^{1/2} = \sqrt{2}$$
 $|Z| = 1000 / |1 + j \ 1| \approx 0.7 \text{ k}\Omega$

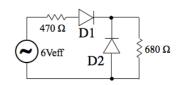
$$\phi (1 + j \ 1) = atan (1/1) = +45^{\circ}$$

Fase = Fase numerador - Fase denominador

$$\phi(Z) = 0 - \phi(1 + j 1) = -45^{\circ}$$

Resposta: $0.7k\Omega / -45^{\circ}$

9. Para o circuito à direita considere diodos ideais e que a tensão de entrada (Vi) é uma sinusoide com 6Veff. Pode afirmar-se que: D2 está sempre cortado porque:

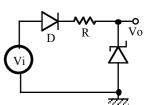


- vi > 0V, D1 conduz porque tem o ânodo (através de 470 Ω) ligado

ao + da fonte e o cátodo (através de 680Ω) ligado ao - da fonte. Neste caso, D2 está cortado pelo facto do ânodo estar ligado ao - da fonte e o cátodo (através de 470Ω e D1) ligado ao +.

- vi < 0V, D1 corta porque fica com o ânodo ligado (através de 470Ω) ao - da fonte. Como D1 é um circuito aberto, não há ligação entre o cátodo de D2 e a fonte, pelo que D2 também não pode conduzir, ou seja está cortado.

Resposta: D2 está sempre cortado.



10. No circuito considere
$$V\gamma = 0.7V \mid Vz = 12V \mid R = 1k\Omega$$
.

Calcule, aproximadamente, o valor máximo da corrente no zener quando o sinal de entrada é uma sinusoide de 500Hz com 14Vrms:

IR = Iz Vipico = Virms
$$\sqrt{2}$$
 = 14 x 1,41 = 19,8 Vpico

À esquerda de R aparece Vipico - $V\gamma = 19.8$ - 0.7 = 19.1V

À direita de R aparece Vz = 12V, portanto $IR = Iz = (19,1-12) / 1K \approx 7 \text{ mA}$

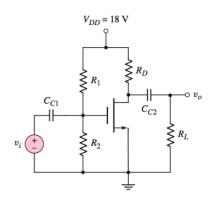
Resposta: 7,0 mA

11. Considere: $R_1=130\text{k}\Omega$; $R_2=50\text{k}\Omega$; $R_D=3\text{k}\Omega$; $R_L=6\text{k}\Omega$; e que Vto=3V ; K=0,75 mA/V² .

Considere que os condensadores se comportam como curtocircuitos para pequeno sinal e circuito-abertos para de.

Calcule a tensão V_{DS} de polarização:

VGS = VG = VDD x R2 x (R1+R2) = 18 x 50K x (130K+50K) = 5V
ID = K (VGS -
$$Vto$$
)² = 0,75 x 10⁻³ (5-3)² = 3mA
V_{DS} = VDD - RD ID = 18 - (3x10³ x 3x10⁻³) Resposta: V_{DS} = 9 V



12. Para o circuito anterior, calcule v_O/v_i :

$$gm = 2K (VGS - Vto) = 3mA/V$$

Com base no modelo equivalente para pequenos sinais temos:

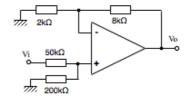
$$v_0 = -gm (RD //RL) v_i = -3x10^{-3} x 2x10^3 x v_i = -6 v_i$$

Resposta:
$$v_O/v_i = -6$$

13. Para o circuito à direita calcule o ganho Vo/Vi:

$$V(+) = Vi \ 200K / (50K + 200K) = 0.8 \ Vi$$

 $Vo = V(+) [1 + (8K / 2K) = 5 \ V(+) = 5 \ x \ 0.8 \ Vi$
Resposta: $Vo/Vi = +4$



10 kΩ

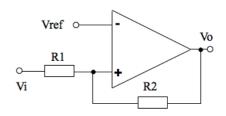
14. No circuito à direita, calcule v_O quando v_{I1} =25mV e v_{I2} =200mV:

$$v_{O1} = -(10\text{K}/1\text{K}) v_{I1} = -10 \times 25\text{mV} = -250\text{mV}$$

$$v_O$$
 = - (20K/1K) v_{O1} + [- (20K/1K) v_{I2}] = - 20 x (-250mV) + (- 20 x 200mV) = 5 - 4

Resposta: $v_O = 1 \text{ V}$

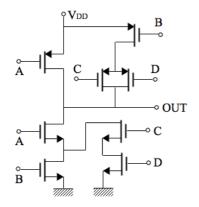
15. No comparador à direita, $R1=5k\Omega$, $R2=20k\Omega$ e VREF=-2V. O OpAmp satura a $\pm 10V$. As tensões de comparação inferior (VTL) e superior (VTH), referentes a Vi, são:

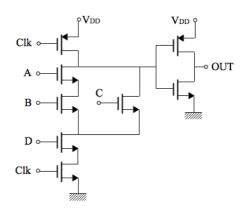


1 kΩ

A comparação é feita (a subir ou a descer) quando V(+) = V(-) = Vref = -2V. Por sobreposição, $-2 = V(+) = Vi \left[R2 / (R1 + R2)\right] + Vo R1 / (R1 + R2) = 0,8 Vi + 0,2 Vo => Vi = -0,25 Vo - 2,5$ Quando Vo = 10V => Vi = VTL = -5 V Quando Vo = -10V => Vi = VTH = 0 V Resposta: VTL = -5 V VTH = 0 V

- **16.** Qual a função lógica do circuito abaixo?
- **17.** Qual a função lógica do circuito abaixo?





Nos NMOS: Série = AND Paralelo = OR (Função lógica operada em termos de correntes)

16. {A em série com [B // (C em série com D)]} => A (B + CD) em correntes, pelo que em tensão

$$OUT = \overline{A(B + CD)}$$

- 17. $\{[(A \text{ em série com B}) // C] \text{ em série com D}\} \Rightarrow (A B + C) D \text{ em correntes, mas como há um Inversor à saída, é esta a função implementada: OUT = <math>(A B + C) D$
- **18.** Considere uma DAC de 5 bits (b4 b3 b2 b1 b0) de resistências pesadas. A resistência associada ao bit menos significativo (b0) é de 400 kΩ. Qual o valor da resistência associada ao bit b2? Sabemos que numa DAC deste tipo as resistências variam sucessivamente numa potência de 2 e que a maior resistência é a associada ao LSB de modo a provocar a menor corrente nas entradas do Amplificador Somador. Assim, Rb2 = Rb0 / 4 = 100 kΩ Resposta: 100 kΩ
- **19.** Numa ADC de contagem de 10 bits, com 1 LSB equivalente a 9,78 mV, o *clock* é de 1 MHz. Quando o sinal à entrada é de 5 V, determine, aproximadamente, o tempo de conversão:

$$v_{a \max} = (2^{n-1} + 2^{n-2} + \dots + 2^1 + 2^0) \, \delta v$$

= $(2^n - 1) \, \delta v$ $\partial v = v \operatorname{amax}/1023 = 9.78 \text{ mV}$

 $vamax = 1023 \text{ x } 9,78 \text{ mV} \approx 10 \text{ V}$

Sabemos que numa ADC deste tipo, o tempo de conversão é igual ao número de clocks que o contador binário necessita para contar desde zero até ao valor de Vi (a converter), mais 1 clock para read/reset.

Para Vi = 5V são, então, necessários 511+1 clocks, o que para f = 1 MHz dá

Resposta: 512 µs