**LABORATORIO DE SISTEMAS ELECTRÓNICOS INDUSTRIALES**

**CURSO 2021/22**

**DESCIFRA EL CÓDIGO**

**Integrantes:**

Gómez-Pamo González-Cela, Jorge 54637

González Alday, Javier Pío 54639

González Denia, Adrián 54647

**Grupo de clase:** A404

**ÍNDICE**

[Introducción 3](#_Toc91778952)

[Explicación y normas del juego 3](#_Toc91778953)

[Componentes del sistema 3](#_Toc91778954)

[Fotos del proyecto 3](#_Toc91778955)

[Estructura del código 4](#_Toc91778956)

[Jerarquía de ficheros del proyecto 4](#_Toc91778957)

[DESCIFRA\_EL\_CODIGO\_TOP 5](#_Toc91778958)

[Descripción del componente 5](#_Toc91778959)

[Estructura interna del componente (diagrama RTL) 5](#_Toc91778960)

[BOTON\_TOP 6](#_Toc91778961)

[Descripción del componente 6](#_Toc91778962)

[Estructura interna del componente (diagrama RTL) 6](#_Toc91778963)

[Componentes internos 6](#_Toc91778964)

[DEBOUNCER 6](#_Toc91778965)

[EDGEDTCTR 6](#_Toc91778966)

[SYNCHRNZR 6](#_Toc91778967)

[FSM\_TOP 7](#_Toc91778968)

[Descripción del componente 7](#_Toc91778969)

[Estructura interna del componente (diagrama RTL) 7](#_Toc91778970)

[Componentes internos 7](#_Toc91778971)

[FSM\_MASTER 7](#_Toc91778972)

[FSM\_INCHECK 9](#_Toc91778973)

[FSM\_SHOWSEQ 10](#_Toc91778974)

[LFSR 11](#_Toc91778975)

[FSM\_SLAVE\_TIMER 12](#_Toc91778976)

[VISUALIZER\_TOP 13](#_Toc91778977)

[Descripción del componente 13](#_Toc91778978)

[Estructura interna del componente (diagrama RTL) 13](#_Toc91778979)

[Componentes internos 13](#_Toc91778980)

[NATURAL\_DECODER 13](#_Toc91778981)

[DISPLAY\_CONTROLLER 13](#_Toc91778982)

[Conclusiones e impresiones 14](#_Toc91778983)

# Introducción

## Explicación y normas del juego

Se propone el juego Descifra el Código que trata, como su nombre indica, de adivinar una secuencia de cuatro elementos utilizando botones. Dicha secuencia se genera de forma aleatoria y será representada mediante leds de colores. La base del juego trata de hacer coincidir el botón pulsado con el led correspondiente en orden.

En caso de acertar la secuencia completa, el usuario habrá ganado y el juego acabará.

Por el contrario, si una pulsación no corresponde con algún parámetro del orden de la secuencia, se perderá un intento y habrá que volver a introducir el código desde el principio. Si el usuario se queda sin intentos, habrá perdido y el juego acabará.

A continuación, se presenta el diagrama de flujo del diseño:

Diagrama

Descripción generada automáticamente

## Componentes del sistema

## Fotos del proyecto

# Estructura del código

## Jerarquía de ficheros del proyecto

A continuación se muestra el árbol de ficheros del proyecto. En el se muestran todos los componentes que constituyen el sistema del juego:

Texto

Descripción generada automáticamente con confianza baja

Como puede comprobarse, la entidad general es DESCIFRA\_EL\_CODIGO\_TOP. Esta está definida internamente por otros tres componentes diferentes:

* **BOTON\_TOP:** Entidad encargada de la recepción y coordinación de la señales producidas por las pulsaciones de los botones de la placa. Al utilizar los 5 botones disponibles, cada uno es tratado por separado por una instancia diferente de la misma entidad, BOTON\_DEBOUNCER.
* **FSM\_TOP:** Entidad dedicada a la coordinación de los eventos y fases del juego. Está compuesta por una máquina de estado maestra (FSM\_MASTER) encargada de determinar las fases del juego, y varias esclavas encargadas de coordinar los eventos e interacciones con el jugador.
* **VISUALIZER\_TOP:** Entidad encargada de la muestra de mensajes a través de los displays de 7 segmentos integrados en la placa. Estos mensajes le indicarán al jugador en la fase en la que se encuentra (inicio del juego, si ha ganado o perdido, etc…).

A lo largo del los siguientes puntos se realizará una descripción más detallada de cada componente por separado.

## DESCIFRA\_EL\_CODIGO\_TOP

### Descripción del componente

Como se ha indicado anteriormente, esta entidad es la encargada de juntar de forma general todos los componentes necesarios para el funcionamiento del juego. De esta forma, es posible simplificar la estructura general del sistema para considerarlo una “caja negra” con las siguientes entradas y salidas:

* **BTN:** Vector de 5 elementos de entrada. Cada elemento se corresponde con el valor de la señal de cada uno de los 5 botones de la placa (OK, UP, DOWN, LEFT, RIGHT).
* **CLK100MHZ:** Entrada la de señal de reloj de 100 MHz. Utilizada por todos los componentes del sistema.
* **CPU\_RESETN:** Entrada de la señal de RESET del sistema. Es activa a nivel bajo.
* **anode:** Salida de un vector de 8 elementos. Utilizado para indicar el display de 7 segmentos en el que se desea encender. Cada elemento corresponde a un display diferente.
* **segment:** Salida de un vector de 7 elementos. Utilizado para indicar los segemntos ha encender en cada display según el mensaje que se quiera mostrar.
* **JA:** Salida de un vector de 4 elementos. Estos corresponden a 4 de los puertos digitales laterales dela placa. Estos son utilizados para controlar el encendido y apagado de los LEDs externos que muestra la secuencia que el jugador tendría que haber introducido para ganar.

### Estructura interna del componente (diagrama RTL)

El código de esta entidad es del estilo estructural, ya que se interconectan los distintos componentes, entradas y salidas mediante señales. El código es el siguiente:

De esta forma, el diagrama de bloques RTL de la entidad quedará de la siguiente forma:

Gráfico

Descripción generada automáticamente

## BOTON\_TOP

### Descripción del componente

Se trata de la entidad top que instancia los cinco botones que se deben utilizar mediante el componente BOTON\_DEBOUNCER, siendo una conexión entre las entradas asíncronas y la máquina de estados principal.

Considerándose como “caja negra” se establecen como entradas:

* **Button\_in:** Vector de 5 elementos de entrada. Correspondientes con el vector de entradas BTN de la entidad top.
* **CLK:** Señal de reloj que sincronizará el proceso.

Siendo las salidas:

* **Button\_out:** Vector de 5 elementos de salida. Dicha salida será la pulsación sincronizada a un pulso de reloj evitando rebotes.

A su vez, el componente BOTON\_DEBOUNCER se trata de una entidad top donde se instancian los componentes correspondientes con la sincronización de los pulsos. Las entradas y salidas de dicho componente son las mismas que la entidad BOTON\_TOP, de tal forma que al instanciarse cinco veces, cada instancia de entrada como salida corresponden con un elemento del vector.

### Estructura interna del componente (diagrama RTL)

El código de esta entidad es del estilo estructural, ya que se interconectan los distintos componentes, entradas y salidas mediante señales. El código es el siguiente:

Aplicación

Descripción generada automáticamente con confianza baja

De esta forma, el diagrama de bloques RTL de la entidad quedará de la siguiente forma:

Interfaz de usuario gráfica, Aplicación

Descripción generada automáticamente

### Componentes internos

A continuación se describen todos los componentes internos de la BOTON\_TOP.

#### SYNCHRNZR

Se utiliza para evitar la inestabilidad ante la pulsación de los botones donde se quiere detectar el flanco de subida en la pulsación. Consiste en varios Flip-Flop de manera que la entrada asíncrona, en este caso la pulsación, se sincronice con la señal de reloj.

Diagrama

Descripción generada automáticamente

#### EDGEDTCTR

Complementa al sincronizador de manera que cuando se produce el pulso del botón, la duración del pulso es mucho mayor que la duración de un ciclo de reloj. Con este componente se produce un único pulso del tamaño del periodo del reloj con el flanco de bajada del botón.

Diagrama

Descripción generada automáticamente

#### DEBOUNCER

En la Nexys4 DDR suele ser suficiente con los componentes mencionados anteriormente, sin embargo, para la realización de este proyecto, en cuanto se produce una pulsación del botón, es necesario que se realicen una serie de procesos, en este caso la cuenta de un contador, por lo que aún se producen rebotes.

Para ello se propone el siguiente componente antirrebotes, que consiste en la espera de un determinado tiempo, contado mediante ciclos de reloj, para la detección del pulso correcto.

Este pulso pasará a los dos siguientes componentes, consiguiendo unos botones correctamente sincronizados y sin rebotes.

Diagrama

Descripción generada automáticamente

## FSM\_TOP

### Descripción del componente

El componente FSM\_TOP es el encargado de juntar todos los elementos necesarios para conformar la lógica secuencial del sistema. En los siguientes puntos se describirá de forma detallada cada uno de los componentes que conforma FSM\_TOP. A modo aclarativo, a continuación se muestra un esquema de diseño de FSM\_TOP:

ESQUEMA FSM TOP

### Estructura interna del componente (diagrama RTL)

El código de esta entidad es del estilo estructural, ya que se interconectan los distintos componentes, entradas y salidas mediante señales. El código es el siguiente:

De esta forma, el diagrama de bloques RTL de la entidad quedará de la siguiente forma:

Diagrama, Esquemático

Descripción generada automáticamente

### Componentes internos

A continuación se describen todos los componentes internos de la FSM\_TOP.

#### FSM\_MASTER

Esta entidad consiste en una máquina de estados maestra encargada de coordinar las distintas fases del juego y las máquinas de estado y componentes esclavos. Por lo tanto, su entidad (interfaz con el exterior) es la siguiente:

Texto

Descripción generada automáticamente

Como puede observarse, a FMS\_MASTER solo entra la señal del botón OK desde el componente de botones. Otro aspecto a destacar es la salida OUT\_MESSAGE, que tomará distintos valores en función del mensaje que se quiera mostrar por los displays.

El diagrama de estados de la máquina FSM\_MASTER es el siguiente:

Diagrama

Descripción generada automáticamente

A continuación se describe el significado de los diferentes estados:

* **S\_STBY**: El juego aún no se ha iniciado. Para iniciarlo, se espera una pulsación del botón central (OK) de los 5 de la placa. Hasta que no se inicie, se muestra un mensaje de “START” por los displays.
* **S0**: Estado de generación de la secuencia a adivinar por el jugador. El componente LFSR está continuamente generando nuevas secuencias aleatorias a adivinar. Cuando se recibe una señal de DONE\_LFSR = ‘1’, se guarda la nueva secuencia a adivinar en una variable, y se continua con el desarrollo del juego.
* **S1**: Disparo del temporizador durante 2 segundos para mostrar un mensaje.
* **S1\_WT**: Estado de espera de muestra del mensaje de “GO”, indicándole al jugador que comience a introducir la secuencia que considere.
* **S2**: Disparo de la máquina de estados esclava de INCHECK.
* **S2\_WT**: Estado de espera de la máquina maestra mientras la máquina esclava INCHECK está en funcionamiento. Existen dos posibilidades: Que se finalice el juego ganando (se recibe un DONE\_INCHECK = “01”), o que se finalice el juego perdiendo (se recibe un DONE\_INCHECK = “10”).
* **S3**: Disparo del temporizador durante 2 segundos para mostrar un mensaje.
* **S3\_WT**: En caso de ganar, se muestra un mensaje de “WIN” por los dispalys.
* **S4**: Disparo del temporizador durante 2 segundos para mostrar un mensaje.
* **S4\_WT**: En caso de perder, se muestra un mensaje de “GAME OVER” por los dispalys.
* **S5**: Disparo de la máquina de estados esclava de SHOWSEQ.
* **S5\_WT**: Estado de espera hasta la finalización de SHOWSEQ

Para la programación de esta máquina de estados se ha declarado un tipo especial denominado **STATE\_MASTER\_T**. En el quedan incluidos todos los estados mostrados anteriormente.

Además, cabe destacar que se ha utilizado un modelo de una máquina de estados a partir de tres procesos diferentes:

* **state\_register**: Encargado de actualizar el estado de la máquina de estados a cada pulso de reloj. En caso de llegar una señal de RESET, se vuelve la S\_STBY.
* **nxt\_state\_decoder**: En este proceso quedan reflejadas todas las transiciones entre los diferentes estados, producidas por las entradas a la máquinas de estados.
* **output\_decoder**: Proceso dedicado a, según el estado actual de la máquina de estados, activar unas salidas u otras.

#### FSM\_INCHECK

Este componente consiste en una máquina de estados esclava encargada de la recepción y comprobación de los valores introducidos por el jugador. Cada vez que se realiza una pulsación, FSM\_INCHECK comprueba si el valor introducido coincide con el de la posición correspondiente de la secuencia generada aleatoriamente por LFSR.

Cabe destacar que los elementos de la secuencia a adivinar solo pueden tomar cuatro valores diferentes (00: UP; 01: DOWN; 10: LEFT; 11: RIGHT).

La entidad del componente es la siguiente:

Texto

Descripción generada automáticamente

A este componente entran el resto de las señales de los botones (**x\_BTN**) y la secuencia a adivinar (**PARAM\_SEQ**). Por otro lado además de la salida que indica el fin de la ejecución de la máquina de estados (**DONE\_INCHECK**) que tomará 3 valores diferentes para indicar el estado de finalización de la máquina, está la salida de **INTENTOS**, que le indicará a **VISUALIZER** los intentos restantes del jugador que hay que mostrar por los displays.

El diagrama de estados de la máquina FSM\_INCHECK es el siguiente:

Diagrama

Descripción generada automáticamente

A continuación se describe el significado de los diferentes estados:

* **S\_STBY**: Estado de reposo de la máquina de estados. Hasta que la FSM\_MASTER no indique el comienzo de la ejecución de la máquina esclava, no se produce ninguna transición.
* **S0**: Estado en el que se comprueba el elemento actual a adivinar de la secuencia. Dependiendo del valor del elemento, se realizará una transición
* **S1 a S4**: Estados de espera al input correcto que el jugador debe adivinar.
* **S5**: En caso de que el jugador acierte el botón que debía ser pulsado, se pasa a este estado. Llegados ha este punto hay que determinar si aún quedan elementos por adivinar o si se ha llegado al final de la secuencia. Ambas comparaciones se realizan mediante la señal **size**. Si su valor es 0, significa que el jugador adivinó toda la secuencia (paso a S7). En caso contrario, significa que aún quedan elementos de la secuencia que adivinar (paso a S0).
* **S6**: Es el estado opuesto a S5. El jugador ha introducido erróneamente el valor a adivinar de la secuencia, por lo que se le restará un intento y se volverá al inicio de la secuencia. En caso de no haber consumido todos los intentos (**try**>0), se vuelve al estado S0. En caso contrario, se ha perdido, por lo que se pasa al estado S8.
* **S7**: Estado de terminación del juego WIN. Se manda un valor de terminación para indicar a FSM\_MASTER que se ha ganado el juego (**DONE\_INCHECK = “01”**).
* **S8**: Estado de terminación del juego GAME OVER. Se manda un valor de terminación para indicar a FSM\_MASTER que se ha perdido el juego (**DONE\_INCHECK = “10”**).

La salida **DONE\_INCHECK** toma un valor de “00” en todo momento excepto en los estados S7 y S8. De esta forma se le indica a FSM\_MASTER.

La máquina de estados FSM\_INCHECK también se ha planteado con una **estructura de 3 procesos** diferentes que se mostró en el apartado de FSM\_MASTER.

Otro aspecto a destacar de la programación del componente son las señales **size** y **try**. Con el fin de simplificar la programación, en vez de tener que utilizar un contador para cada una de las señales para recordar sus valores, se ha optado por hacerlas **variables de estado**. Sus valores se van actualizando continuamente en el proceso de **state\_register**, y en el **nxt\_state\_decoder** se varía su valor dependiendo del estado en el que se encuentre la máquina de estados.

#### FSM\_SHOWSEQ

Esta es la segunda máquina de estados esclavas utilizada en el sistema. Su objetivo es, al final del juego, mostrar la secuencia que el jugador debería haber adivinado. Esto se realiza a través de los LEDs dispuestos en la protoboard externa a la placa de desarrollo. Cada LED corresponde a un valor que puede tomar cada elemento de la secuencia, que quedará encendido 2 segundos.

Entonces, las entradas y salidas requeridas para el funcionamiento de la máquina de estados serán las que se muestran en la entidad del componente:

Interfaz de usuario gráfica, Texto, Aplicación

Descripción generada automáticamente

A FSM\_SHOWSEQ entra la secuencia del juego, que será mostrada a partir de los LEDS. Además se incluye una interfaz con la FSM\_SLAVE\_TIMER para realizar las esperas en la muestra de los elementos.

El diagrama de estados de la máquina FSM\_SHOWSEQ es el siguiente:

Diagrama

Descripción generada automáticamente

A continuación se describe el significado de los diferentes estados:

* **S\_STBY**: Estado de reposo de la máquina de estados.
* **S0**: Estado para el disparo del temporizador.
* **S1**: Estado de espera al temporizador. Aquí se muestra el led correspondiente al valor del elemento de la secuencia.
* **S2**: Estado de finalización. Mandamos señal de DONE a FSM\_MASTER.

Cabe destacar que también se utiliza una señal **size** como **variable de estado** en vez de utilizar un contador anexo, como se ha explicado anteriormente.

#### LFSR

Este componente es el encargado de la creación de la secuencia de 4 valores aleatorios a adivinar por el jugador.

Al ser 4 elementos los que hay que rellenar, este componente está continuamente creando nuevas secuencias, y cuando llegue a una nueva secuencia completa, avisa a FSM\_MASTER co una señal de DONE.

La entidad es la siguiente:

Interfaz de usuario gráfica, Texto, Aplicación, Correo electrónico

Descripción generada automáticamente

Para la generación de estos valores se ha programado un **Linear Feedback Shift Register (LFSR)**. Consiste en un registro de desplazamiento realimentado por su entrada con un valor producto de una operación lógica de varios de sus valores internos. En este caso es un registro de 10 elementos, que se realimenta con el resultado del XOR de los elementos 7 y 10. De esta forma se consigue la generación de una secuencia pseudoaleatoria de 2n – 1 elementos.

La secuencia se irá rellenando con los 2 elementos finales del registro en cada ciclo de reloj.

La programación se lleva a cabo a partir de 2 procesos concurrentes. El primero, **register\_updater**, es el encargado de actualizar el registro de desplazamiento en cada ciclo de reloj. Y el segundo, **output\_updater**, se encarga de ir rellenando la secuencia con los 2 últimos valores del registro. Cuando esta secuencia queda rellenada, activa la salida NEW\_SEQ para indicar al FSM\_MASTER que hay una nueva secuencia disponible.

#### FSM\_SLAVE\_TIMER

Este último componente consiste en un contador de ciclos de reloj. Su entidad está programada para únicamente recibir una señal de entrada de inicio de la cuenta y otra señal de salida para indicar la finalización de la misma.

La entidad del componente es la siguiente:

Texto

Descripción generada automáticamente

Como es posible comprobar en el genérico DELAY, este contador se cargará con un valor de doscientos millones, lo que ha una velocidad de 100MHz del reloj, el periodo del reloj será de 2 segundos.

## VISUALIZER\_TOP

### Descripción del componente

### Estructura interna del componente (diagrama RTL)

El código de esta entidad es del estilo estructural, ya que se interconectan los distintos componentes, entradas y salidas mediante señales. El código es el siguiente:

De esta forma, el diagrama de bloques RTL de la entidad quedará de la siguiente forma:

Imagen que contiene Tabla

Descripción generada automáticamente

### Componentes internos

A continuación se describen todos los componentes internos de la VISUALIZER\_TOP.

#### NATURAL\_DECODER

#### DISPLAY\_CONTROLLER

# Conclusiones e impresiones

Enlace al repositorio: