

1.4 EL CHIPSET

1.4.1 El Northbridge

El chipset es un conjunto fundamental de circuitos integrados que gestionan la comunicación entre los diversos componentes de un sistema informático. El Northbridge históricamente ha sido considerado "el microprocesador más importante del chipset", actuando como el núcleo central de comunicación en las arquitecturas tradicionales de placas base.

- 🔧 Componente **crítico** en placas base
- ⌌ Gestiona comunicaciones de **alto rendimiento**
- ↔ Intermediario entre CPU y otros componentes
- 📈 Evolución: de chip **separado** a **integrado**

Definición y Ubicación del Northbridge

🔧 Concepto Tradicional

- ▶ Componente que se comunica **directamente** con el procesador
- ▶ Gestiona funciones de **alto rendimiento**
- ▶ Se sitúa en la parte "norte" de la placa base
- ▶ Componente **crítico** para el rendimiento

~ Evolución en la Arquitectura

Antes de 2011

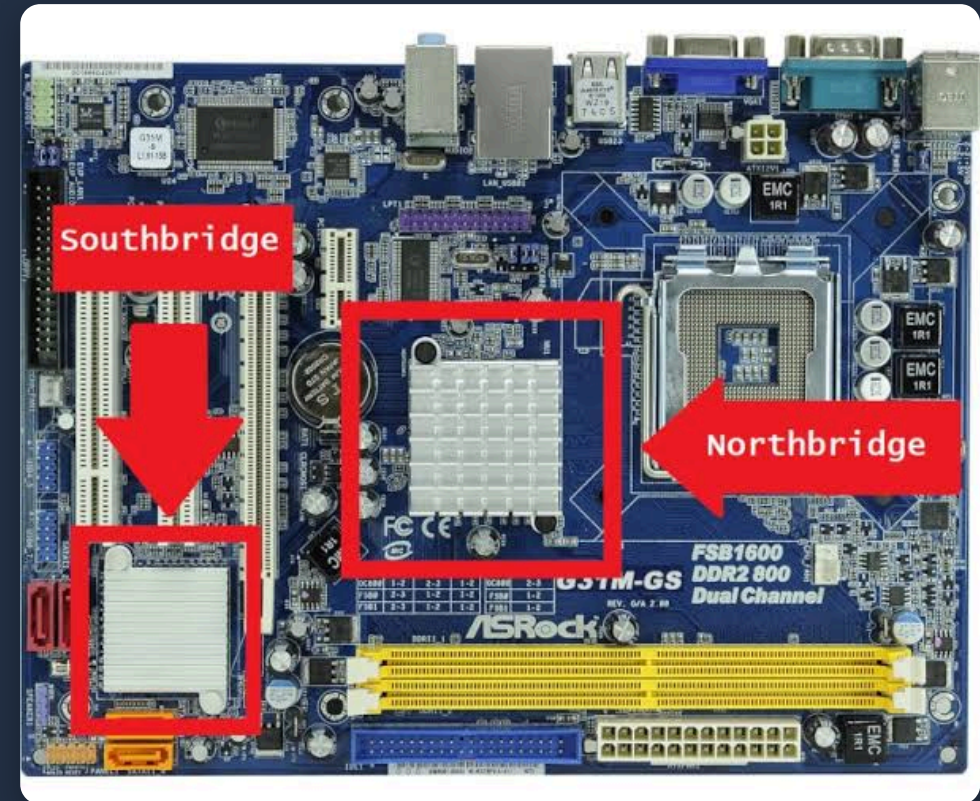
Chip físico
separado en la
placa base

2011

Integración en
procesadores
(Sandy Bridge,
Fusion)

Actualidad

Northbridge
tradicional
desaparecido



Funciones Tradicionales del Northbridge

🔧 Gestión de Memoria

- ▶ Controlador de memoria RAM
- ▶ Determina tipo: **DDR, DDR2, DDR3**
- ▶ Establece velocidad máxima
- ▶ Gestiona tiempos de latencia

↔ Comunicación CPU

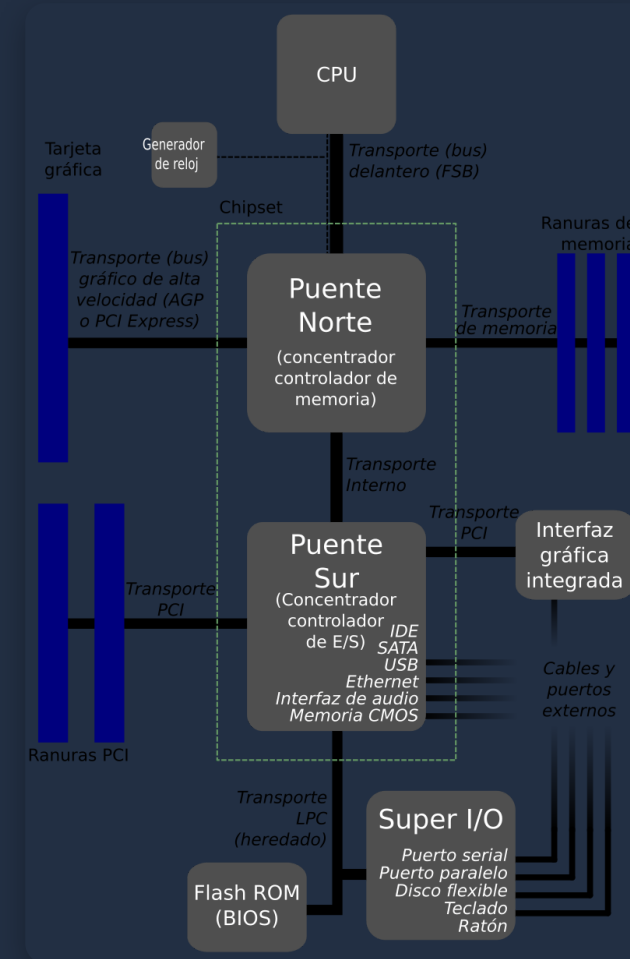
- ▶ Intermediario CPU-componentes
- ▶ **FSB** (Intel) / **HyperTransport** (AMD)
- ▶ Velocidad crítica para rendimiento

🖥️ Gestión de GPU

- ▶ Interfaz **AGP** (sistemas antiguos)
- ▶ Gestión de **PCIe** para GPU
- ▶ Control de ancho de banda gráfico

↔ Comunicación Southbridge

- ▶ Puente CPU-Southbridge
- ▶ **Hub Link** (Intel) / **A-Link** (AMD)
- ▶ Potencial cuello de botella



Evolución y Actualización del Northbridge

Integración en el Procesador

Intel

- Arquitectura **Sandy Bridge** (2011)
- Controlador de memoria integrado
- Interfaz PCIe en el die del CPU

AMD

- Arquitectura **K10** (2007)
- Arquitectura **Fusion** (2011)
- Controlador de memoria integrado

Desaparición del FSB

- Intel QuickPath Interconnect (QPI)**: Reemplazo del FSB
- AMD HyperTransport**: Comunicaciones de alto rendimiento
- Intel Ultra Path Interconnect (UPI)**: Sucesor de QPI
- Comunicación punto a punto más rápida y eficiente



Procesador Intel Core i5-2500 (Sandy Bridge) con Northbridge integrado

Funciones Actuales

Función Tradicional	Implementación Actual
Controlador de memoria	Integrado en el die del procesador
Interfaz PCIe para GPU	Integrado en el procesador
Gestión de memoria gráfica	Parte de la GPU integrada
Comunicación con CPU	Reemplazado por QPI/UPI o Infinity Fabric

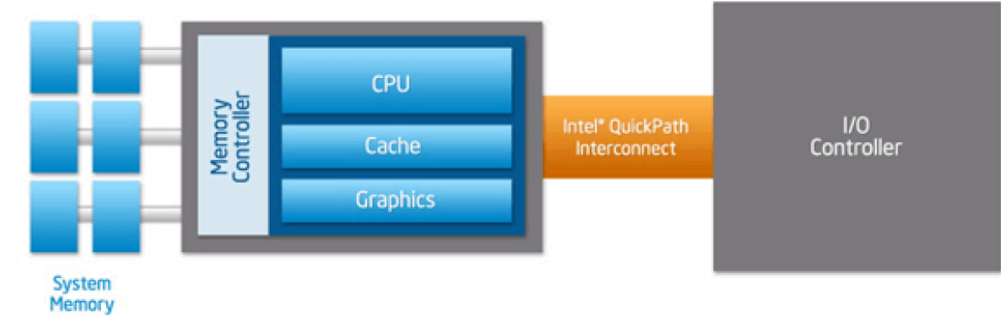
Importancia Histórica y Actual

🕒 Importancia Histórica

- ▶ Limitaba **compatibilidad** de procesadores
- ▶ Determinaba **rendimiento máximo** de memoria
- ▶ Establecía ancho de banda para GPU
- ▶ Factor clave en potencial de **overclocking**

🕒 Importancia Actual

- ▶ Funciones movidas al **procesador** y PCH/FCH
- ▶ Término aún usado para funciones de alto rendimiento
- ▶ Nuevos desafíos: comunicación entre dies
- ▶ Ancho de banda CPU-GPU-memoria sigue siendo **crítico**



Evolución de la arquitectura: Northbridge tradicional vs integrado en CPU

Del tipo de northbridge dependerá el tipo de procesador que admite la placa, la frecuencia del Front Side Bus, el adaptador gráfico y el tipo y frecuencia de la memoria.

Documento original sobre Northbridge

Identificación en Placas Base Modernas

📏 Comparación de Arquitecturas

🕒 Placas Base Antiguas

- ▶ Northbridge **separado**
- ▶ Cerca del procesador
- ▶ Disipador **grande**
- ▶ Segundo chip más grande
- ▶ Conexión FSB con CPU

🔄 Placas Base Modernas

- ▶ Northbridge **integrado** en CPU
- ▶ PCH como componente principal
- ▶ Menos componentes en placa
- ▶ Conexión directa CPU-memoria
- ▶ Diseño más **simplificado**



Arquitectura moderna con PCH (Platform Controller Hub) reemplazando al Northbridge tradicional

💡 Identificación Visual

🏠 Intel

El PCH (Platform Controller Hub) es el componente principal después del procesador

🏠 AMD

El FCH (Fusion Controller Hub) cumple funciones similares al antiguo Southbridge

🔍 Visualización

En placas modernas, el chip más grande después del socket del procesador es el PCH/FCH

Impacto en el Rendimiento del Sistema

🕒 Arquitecturas Tradicionales

- ▶ **FSB limitante:** Velocidad afectaba a todo el sistema
- ▶ Latencia de memoria: Calidad del controlador determinaba rendimiento RAM
- ▶ Ancho de banda gráfico: Enlace Northbridge-GPU limitaba rendimiento
- ▶ Comunicación Northbridge-Southbridge: Potencial cuello de botella

🔄 Arquitecturas Modernas

- ▶ **Menor latencia:** Comunicación CPU-memoria más directa
- ▶ Mayor ancho de banda: Interfaces PCIe directas desde CPU
- ▶ Nuevos cuellos de botella: Enlace CPU-PCH puede limitar operaciones

💡 Ejemplo Práctico

PCIe 5.0: Conexión directa desde CPU permite velocidades de hasta **32 GT/s** para GPU y SSDs NVMe, imposible con Northbridge tradicional

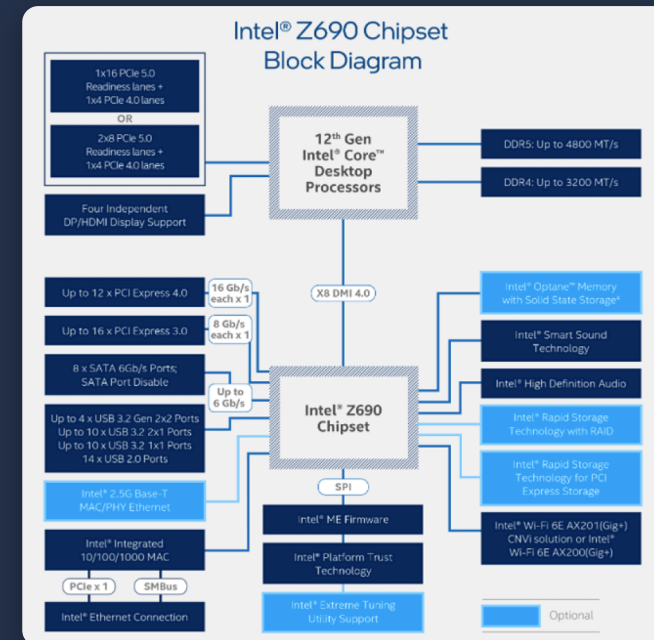


Diagrama del chipset Intel Z690 moderno con comunicación directa entre CPU y componentes de alto rendimiento

📊 Comparativa de Rendimiento

🕒 Tradicional

FSB

Interfaz CPU-Northbridge

1066

MHz máx. (Core 2 Extreme)

8.5

GB/s ancho de banda

🔄 Moderno

DMI 4.0

Interfaz CPU-PCH

PCIe 5.0

Conexión directa

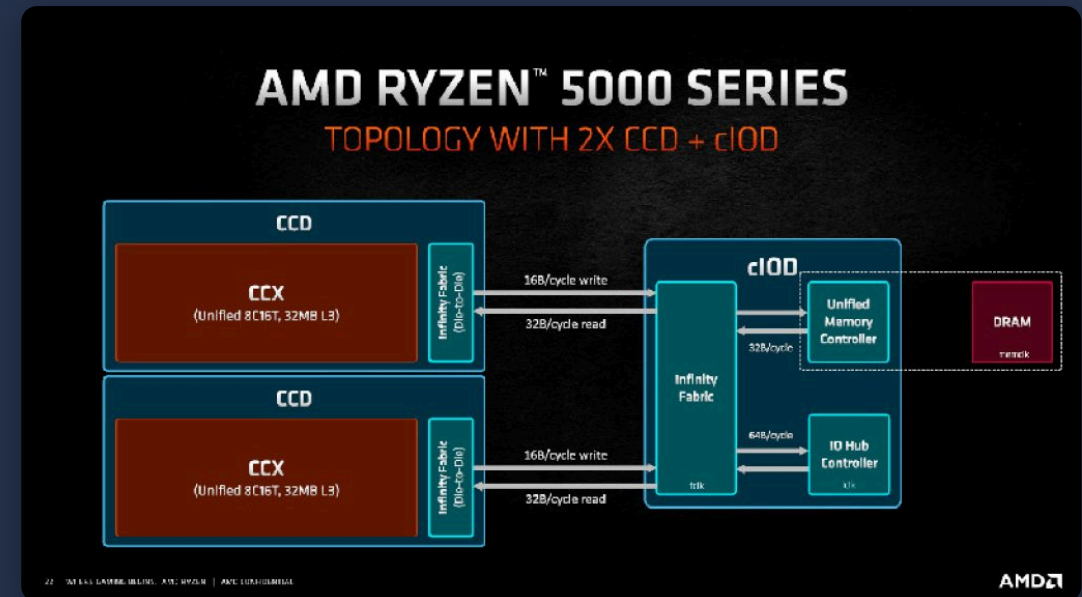
64

GB/s ancho de banda

Tendencias Futuras

Continua Integración

- ▶ Controladores de E/S **avanzados** integrados en CPU
- ▶ Interconexión **chiplet**: UCIe para mejorar comunicación
- ▶ Reducción de componentes en placa base



Topología de CPU AMD Ryzen 5000 series con arquitectura chiplet

Soporte para Nuevas Tecnologías de Memoria

- ▶ **DDR5** y **DDR5X**: Mayores velocidades y capacidades
- ▶ **HBM3/HBM3E**: Memoria de alto ancho de banda
- ▶ Integración de memoria **3D**: Sobre el procesador

Nuevas Interfaces



PCIe 6.0/7.0

Mayores velocidades de transferencia



CXL

Compartir memoria entre dispositivos



Infinity Fabric 3.0

Mejora comunicación entre dies



Arquitecturas Heterogéneas

Integración CPU-GPU-NPU