



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

PROGRAMA SINTÉTICO

UNIDAD ACADÉMICA: ESCUELA SUPERIOR DE COMPUTO.

PROGRAMA Ingeniería En Sistemas Computacionales

ACADÉMICO:

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

NIVEL: II

OBJETIVO GENERAL:

Diseñar distintos sistemas digitales secuenciales mediante el empleo de un lenguaje de descripción de hardware para su utilización en la arquitectura de computadoras.

CONTENIDOS:

- I. Registros.
- II. Memorias.
- III. Diseño de Sistemas Secuenciales.
- IV. Contadores.
- V. Maquina de estado algorítmica

ORIENTACIÓN DIDÁCTICA:

Se utilizará la estrategia de método de aprendizaje cooperativo con la aplicación de técnicas y actividades de metodología del aprendizaje grupal, con la participación activa y constante de los alumnos en la búsqueda, lectura y análisis de la información que posibilite la integración de los aspectos teóricos y prácticos así como la realización de prácticas y trabajo en equipo.

EVALUACIÓN Y ACREDITACIÓN:

Se aplicará evaluación continua, formativa y sumativa con la evaluación de las actividades realizadas por el alumno como:

- Exámenes exploratorios, registro de tareas, registro de participación en clase, entrega de prácticas de laboratorio, registro de proyecto final

BIBLIOGRAFÍA:

Brown, Stehhen. Fundamentos de lógica digital con diseño VHDL. Mc Graw Hill Interamericana Editores. México, 2006, Segunda Edición, 933 pags. ISBN 970-10-5609-4.

Morris Mano, M. Diseño digital. Pearson Prentice Hall Editores. México, 2003, Tercera Edición, 511 pags. ISBN 970-26-0438-9.

Pedroni, Volnei A. Circuit desing with VHDL. MIT Press Edition. Cambridge, Massachusetts, 2004, 363 pags. ISBN 0-262-16224-5.

Perry, Douglas L. VHDL programming by example. Mc Graw Hill Edition. USA, 2002, Cuarta Edición, 476 pags. ISBN

Tocci, Ronald J. Sistemas digitales principios y aplicaciones. Pearson. México, 2007, Decima Edición, 939 pags. ISBN 970-26-0970-4.



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD ACADÉMICA: Escuela Superior de Computo.

PROGRAMA ACADÉMICO: Ingeniería en Sistemas Computacionales.

PROFESIONAL ASOCIADO: Analista Programador de Sistemas de Información.

ÁREA FORMATIVA: Profesional

MODALIDAD: Presencial

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

TIPO DE UNIDAD DE APRENDIZAJE: teórico - práctica, obligatoria.

VIGENCIA: 2009

NIVEL: II.

CRÉDITOS: 7.5 (4.6)

PROPÓSITO GENERAL

Esta unidad de aprendizaje introduce al alumno al conocimiento sobre los sistemas digitales secuenciales los cuales son empleados en las distintas arquitecturas de computadoras mismo que es parte integral de la formación del Ingeniero en Sistemas Computacionales adquiriendo las siguientes competencias:

Específicas:

- Conocer los elementos de los sistemas digitales secuenciales
- Desarrollar la habilidad de diseñar sistemas lógicos secuenciales

Genéricas:

- Capacidad de trabajo en equipo
- Capacidad de síntesis de problemas
- Capacidad para resolver problemas

Relaciones con otras unidades de aprendizaje:

- Vertical
 - Fundamentos de diseño digital
 - Arquitectura de computadoras

OBJETIVO GENERAL

Diseñar distintos sistemas digitales secuenciales mediante el empleo de un lenguaje de descripción de hardware para su utilización en la arquitectura de computadoras.

TIEMPOS ASIGNADOS

HORAS TEORÍA/SEMANA: 3.0

HORAS PRÁCTICA/SEMANA: 1.5

HORAS TEORÍA/SEMESTRE: 54

HORAS PRÁCTICA/SEMESTRE: 27

HORAS TOTALES/SEMESTRE: 81

UNIDAD DE APRENDIZAJE DISEÑADA

Diseño de Sistemas Digitales **POR:** Academia de Sistemas Digitales

REVISADA POR: Subdirección Académica

APROBADA POR:

Consejo Técnico Consultivo Escolar.
(Anotar la fecha de la reunión en la que se aprobó)

Nombre y Firma del Presidente del CTCE.
Sello de la UA

Apolinar Francisco Cruz Lázaro

AUTORIZADO POR: Comisión de Programas Académicos del Consejo General Consultivo del IPN.

(Anotar la fecha de la reunión del Consejo General Consultivo, en la que se sometió a su aprobación por el pleno)

Nombre y firma del Secretario Técnico de la Comisión de Programas Académicos
Sello Oficial de la DES

INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

HOJA: 3 DE 10

N° UNIDAD TEMÁTICA: I		NOMBRE: Registros				
OBJETIVO PARTICULAR						
Implementar los distintos tipos de registros con distintas funciones mediante el empleo del HDL, para la transferencia de datos.						
No.	CONTENIDOS	HORAS AD Actividades de docencia (a)		HORAS TAA Actividades de Aprendizaje Autónomo (b)		CLAVE BIBLIOGRÁFICA
		T	P	T	P	
1.1	Definición y clasificación de los registros	1.5		1.5		5B
1.1.1	Registros entrada serial salida serial					
1.1.2	Registros entrada serial salida paralela					
1.1.3	Registros entrada paralela salida serial					
1.1.4	Registros entrada paralela salida paralela					
1.2	Control de carga síncrona en los registros	0.5		0.5		1B
1.3	Control de carga asíncrona en los registros	0.5		0.5		2B
1.4	Diseño de registros con HDL	0.5	0.5	0.5	1.0	
1.5	Registro barrel shifter y diseño con HDL	0.5	0.5	0.5	1.0	
1.6	Aplicaciones con registros	1.5	0.5	1.5	1.0	
	Subtotales por Unidad temática*:	5.0	1.5	5.0	3.0	
ESTRATEGIAS DE APRENDIZAJE						
<ul style="list-style-type: none">• Indagación previa de los temas a tratar en cada clase• Exposición de diferentes conceptos de acuerdo al tema tratado• Solución de problemas referentes a los temas expuestos• Participación en clases• Realización de tareas• Realización de prácticas• Resolver examen exploratorio						
EVALUACIÓN DE LOS APRENDIZAJES						
<ul style="list-style-type: none">○20% Participación tareas e investigación de los temas a tratar en clase○30% Realización de prácticas○40% Solución de examen exploratorio○10% Registro de participación en clase						

INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

HOJA: 4 DE 10

N° UNIDAD TEMÁTICA: II		NOMBRE: Memorias				
OBJETIVO PARTICULAR Identificar los distintos tipos de memorias, mediante su implementación en HDL para el almacenamiento de datos en los sistemas digitales.						
No.	CONTENIDOS	HORAS AD Actividades de docencia (a)		HORAS TAA Actividades de Aprendizaje Autónomo (b)		CLAVE BIBLIOGRÁFICA
		T	P	T	P	
2.1	Clasificación y conceptos	0.5		0.5		1B
2.2	Memorias RAM	1.5		1.5		2B
2.2.1	Memorias SRAM					
2.2.2	Memorias DRAM					
2.3	Memorias ROM	1.5		1.5		5B
2.3.1	Memoria ROM					
2.3.2	Memoria PROM					
2.3.3	Memoria EPROM					
2.3.4	Memoria EEPROM					
2.3.5	Memoria Flash					
2.4	Tipos especiales de memorias	0.5		0.5		
2.4.1	Memoria FIFO					
2.4.2	Memoria NVRAM					
2.5	Módulos de memorias	0.5	0.5	0.5	1.0	
2.6	Manejo de arreglos con HDL	0.5	0.5	0.5	1.0	
2.7	Diseño de memorias RAM, ROM y FIFO con HDL	1.0	0.5	1.0	1.0	
	Subtotales por Unidad temática*:	6.0	1.5	6.0	3.0	
ESTRATEGIAS DE APRENDIZAJE <ul style="list-style-type: none"> Indagación previa de los temas a tratar en cada clase Exposición de diferentes conceptos de acuerdo al tema tratado Solución de problemas referentes a los temas expuestos Participación en clases Realización de tareas Realización de prácticas Resolver examen exploratorio 						
EVALUACIÓN DE LOS APRENDIZAJES <ul style="list-style-type: none"> 20% Participación tareas e investigación de los temas a tratar en clase 30% Realización de prácticas 40% Solución de examen exploratorio 10% Registro de participación en clase 						

INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

HOJA: 5 DE 10

N° UNIDAD TEMÁTICA: III		NOMBRE: Diseño de Sistemas Secuenciales				
<p align="center">OBJETIVO PARTICULAR</p> <p>Examinar los modelos de Mealy y Moore mediante el autómata finito determinista para el diseño de circuitos lógicos secuenciales.</p>						
No.	CONTENIDOS	HORAS AD Actividades de docencia (a)		HORAS TAA Actividades de Aprendizaje Autónomo (b)		CLAVE BIBLIOGRÁFICA
		T	P	T	P	
3.1	Definición de AFD (Autómata finito determinista)	0.5		0.5		1B
3.1.1	Definición de AFD con salida					
3.1.2	Definición de AFD sin salida					
3.2	Maquina de Mealy	1.0		1.0		
3.3	Maquina de Moore	1.0		1.0		
3.4	Teorema de conversión entre maquinas	0.5		0.5		
3.5	Diseño de maquinas de Mealy y Moore usando Flip-Flop's J-K, S-R, T, D	1.5		1.5		
3.6	Reducción de estados usando método tabular	0.5		0.5		2B
3.7	Reducción de estados usando implicantes	0.5		0.5		
3.8	Diseño secuencial usando HDL	1.0	0.5	1.0	2.5	
3.9	Aplicaciones con autómatas y HDL	1.0	1.0	1.0	3.5	4B
Subtotales por Unidad temática*:		7.5	1.5	7.5	6.0	
<p align="center">ESTRATEGIAS DE APRENDIZAJE</p> <ul style="list-style-type: none"> • Indagación previa de los temas a tratar en cada clase • Exposición de diferentes conceptos de acuerdo al tema tratado • Solución de problemas referentes a los temas expuestos • Participación en clases • Realización de tareas • Realización de prácticas • Resolver examen exploratorio 						
<p align="center">EVALUACIÓN DE LOS APRENDIZAJES</p> <ul style="list-style-type: none"> ○ 20% Participación tareas e investigación de los temas a tratar en clase ○ 30% Realización de prácticas ○ 40% Solución de examen exploratorio ○ 10% Registro de participación en clase 						

INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

HOJA: 6 DE 10

N° UNIDAD TEMÁTICA: IV		NOMBRE: Contadores				
OBJETIVO PARTICULAR Diseñar e implementar los distintos tipos de contadores, mediante el empleo de HDL para el diseño lógico secuencial.						
No.	CONTENIDOS	HORAS AD Actividades de docencia (a)		HORAS TAA Actividades de Aprendizaje Autónomo (b)		CLAVE BIBLIOGRÁFICA
		T	P	T	P	
4.1 4.1.1 4.1.2 4.1.3 4.1.4	Diseño de contadores síncronos Diseño de contadores secuenciales Diseño de contadores secuenciales con HDL Diseño de contadores no secuenciales Diseño de contadores no secuenciales con HDL	1.0	0.5	1.0	1.0	1B
4.2 4.3 4.3.1 4.4 4.4.1	Diseño de contadores asíncronos Diseño de contador Johnson Diseño de contador Johnson con HDL Diseño de contador de anillo Diseño de contador de anillo con HDL	0.5 0.5 0.5 0.5 0.5	0.5	0.5 0.5 0.5 0.5 0.5	0.5	2B 3B
4.5 4.5.1	Diseño de contador BCD Diseño de contador BCD con HDL	0.5	0.5	0.5	0.5	
	Subtotales por Unidad temática*:	3.0	2.0	3.0	2.5	
ESTRATEGIAS DE APRENDIZAJE <ul style="list-style-type: none"> • Indagación previa de los temas a tratar en cada clase • Exposición de diferentes conceptos de acuerdo al tema tratado • Solución de problemas referentes a los temas expuestos • Participación en clases • Realización de tareas • Realización de prácticas • Resolver examen exploratorio 						
EVALUACIÓN DE LOS APRENDIZAJES <ul style="list-style-type: none"> ○ 20% Participación tareas e investigación de los temas a tratar en clase ○ 30% Realización de prácticas ○ 40% Solución de examen exploratorio ○ 10% Registro de participación en clase 						

INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE: Diseño de Sistemas Digitales

HOJA: 7 DE 10

N° UNIDAD TEMÁTICA: V		NOMBRE: Maquina de estado algorítmica				
OBJETIVO PARTICULAR						
Aplicar la metodología para el diseño de circuitos lógicos secuenciales mediante el uso de cartas ASM, HDL y dispositivos lógicos programables.						
No.	CONTENIDOS	HORAS AD Actividades de docencia (a)		HORAS TAA Actividades de Aprendizaje Autónomo (b)		CLAVE BIBLIOGRÁFICA
		T	P	T	P	
5.1	Carta ASM	0.5		0.5		1B
5.2	Diseño de la ruta de datos	0.5		0.5		
5.3	Autómata de la unidad de control	0.5		0.5		5B
5.4	Diseño usando paquetes y componentes	0.5	0.5	0.5	0.5	
5.5	Manejo de archivos con HDL	0.5	0.5	0.5	0.5	4B
5.6	Manejo de funciones y procedimientos con HDL	0.5	0.5	0.5	0.5	
5.7	Aplicaciones con cartas ASM	2.5	1.0	2..5	2.0	
5.7.1	ALU optimizada					
5.7.2	Multiplicador usando el algoritmo BOOTH					
5.7.3	Divisor					
5.7.4	Cerradura electrónica					
5.7.5	Algoritmo de ordenación de números					
5.7.6	Manejo de Display´s (marquesina)					
5.7.7	Manejo LCD					
	Subtotales por Unidad temática*:	5.5	2.5	5.5	3.5	
ESTRATEGIAS DE APRENDIZAJE						
<ul style="list-style-type: none">• Indagación previa de los temas a tratar en cada clase• Exposición de diferentes conceptos de acuerdo al tema tratado• Solución de problemas referentes a los temas expuestos• Participación en clases• Realización de tareas• Realización de prácticas						
EVALUACIÓN DE LOS APRENDIZAJES						
<ul style="list-style-type: none">○20% Participación tareas e investigación de los temas a tratar en clase○30% Realización de prácticas○40% Realización de proyecto○10% Registro de participación en clase						



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE:

HOJA: 8 DE 10

RELACIÓN DE PRÁCTICAS

PRÁCTICA No.	NOMBRE DE LA PRÁCTICA	UNIDADES TEMÁTICAS	DURACIÓN	LUGAR DE REALIZACIÓN
1	Registros y su aplicación Objetivo: Realizar registros paralelo-paralelo, paralelo-serie, serie-paralelo, serie-serie, con carga, sin carga y su aplicación utilizando HDL y dispositivos lógicos programables.	I	4.5	Laboratorio de Electrónica Digital.
2	Memorias y su aplicación Objetivo: Realizar una memoria RAM, ROM, FIFO utilizando HDL y dispositivos lógicos programables.	II	4.5	Laboratorio de Electrónica Digital.
3	Sistemas secuenciales Objetivo: Realizar distintas aplicaciones de las maquinas de Mealy y Moore utilizando HDL y dispositivos lógicos programables.	III	7.5	Laboratorio de Electrónica Digital.
4	Contadores Objetivo: Realizar contadores síncronos secuenciales, no secuenciales, Johnson, de anillo, BCD utilizando HDL y dispositivos lógicos programables.	IV	4.5	Laboratorio de Electrónica Digital.
5	Maquinas de estado algorítmicas Objetivo: Realizar distintas aplicaciones mediante el uso de cartas ASM, HDL y dispositivos lógicos programables.	V	6.0	Laboratorio de Electrónica Digital.
		TOTAL DE HORAS	27.0	

EVALUACIÓN Y ACREDITACIÓN:

Las practicas se consideran requisito para la aprobación de esta unidad de aprendizaje

Realización de prácticas en el laboratorio de Electrónica Digital.

Los criterios para la aprobación de las practicas son los siguientes:

Entrega de prácticas realizadas funcionando correctamente y reporte de la misma, participación en el desarrollo de la practica en el laboratorio de Electrónica Digital.



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

UNIDAD DE APRENDIZAJE:

HOJA: 9

DE 10

PROCEDIMIENTO DE EVALUACIÓN

1.- Esta unidad de aprendizaje puede acreditarse también mediante:

- Acreditación en una institución educativa externa al IPN nacional o internacional
- Experiencia laboral demostrada más la aprobación de un examen de conocimientos sobre la unidad de aprendizaje.

2.- Los criterios para evaluar a los alumnos es el siguiente:

Registro de participación en clase

Entrega de tareas

Entrega de reportes de prácticas realizadas

Entrega de proyecto final

Examen exploratorio

Cada unidad temática contribuye con los siguientes porcentajes para la calificación final:

Unidad I. 15%

Unidad II. 20%

Unidad III. 25%

Unidad IV. 15%

Unidad V. 25%

CLAVE	B	C	BIBLIOGRAFÍA
1	X		Brown, Stehhen. <u>Fundamentos de lógica digital con diseño VHDL</u> . Mc Graw Hill Interamericana Editores. México, Segunda Edición, 933 pags. ISBN 970-10-5609-4.
2	X		Morris Mano, M. <u>Diseño digital</u> . Pearson Prentice Hall Editores. México, 2003, Tercera Edición, 511 pags. ISBN 970-26-0438-9.
3	X		
4	X		Pedroni, Volnei A. <u>Circuit desing with VHDL</u> . MIT Press Edition. Cambridge, Massachusetts, 2004,363 pags. ISBN 0-262-16224-5.
5	X		Perry, Douglas L. <u>VHDL programming by example</u> . Mc Graw Hill Edition. USA,2002, Cuarta Edición, 476 pags. ISBN
			Ronald J. <u>Sistemas digitales principios y aplicaciones</u> . Pearson Education. México, Decima Edición, 939 pags. ISBN 970-26-0970-4



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA

DIRECCIÓN DE EDUCACIÓN SUPERIOR

PERFIL DOCENTE POR UNIDAD DE APRENDIZAJE

1. DATOS GENERALES

UNIDAD ACADÉMICA: ESCUELA SUPERIOR DE COMPUTO

PROGRAMA Diseño de Sistemas Digitales

ACADÉMICO: _____ NIVEL

II

ÁREA DE FORMACIÓN:

Institucional	Científica Básica	Profesional	Terminal y de Integración
---------------	----------------------	-------------	------------------------------

ACADEMIA: Academia de Sistemas Digitales

UNIDAD DE APRENDIZAJE: Diseño de Sistemas
Digitales

ESPECIALIDAD Y NIVEL ACADÉMICO REQUERIDO: Maestría y/o Doctorado
Especialidad: Electrónica ó Sistemas Computacionales

2. **OBJETIVO DE LA UNIDAD DE APRENDIZAJE:** Diseñar distintos sistemas digitales secuenciales mediante el empleo de un lenguaje de descripción de hardware para su utilización en la arquitectura de computadoras.

3. PERFIL DOCENTE:

CONOCIMIENTOS	EXPERIENCIA PROFESIONAL	HABILIDADES	ACTITUDES
<ul style="list-style-type: none">• Circuitos lógicos combinacionales• Circuitos lógicos secuenciales• lenguaje de descripción de hardware• Maquinas de Estado	<ul style="list-style-type: none">• Experiencia en la docencia.• Experiencia en la industria.	<ul style="list-style-type: none">• Habilidad para el manejo de grupos• Fluidez verbal de ideas• Capacidad de comunicar los conocimientos• Manejo de metodología didáctica centrada en el aprendizaje	<ul style="list-style-type: none">• Actitud de servicio y compromiso• Tolerancia• Compromiso• Ético• Responsable

ELABORÓ

REVISÓ

AUTORIZÓ

Nombre y firma del Presidente de Academia

Nombre y firma del Subdirector Académico

Nombre del Director de la Unidad Académica

Víctor Hugo García Ortega

Flavio Arturo Sánchez Garfías

Apolinar Francisco Cruz Lázaro