

Điểm	ĐỀ THI CUỐI KỲ - Ngày thi: 30/12/2016 MÔN: KỸ THUẬT SỐ Thời gian làm bài: 110 phút – KHÔNG sử dụng tài liệu Làm bài ngay trên đề thi – Đề thi bao gồm 6 câu Sinh viên trình bày cách làm đầy đủ	Chữ ký giám thị
Họ và tên: MSSV: Nhóm:		

		(1) Beginning	(2) Developing	(3) Accomplished	(4) Exemplary
<u>Câu 1 (2.0đ)</u>		<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
<u>Câu 2 (2.0đ)</u>		<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
<u>Câu 3 (2.0đ)</u>		<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
<u>Câu 4 (1.0đ)</u>					
<u>Câu 5 (2.5đ)</u>		<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
<u>Câu 6 (1.0đ)</u>					
<u>Tổng cộng (10đ)</u>					

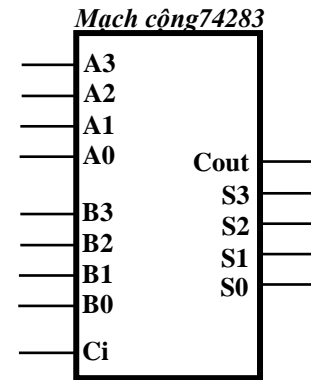
Câu 1: (2.0đ)

- a. Chỉ sử dụng một mạch cộng 4 bit (74283) và các cổng logic (nếu cần) để thiết kế mạch tổ hợp có 5 ngõ vào (C, X₃, X₂, X₁, X₀) và 4 ngõ ra (Y₃, Y₂, Y₁, Y₀) có hoạt động như sau:

Nếu C = 0 thì Y₃Y₂Y₁Y₀ = X₃X₂X₁X₀

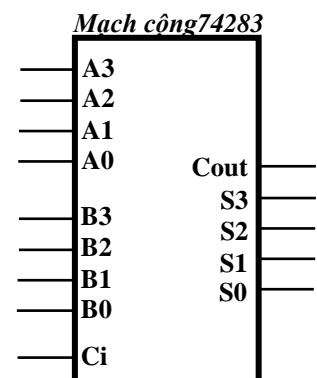
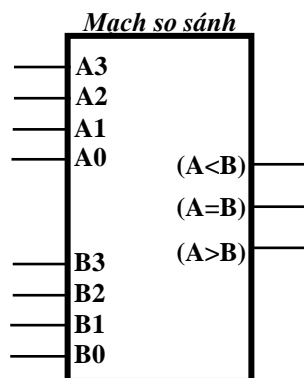
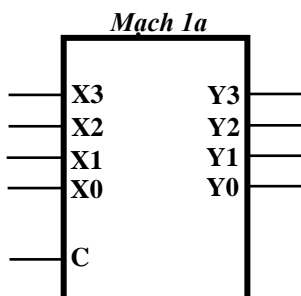
Nếu C = 1 thì Y₃Y₂Y₁Y₀ = bù 2 của X₃X₂X₁X₀

Trình bày cách làm và vẽ sơ đồ thiết kế



- b. Thiết kế một mạch tổ hợp có ngõ vào là 1 số có dấu 5-bit (M₄M₃M₂M₁M₀) được biểu diễn trong hệ thống số bù 2 (chỉ lấy các giá trị từ **-15 đến +15**), ngõ ra là số BCD8421 (1-bit hàng chục N₄, 4-bit hàng đơn vị N₃N₂N₁N₀) dùng để **biểu diễn độ lớn của ngõ vào**. (Gợi ý: sử dụng kết quả ở câu a) dưới dạng sơ đồ khối và kết hợp thêm một mạch cộng 4-bit (74283) với 1 mạch so sánh 4-bit). Dấu của kết quả dùng **LED để hiện thị**, nếu là số dương thì LED sáng và ngược lại.

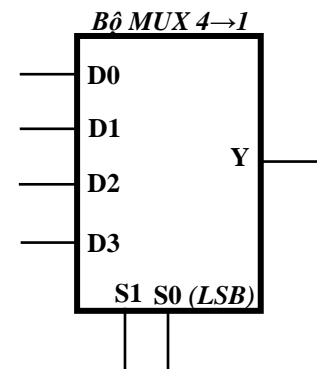
Trình bày cách làm và vẽ sơ đồ thiết kế (tự vẽ LED theo yêu cầu)



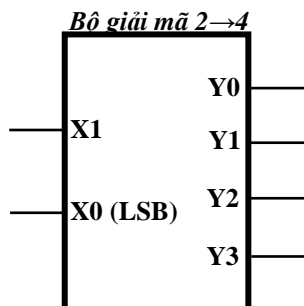
Câu 2: (2.0đ)

Cho $F(a, b, c, d) = \sum(0, 5, 6, 7, 11)$, thiết kế hàm F sử dụng:

a) 1 MUX 4-1 và các cổng logic

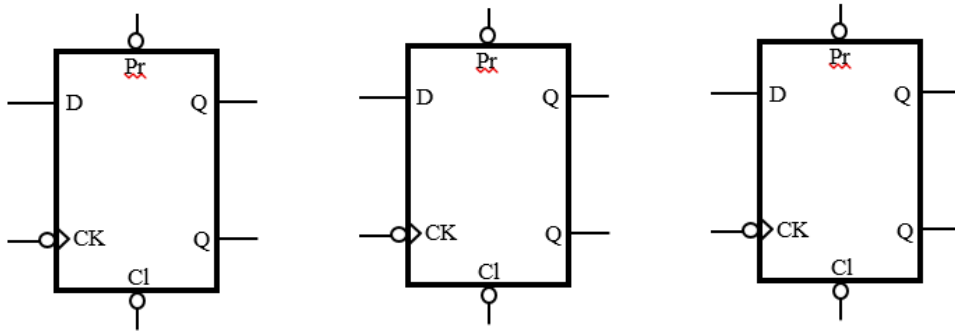


b) Tối đa 2 bộ giải mã 2-4 tích cực cao và các cổng logic (nếu cần)



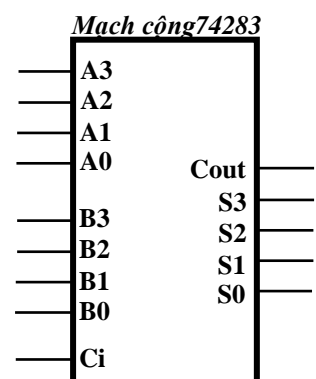
Câu 3: (2.0đ)

- a) Sử dụng D_FF có ngõ vào xung clock kích theo cạnh xuống, các ngõ vào Preset (Pr) và Clear (Cl) tích cực mức thấp, thiết kế bộ đếm nối tiếp (bộ đếm bất đồng bộ) 3 bit $Q_2Q_1Q_0$ (với Q_2 là MSB) đếm lên đầy đủ.



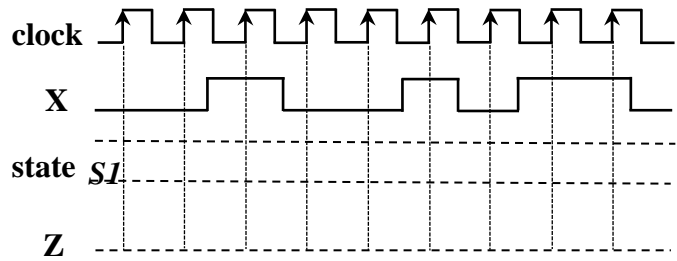
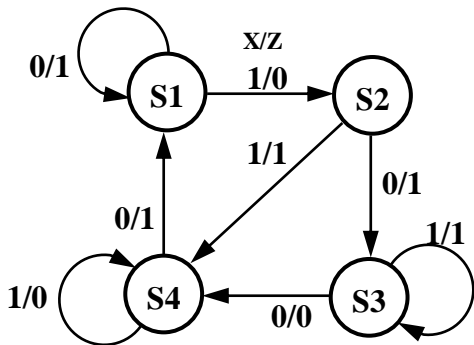
- b) Sử dụng bộ đếm ở câu a, hãy thiết kế bộ đếm có dãy đếm 5-bit ($M_4M_3M_2M_1M_0$) sau (SV có thể sử dụng thêm bộ cộng song song 4-bit 74283)

$3 \rightarrow 5 \rightarrow 7 \rightarrow 9 \rightarrow 11 \rightarrow 13 \rightarrow 15 \rightarrow 17 \rightarrow 3 \dots$



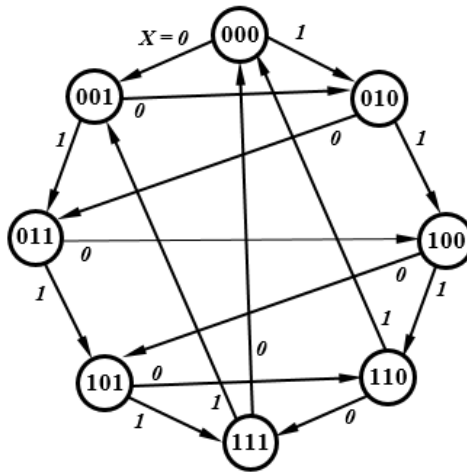
Câu 4: (1đ)

Cho ngõ vào X và trạng thái (state) ban đầu như hình vẽ. Khảo sát trạng thái kế tiếp và hoàn thành xung ngõ ra Z theo xung clock với giản đồ trạng thái cho trước:



Câu 5: (2.5đ)

Cho hệ tuần tự có giản đồ trạng thái sau (có 1 ngõ vào X, và 3 biến trạng thái $Q_2Q_1Q_0$) :



- a) Lập bảng chuyển trạng thái và ngõ vào của từng FF (Q_2 sử dụng JK-FF, Q_1 sử dụng T-FF, Q_0 sử dụng D). (1.0đ)

Trạng thái hiện tại $Q_2 Q_1 Q_0$	Ngõ vào X	Trạng thái kế tiếp $Q_2^+ Q_1^+ Q_0^+$	Ngõ vào các FF		
			$J_2 K_2$	T_1	D_0
0 0 0	0				
0 0 0	1				
0 0 1	0				
0 0 1	1				
0 1 0	0				
0 1 0	1				
0 1 1	0				
0 1 1	1				
1 0 0	0				
1 0 0	1				
1 0 1	0				
1 0 1	1				
1 1 0	0				
1 1 0	1				
1 1 1	0				
1 1 1	1				

b) Dùng bìa K rút gọn và xác định biểu thức của các ngõ vào FF (1.0đ)

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

c) Vẽ sơ đồ thiết kế bằng các FF và cổng cần thiết (FF sử dụng xung clock cạnh lên) (0.5đ)

Câu 6: (1.0đ)

Cho module **tst** có mô tả VHDL như sau:

```
library ieee;
use ieee.std_logic_1164.all;

entity tst is
    port ( a, b, c: in std_logic;
          z: out std_logic_vector(1 downto 0));
end tst;

architecture bhv of tst is
begin
    process (a,b,c)
    begin
        z <= a & c;
        if b = '1' then
            z <= "01";
        end if;
    end process;
end bhv
```

a) Hãy cho biết chức năng của module trên

b) Hoàn thành giản đồ xung sau:

