

بنام خدا

# امتحان میان ترم درس مدارهای منطقی و سیستم های دیجیتال

وقت: ۲ ساعت و ۱۵ دقیقه

گروه (نام استاد):

نام و نام خانوادگی:

۲۸ فروردین ۱۳۹۰

شماره دانشجویی:

۱- (۲ نمره)

$N_1$  و  $N_2$  دو عدد باینری ۱۶ بیتی علامت دار با فرمت متمم ۲ می باشند که در مبنای ۱۶ به صورت  $N_1 = A56C$  و  $N_2 = 256C$  نوشته شده اند. مقدار  $N_1 - N_2$  را به صورت باینری بنویسید و در مورد صحت نتیجه بحث کنید.

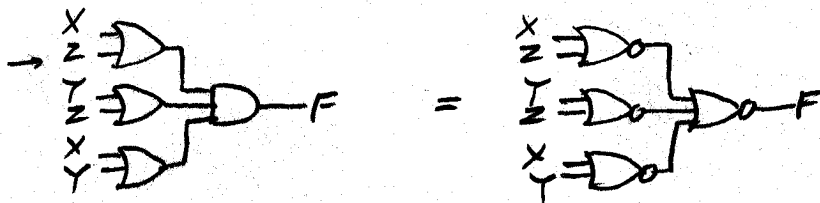
$$N_1 - N_2 = A56C + DA93 + 1 = 8000_{16} = 100000000000000_2$$

نتیجه درست است. جمع دو عدد منفی، منفی شده است لذا سرریز رخ نداده است.

۲- (۲ نمره)

تابع  $F = (XY + Z)(Y + XZ)$  را به صورت ساده شده POS بنویسید و سپس آن را توسط مدار NOR-NOR تحقق دهید.

$$F = (X + Z)(Y + Z)(Y + X)(Y + Z) = (X + Z)(Y + Z)(X + Y)$$



۳- (۲ نمره)

تابع زیر را توسط جدول کارنا به صورت عبارات می نیمم SOP و می نیمم POS بنویسید.

$$F(A, B, C, D) = \sum m(1, 3, 9, 11, 12, 13) + d(0, 4, 10, 14), \quad (A = \text{MSB})$$

CD \ AB	00	01	11	10
00	X	1	1	
01	X			
11	1	1		X
10		1	1	X

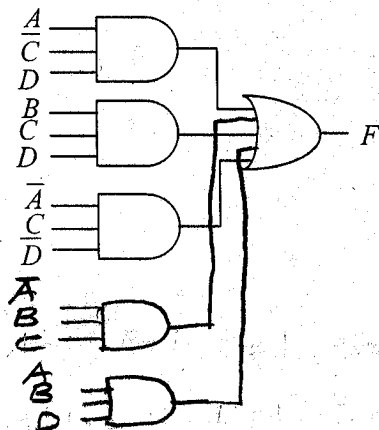
$$F = \bar{B}D + AB\bar{C}$$

CD \ AB	00	01	11	10
00	X			0
01	X	0	0	0
11			0	X
10	0			X

$$F = (B + D)(\bar{B} + \bar{C})(A + \bar{B})$$

۴- (۲ نمره)

در مدار زیر خطرات ثابت (Static Hazards) را مشخص کنید و راهی برای برطرف کردن آنها ارائه دهید.



CD \ AB	00	01	11	10
00				1
01			1	1
11		1	1	
10		1		

خطرات ثابت :

الف -  $A=0, B=1, C=1$

$D=1 \rightarrow 0$

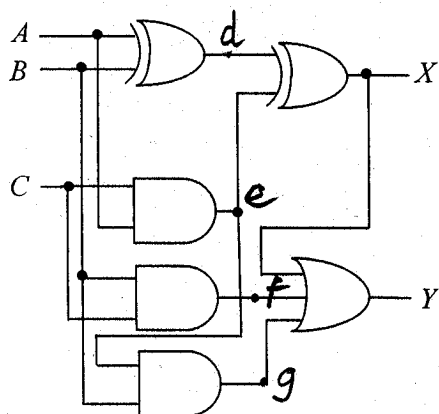
ب -  $A=1, B=1, D=1$

$C=1 \rightarrow 0$

↑  
مدار بدون خطرات

۵- (۲ نمره)

کد Verilog مدار زیر را بنویسید.



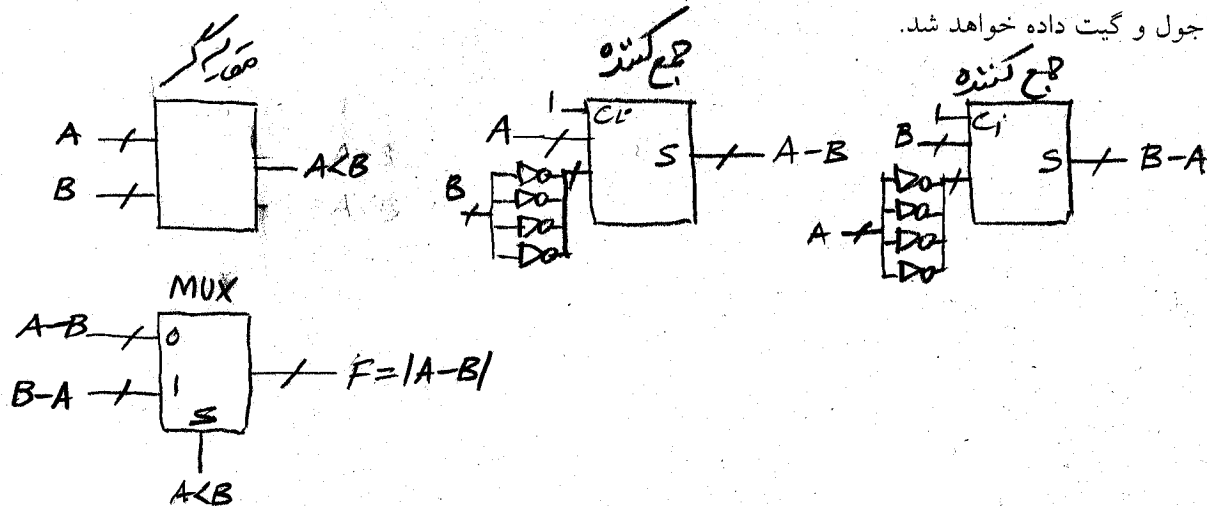
```

module ckt(A,B,C,X,Y)
input A,B,C;
output X,Y;
wire d,e,f,g;
XOR g1(d,A,B);
XOR g2(X,d,e);
AND g3(e,C,A);
AND g4(f,B,C);
AND g5(g,B,e);
OR g6(Y,X,f,g);
endmodule

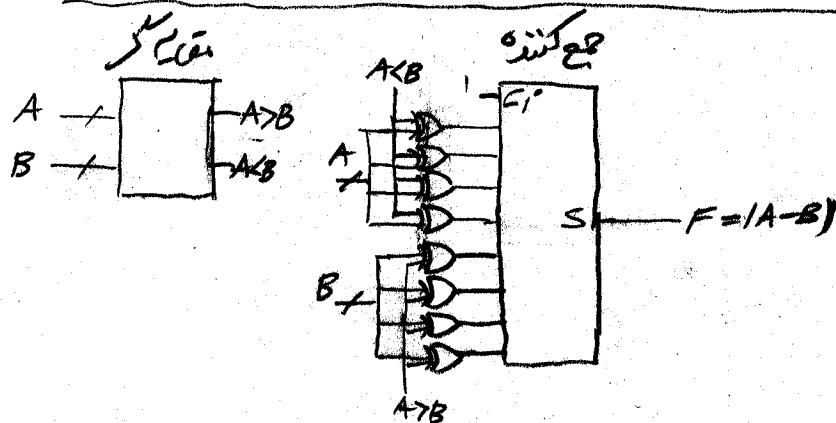
```

۶- (۴ نمره)

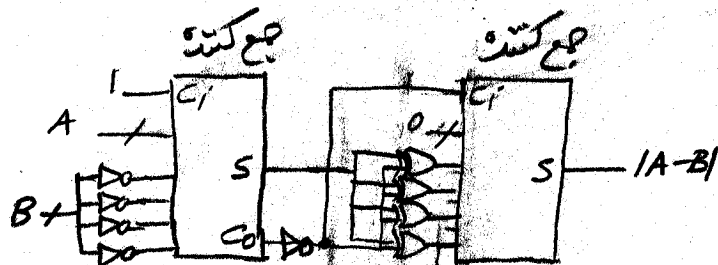
توسط ماجول‌های جمع‌کننده ۴ بیتی، مقایسه‌گر ۴ بیتی، مالتی پلکسر ۲ به ۱، ۴ بیتی و گیت‌ها مداری طرح کنید با دو ورودی ۴ بیتی بدون علامت  $A$  و  $B$  و خروجی  $F$  بطوریکه  $F = |A - B|$  باشد. (نمره کامل به طراحی با حداقل تعداد ماجول و گیت داده خواهد شد.)



۱۲۶



۱۲۶

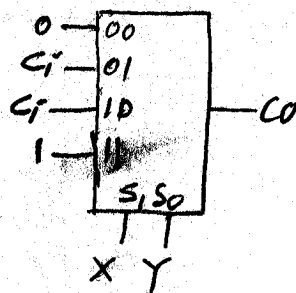
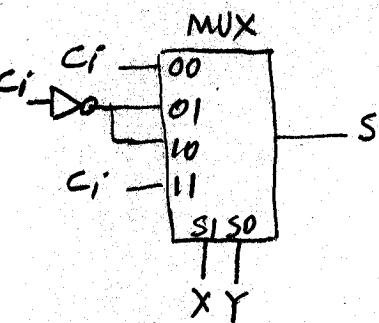


۳۲۶

۷- (۳ نمره)

توسط دو عدد مالتی پلکسر ۴ به ۱ و حد اقل تعداد گیت، یک جمع کننده کامل (Full Adder) طرح کنید. ورودی ها  $X$ ،  $Y$ ،  $C_i$  و خروجی ها  $S$  و  $C_o$  هستند.

صیقل صحت FA



X	Y	$C_i$	S	$C_o$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

۸- (۳ نمره)

توسط دو عدد مقایسه گر ۸ بیتی 74682 و گیت های NOR یک مقایسه گر ۱۶ بیتی با خروجی های  $P > Q$ ،  $P = Q$  و  $P < Q$  طرح کنید. (نمره کامل به طراحی با حداقل تعداد گیت داده خواهد شد.)

