اصار - حلسم ا

. . . پوسارس :

- درری رسم اعداد

verilog / Upp-

\_ فرر ر نفسم

floating point pind Les -

instruction set -

- ساره سازی تک سطل و صرسطی در-

pipeline pri -

۔ مانقلہ ھا

cache Lib.

10 PSP / Syn -

\* Reference:

1 Harris & Harris: Digital Design and computer Architecture

2 Patterson & Hennesey: computer organization

and design 55th: 2014 14th: 2009

ع سانت راص : ملس 12-13 , الس 12-13 مانت بلس 4:30 + 12-13 مانت بلس 4:30 مانت بلس 12-13 مانت بلس 12-13 مانت بلس

به سانری ، هند آخر درردی

مان رم الحال من المره ا

\* RTL (Register Transfer Level/Logic)

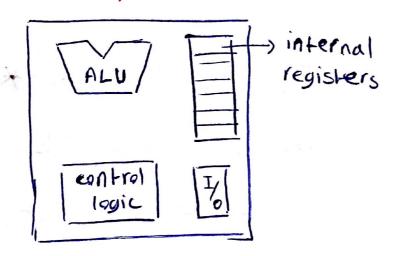
المسطح حلافه سازی (abstraction) المسلم , دا ده حاسن رصرها ما دله می لویز .

Scanned by CamScanner

سردساً را بر : contol logic مردساً ا بر المرساء منحص من سردساً ا بر المرساء الماس رسورساً ا المرساء منحص من سردساً المرساء ال

- shift: (shift red) op in de reg se

## micro processor



Input : Deep switch

\* RISC (Reduced Instruction Set computer)

VS CISC (complicated ...)

/ Computing

برسور طرهای تحدور دل زمان مردد. مرسور الول دارع و ما ترکیسان مرسور طرهای تحده فرد ول زمان مردد.

الر مانسة ها اسقاده م الم

Scanned by CamScanner

 $[] \rightarrow Port \stackrel{1}{\cancel{5}}\stackrel{2}{\cancel{5}}\stackrel{1}$ 

\* منعلی سر ما ملک ری سود حدث تراتر کسور راد فسور کیمی قرار نرهم معلی کسی ما inter connection است به ملن است تقع (۱۹۵e) کود د عملاد را فحل کند.

\* مردد اندازه تراتر سوست اتراس بادنه است.

\* سکرد لنترارها در وابع هان سکروبرد سورها هشد با بد سرکا افراک هامن با ماسی در این در س طراح سکرد برد سورها هشد با بد سرکا افراک هامن به هدت ما در این در این در س طراح سکرد برد سور است و از فری دا سعر سام می در این در س طراح سکرد برد سور است و از فری دا سعر در سرامیل و ترکست این سوان کلیاتی ایم داد .

المار مار کالمال کا

ور سافای در ما ماکن صوراکتم و 255 طرور رست

ر مرد طاک ط25 . سامرد طاک ط25