

امتحان میان ترم درس مدارهای منطقی و سیستم های دیجیتال

وقت: ۲ ساعت

گروه (نام استاد):

نام و نام خانوادگی:

۱۸ آبان ۹۲

شماره دانشجویی:

۱- (۲ نمره)

فرض کنید $N=1001111010$ یک عدد ۱۰ بیتی علامت دار با فرمت متمم ۲ باشد.

الف- عدد N را در مبنای ۱۰ بنویسید.

ب- کوچکترین عدد مثبت ۱۰ بیتی که باید از آن کم کرد تا سرریز رخ دهد چیست؟

۲- (۳ نمره)

تابع F را توسط مدار دو طبقه NOR-OR مینیمم سنتز کنید. (در طبقه اول NOR ها و در طبقه دوم یک گیت OR)

$$F(A,B,C,D,E)=\sum m(0,4,6,7,9,11,12,13,14,15,20,22,25,27,28,30) + d(1,5,29) \quad (A=MSB)$$

۳- (۳ نمره)

توابع F_1 و F_2 را توسط مدار AND-OR طوری سنتز کنید تا هزینه کلی مینیمم گردد. هزینه را براساس تعداد پایه های گیت های مدار در نظر بگیرید.

XY \ VW				
	00	01	11	10
00		1	1	
01		1	1	
11			1	
10	1		1	

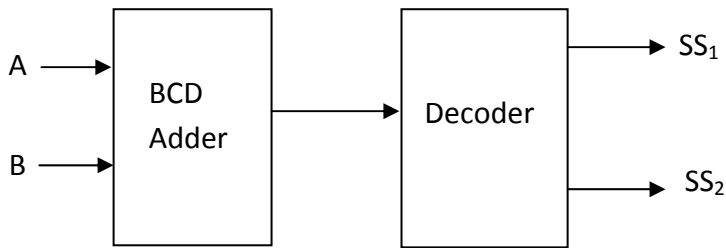
F_1

XY \ VW				
	00	01	11	10
00	1	1		1
01	1	1		1
11				
10	1			

F_2

۴- (۳ نمره)

کد وریلاگ مدار زیر را بنویسید. مدار شامل یک جمع کننده BCD یک رقمی و یک دکودر برای نمایش نتیجه جمع روی دو عدد نمایشگر سون سگمنت است. ورودی های مدار A و B ۴ بیتی بوده و خروجی های آن SS_1 و SS_2 ۷ بیتی هستند.



۵- (۳ نمره)

توسط گیت ها مداری ترکیبی طرح کنید با ورودی ۸ بیتی A و خروجی ۸ بیتی B، بطوریکه B مکمل ۲ ورودی A باشد بر اساس تعریف زیر: ($B = b_7...b_0$ و $A = a_7...a_0$)

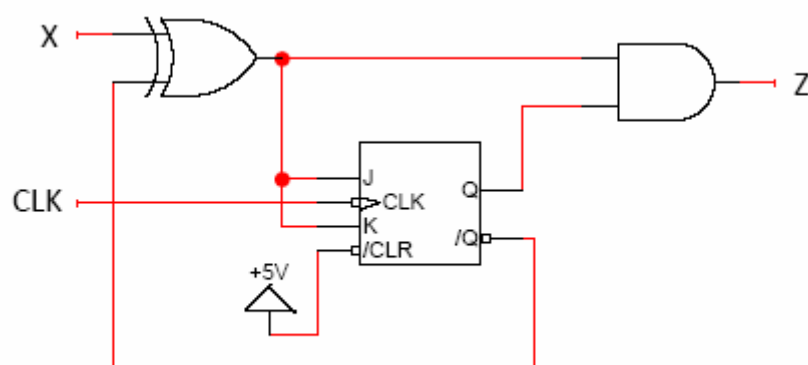
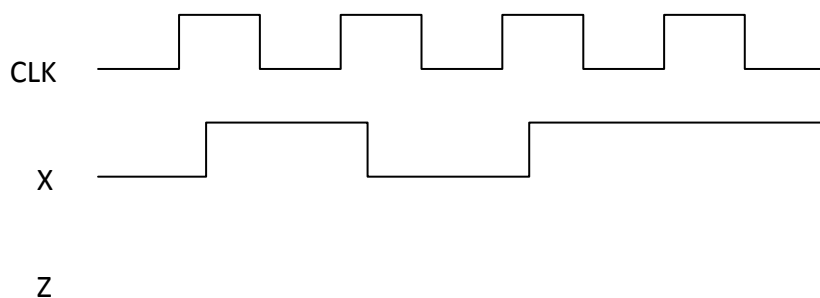
اگر بیت k ام A برابر 1 و بیت های 0 تا k-1 ام A برابر 0 باشند در آنصورت:

$$b_i = a_i \text{ for } i = 0 \text{ to } k$$

$$b_i = \text{Not}(a_i) \text{ for } i > k$$

۶- (۳ نمره)

با توجه به مدار زیر و دیاگرام زمانی داده شده برای ورودی های X و CLK، دیاگرام زمانی خروجی Z را رسم کنید. فرض کنید که ابتدا Q=0 است.



با توجه به جدول صحت تابع F آن را توسط یک مالتی پلکسر ۴ به ۱ و گیت های XOR و NOT تحقق دهید.

A	B	C	D	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0