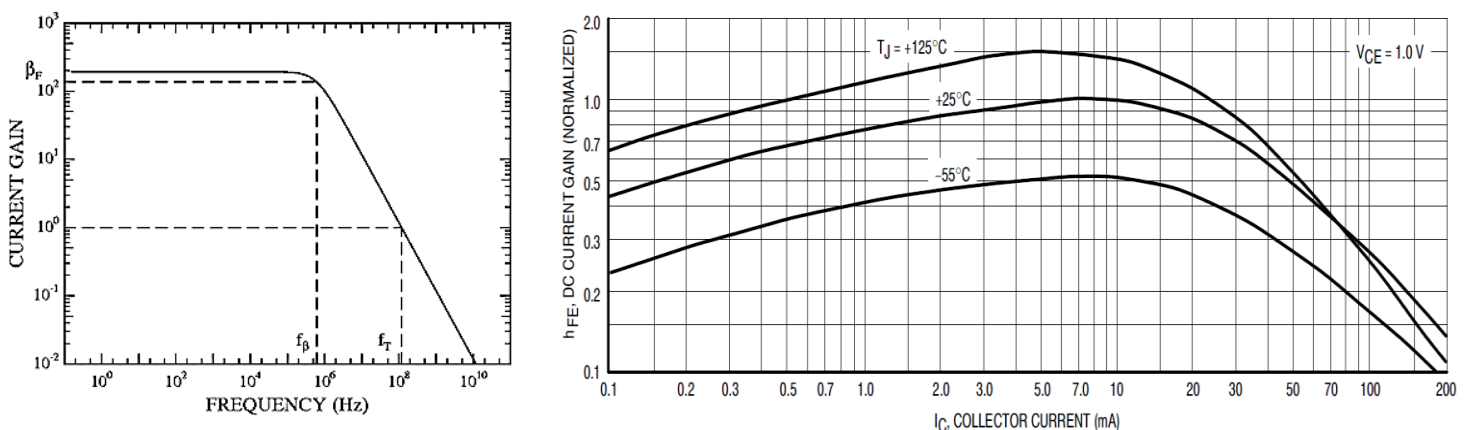


آرایش منتخب بر اساس ویژگی های مورد نظر :

از ویژگی تقویت کننده امیتر مشترک می توان به گین بالای آن نسبت به ساختار های بیس مشترک و کلکتور مشترک اشاره نمود ولی پهنای باند آن نسبت به بیس مشترک و کلکتور مشترک کمتر می باشد. (به دلیل اینکه حاصل ضرب پهنای باند در گین ، مقدار ثابتی می باشد وقتی گین نسبی آن بیشتر است پس پهنای باند نسبی آن کمتر می باشد به بیان دیگر ، وجود اثر میلر در ورودی تقویت کننده امیتر مشترک سبب می شود که خازن کلکتور-بیس با ضریب $(1+A)$ در ورودی ظاهر گردد و یک قطب کوچک ایجاد نماید.) در نتیجه ساختار مذکور می تواند دارای بهره ولتاژ بالا به همراه مقاومت خروجی پایین و مقاومت ورودی بالا باشد و خواسته های مساله را ارضا نماید. با به کار بردن این آرایش همراه آرایش دیگری مثل کلکتور مشترک، ایرادهایی مانند مقاومت ورودی نسبتا کم و مقاومت خروجی نسبتا بالا برطرف می شود . اساسا، بین ویژگی های یک تقویت کننده نوعی trade_off وجود دارد؛ به طوری که بهتر شدن هر کدام برخی مزیت های قبلی را از آن سلب می کند.

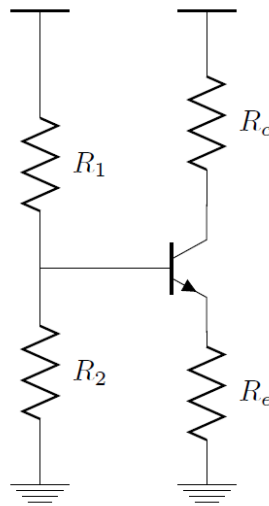
ترانزیستوری که در آزمایشگاه در اختیار قرار می دهند عبارتست از ترانزیستور دوقطبی 2N3904 که ویژگی های آن بسیار نزدیک به ترانزیستور BC107 می باشد . طبق دیتاشیت ترانزیستور به ازای جریان کلکتور برابر 1mA ، گین جریان در حالت DC بین ۷۰ تا ۱۵۰ تغییر می کند و در ضمن طبق نمودار های برگرفته از دیتاشیت المان مذکور (طبق شکل زیر) β ترانزیستور وابسته به نقطه کار ترانزیستور (جریان کلکتور) و فرکانس کاری مدار و درجه حرارت محیط می باشد .



شکل ۱ : منحنی تغییرات گین جریان (β) بر حسب جریان کلکتور و فرکانس

بنابراین در یک بایاس مطلوب انتظار داریم که ولتاژ امیتر و جریان کلکتور (که تقریباً برابر جریان امیتر است) در هر دو مقدار حداکثر و حداقل بتا تقریباً یکسان باشد. با این ملاحظه آرایش self_Bias برای بایاسینگ ترانزیستور در نظر گرفته میشود.

شماتیک یک تقویت کننده امیتر مشترک یک طبقه بصورت زیر می باشد :



شکل ۲: مدار بایاس تقویت کننده امیتر مشترک

در یک تقویت کننده ترانزیستوری امیتر مشترک، یک روش برای داشتن همزمان سوینگ سیگنال خروجی بالا و مقاومت ورودی بالا در یک طبقه این است که ولتاژ منبع تقسیم بر ۳ شده و یک سوم آن بر روی مقاومت کلکتور، یک سوم بر روی کلکتور-امیتر ترانزیستور و یک سوم بر روی مقاومت امیتر انداخته شود.

$$I_E = 1^{mA}, V_E = 12 \div 3 = 4^V \Rightarrow R_e = 4^{k\Omega}$$

$$I_C \simeq I_E = 1^{mA}, V_C = 8^V \Rightarrow R_c = 4^{k\Omega}$$

$$V_B = V_E + V_{BEON} \simeq 4.7^V \Rightarrow \frac{R_2}{R_1} = \frac{4.7}{7.3}$$

***به منظور انتخاب مقاومت های بایاس (R_1, R_2)، باید توجه داشت که جریان گذرنده از این دو مقاومت از طرفی باید از جریان بیس به اندازه کافی بزرگتر بوده و نیز از طرف دیگر، با توجه به افزایش توان مصرفی این جریان نباید از حدی بزرگتر گردد. بنابراین مقدار جریان شاخه بایاس را ده برابر جریان بیس یعنی برابر $0.1mA$ در نظر می گیریم بنابراین مقدار مقاومت های بایاس را برابر $47K$ و $73K$ انتخاب می کنیم.

خازن بای پس در امیتر :

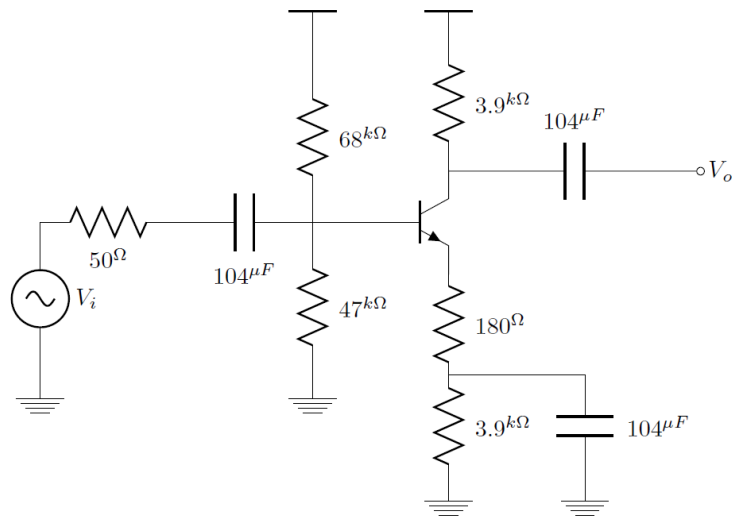
وجود مقاومت امیتر در تحلیل DC و AC سبب بوجود آمدن یک Trade_off می گردد به این صورت که وجود مقاومت امیتر در حالت DC سبب stable ماندن هر چه بیشتر نقطه کار مدار در برابر تغییرات ناخواسته پارامترهای مدار در برابر تغییرات دمایی محیط و خطاهای پروسه ساخت شده . ولی وجود مقاومت امیتر در تحلیل AC بصورت فیدبک نمونه بردار از جریان خروجی و مخلوط کردن با ولتاژ ورودی عمل کرده و سبب کاهش بهره ولتاژ تقویت کننده می گردد . بنابراین بای پس کردن این مقاومت در فرکانس کاری با استفاده از خازن بای پس ، باعث افزایش گین تقویت کننده ولتاژ شده ولی این امر خود باعث می گردد که مقاومت ورودی به h_{ie} محدود گردد ؛ در نتیجه برای رسیدن به ویژگی های مطلوب در بده بستان موجود (trade_off) ، می بایستی قسمتی از مقاومت امیتر را بای پس نمود به نحوی که تمام خواسته های مساله ارضا گردد . از روابط آرایش امیتر مشترک، مشخص است که قرار گرفتن مقاومت در امیتر باعث کم شدن بهره و زیاد شدن مقاومت خروجی شده است . لذا با استفاده از یک خازن بای پس ، اثر مقاومت را در حالت ای سی از بین می بریم . محاسبات در این حالت نشان می دهد که بهره به ۱۵۶٫۸۶ رسیده است، مقاومت ورودی به ۲٫۵ کیلو اهم کاهش پیدا کرده و مقاومت خروجی در حدود ۳٫۸ کیلو اهم شده است.

از آن جا که می بایست از مقاومت های واقعی استفاده کنیم، نزدیک ترین مقادیر به مقاومت های حالت تئوری را در نظر می گیریم. بعد از تعیین مقایر واقعی برای مقاومت ها ، می بینیم که بهره ولتاژ به ۱۵۲٫۹۴ رسیده ، اما مقاومت ورودی و خروجی چندان تغییری نکرده و به ترتیب در همان حد ۲٫۵ کیلو اهم و ۳٫۷ کیلو اهم باقی مانده است مقاومت خروجی نسبتا کوچک است ، اما باید مقاومت ورودی را نیز به مقدار مناسبی برسانیم . برای حل این مشکل، مقاومت امیتر را به دو قسمت تقسیم کرده و بخشی از آن را با خازن بای پس کرده و بخش دیگر را در حالت AC نگه می داریم . با آزمون و خطا و محاسبات متعدد، بهره مدار به ۱۹٫۰۱ رسیده و مقاومت ورودی به ۲۵٫۸۱ کیلو اهم افزایش می یابد که هر دو به مقادیر مطلوب نزدیک هستند .

خازن کوپلاژ در ورودی، جلوی تغییرات بایاس مدار را می گیرد . به در توضیح این که چرا از خازن کوپلاژ در ورودی استفاده شده است، باید گفته شود که این خازن از تغییر بایاس مدار جلوگیری می کند . اگر این خازن وجود نداشته باشد،

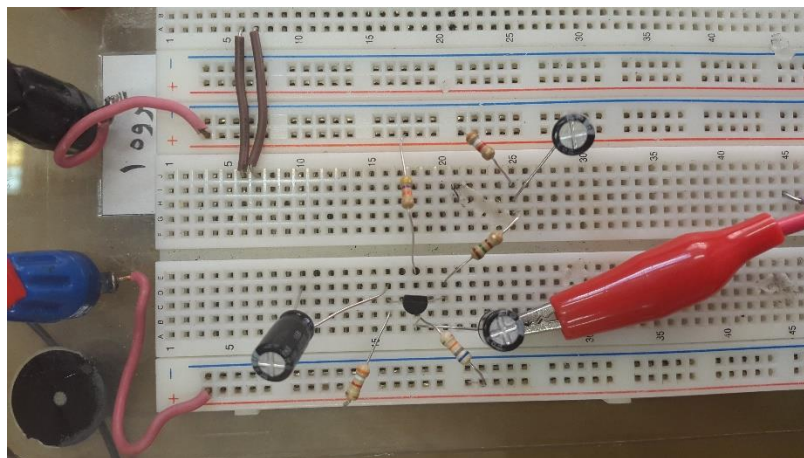
مقاومت منبع به سایر مقاومت های موجود در مدار اضافه شده و نقطه کار را تغییر می دهد. در این حالت ما از این هدف که با قراردادن مدار در یک نقطه کار معین، به بهره، مقاومت ورودی و مقاومت خروجی مناسب برسیم دور شده ایم. خازن کوپلاژ خروجی باعث می شود که تنها سیگنالی که از خروجی دیده می شود مقدار ای سی باشد. زیرا ما تمایل داریم که سیگنال ای سی ورودی را به صورت یک سیگنال ای سی تقویت شده خروجی تحویل بگیریم.

شکل کلی یک تقویت کننده امیتر مشترک یک طبقه بصورت زیر می باشد:



شکل ۳: شماتیک کلی مدار تقویت کننده امیتر مشترک

مطابق مقادیر محاسبه شده مدار را بصورت زیر می بندیم:



شکل ۴: مدار تقویت کننده امیتر مشترک

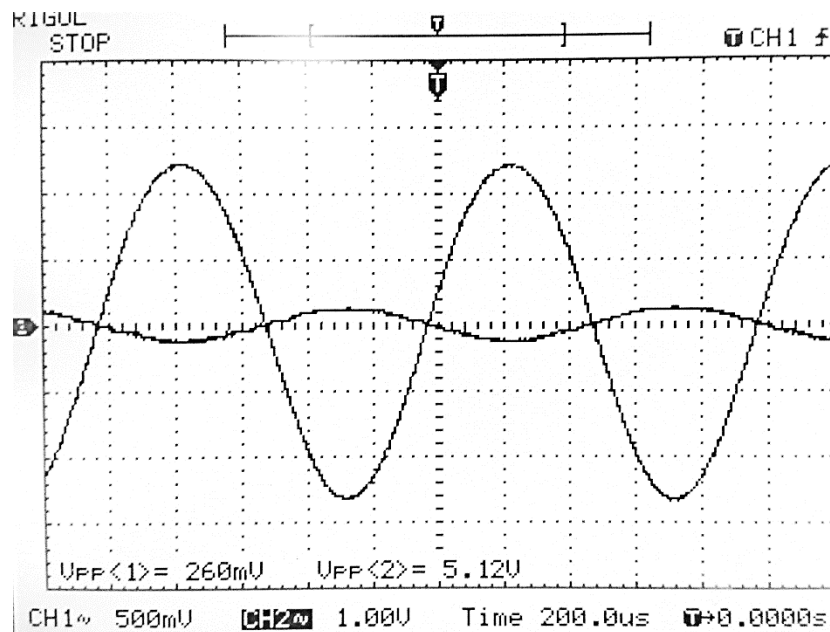
پس از بستن مدار ، بدون اعمال سیگنال ورودی ، توسط مولتی متر نقطه کار DC مدار به صورت زیر بدست آمد :

$$V_{BEQ} = 638\text{mV} \quad , \quad V_{BQ} = 4.78\text{v} \quad , \quad I_{CQ} = 1.024\text{mA}$$

$$V_{EQ} = 4.15\text{v} \quad , \quad V_{CQ} = 8.08\text{v}$$

پس از حصول اطمینان از نقطه کار مورد نظر ، سیگنال سینوسی با دامنه 130mv و فرکانس 1KHz را به تقویت کننده اعمال کرده . طبق شکل موج ولتاژ ورودی و خروجی ، مقدار بهره ولتاژ برابر خواهد بود با :

$$A_v = \frac{V_{out}}{V_{in}} = \frac{5.12}{260\text{m}} = 19.7$$



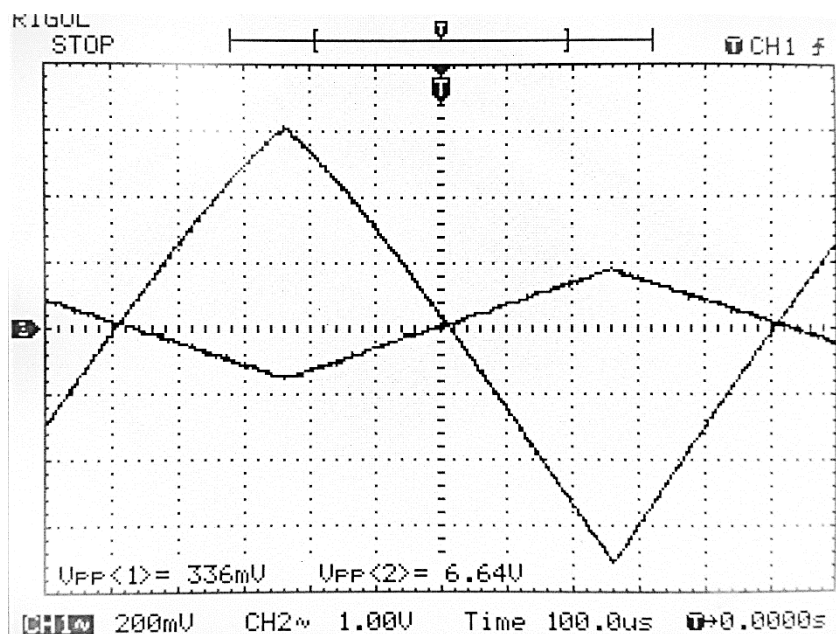
شکل ۵ : شکل موج ولتاژ ورودی و خروجی

همانطور که ملاحظه می گردد مقدار بهره مدار کمی از مقدار مطلوب ($A_v=20$) کمتر است بنابراین در صورتیکه بخواهیم بدون تغییر بایاس مدار ، به مقدار بهره مذکور برسیم می بایستی با ثابت نگهداشتن مجموع مقاومت امیتر ($R_{e1}+R_{e2}$) ، مقدار مقاومت R_{e1} را کاهش دهیم . (توجه شود که بخاطر مقاومت داخلی منبع سیگنال ، در عمل مقدار A_v قابل دسترس و محاسبه کردن بصورت مستقیم است و نه پارامتر A_{vs})

با توجه به اینکه مقدار فرکانس سیگنال ورودی برابر با 1KHz داده شده است می بایستی فرکانس قطع پایین تقویت کننده ، به اندازه کافی کوچکتر از فرکانس سیگنال ورودی باشد ؛ بنابراین مقادیر خازنهای کوپلاژ و بای پس را برابر $100\mu\text{f}$ برگزیدیم .

محدوده خطی بودن :

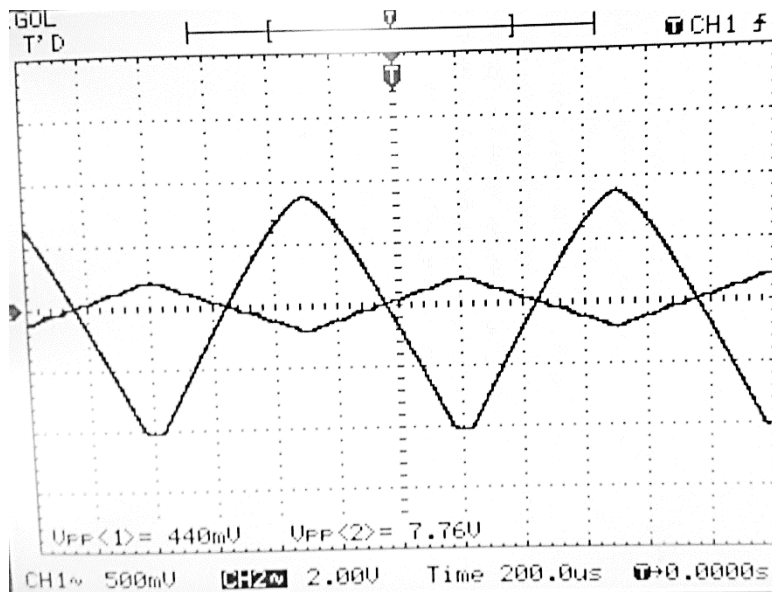
** در عمل به منظور بدست آوردن مقدار دقیق محدوده خطی تقویت کننده ، بهتر است که در این مرحله سیگنال ورودی را در حالت مثلی قرار داده و دامنه سیگنال ورودی را تا جایی افزایش داده که شکل موج خروجی خراب شود .



شکل ۶ : شکل موج سیگنال ورودی و خروجی قبل از اعوجاج

مطابق با نمودار فوق ، حداکثر دامنه پیک-پیک ولتاژ ورودی قبل از اعوجاج برابر خواهد بود با ۳۳۶ میلی ولت .

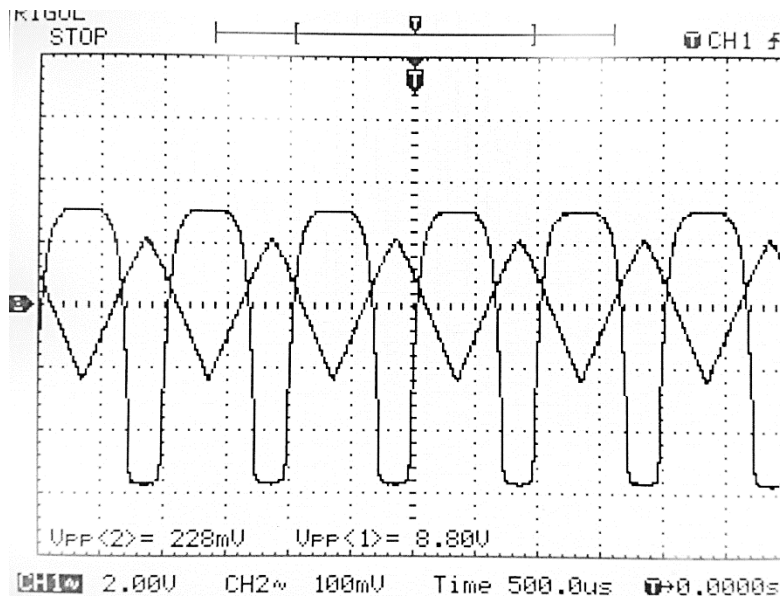
بطور مثال در صورتیکه دامنه سیگنال ورودی به ۲۲۰ میلی ولت افزایش یابد طبق شکل زیر شکل موج ولتاژ خروجی خراب می گردد :



شکل ۷: شکل موج سیگنال ورودی و خروجی بعد از اعوجاج

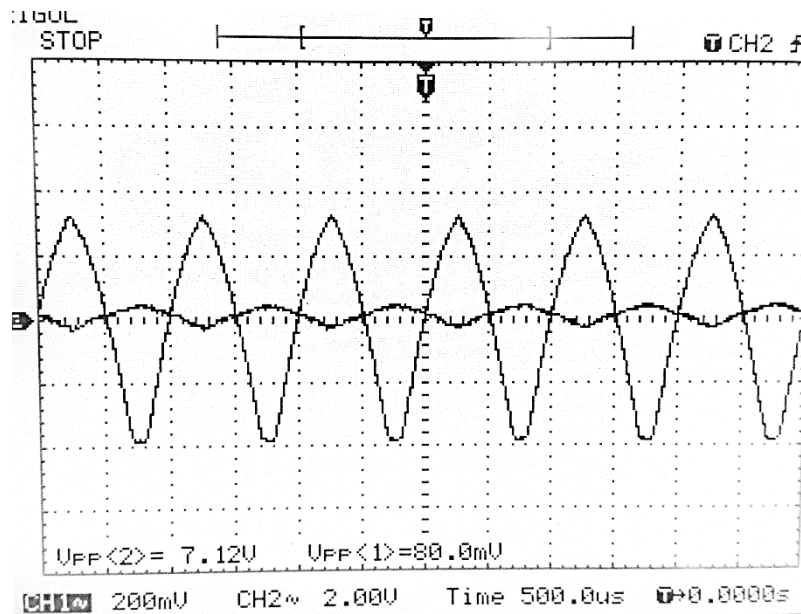
تاثیر مقاومت امیتر در میزان خطی‌نگی :

در صورتیکه مقاومت امیتر به طور کامل توسط خازن $100\mu f$ بای پس گردد با قرار دادن دامنه ی موج ورودی در حداقل مقدار خود (حداقل دامنه ی خروجی سیگنال ژنراتور آزمایشگاه در حالت عادی برابر $114mV$ بود) باز هم خروجی مدار طبق شکل زیر دچار اعوجاج میشود.



شکل ۸: شکل موج سیگنال ورودی و خروجی در تاثیر بای پس کامل مقاومت امیتر

به منظور کاهش بیشتر دامنه ولتاژ سیگنال ورودی، می بایستی سیگنال ژنراتور را در حالت تضعیف 40dB- قرار داد (این کار با استفاده از کلید shift و کلید 4 انجام می شود) بنابراین طبق شکل زیر حداکثر دامنه پیک-پیک ولتاژ ورودی قبل از اعوجاج برابر خواهد بود با ۸۰ میلی ولت .



شکل ۹: شکل موج سیگنال ورودی و خروجی در تاثیر بای پس کامل مقاومت امیتر

همان طور که مشاهده شد با برداشتن کامل مقاومت امیتر نتایج زیر حاصل می گردد :

- ✓ افزایش چشم گیر بهره ولتاژ تقویت کننده
- ✓ کاهش محدوده خطی بودن ولتاژ ورودی
- ✓ کاهش مقاومت ورودی و خروجی مدار تقویت کننده
- ✓ کاهش پهنای باند تقویت کننده

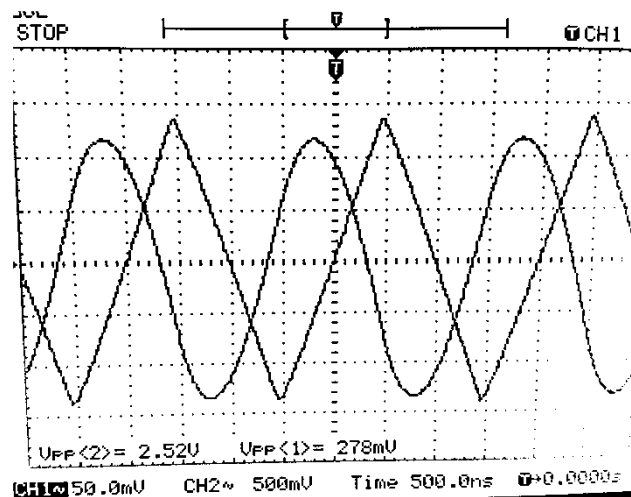
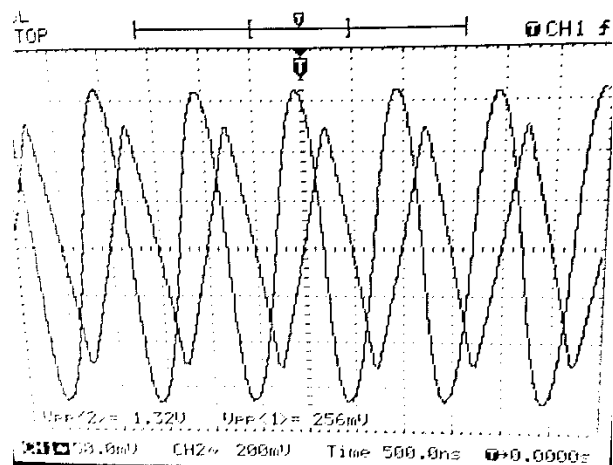
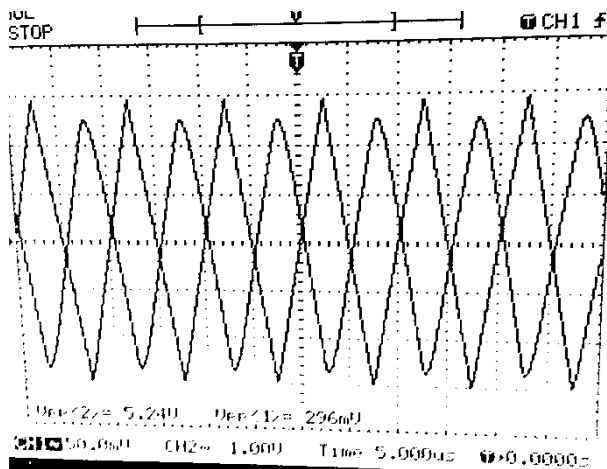
که تمام نتایج بدست آمده با حذف فیدبک نمونه بردار از جریان خروجی و مخلوط کننده با ولتاژ ورودی (مقاومت امیتر)، قابل انتظار بود .

پهنای باند مدار تقویت کننده :

با افزایش فرکانس سیگنال ورودی ، در فرکانسی مشخص (200KHz) گین ولتاژ تقویت کننده شروع به کاهش می کند .

جدول ۱ : پاسخ فرکانسی مدار تقویت کننده

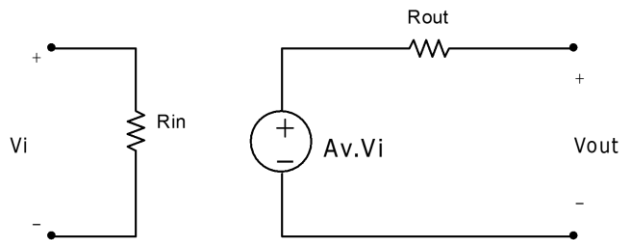
	1KHz	100KHz	500KHz	1MHz
$V_i(p-p)$	240mv	296mv	278mv	256mv
$V_o(p-p)$	5.12	5.24	2.52	1.32



شکل ۱۰ : شکل موج ورودی - خروجی مدار تقویت کننده در فرکانس های مختلف (100K , 500k , 1M)

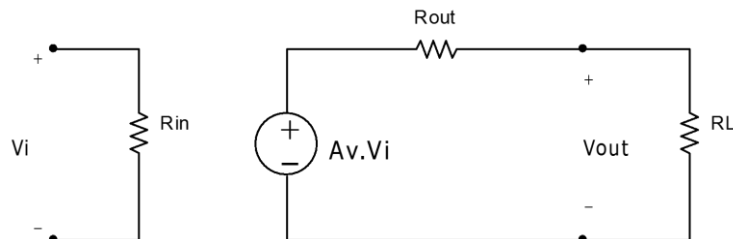
محاسبه مقاومت ورودی و خروجی :

به منظور محاسبه ی مقاومت خروجی تقویت کننده ، در عمل یک مقاومت بصورت موازی (مقاومت افزوده شده می بایستی نزدیک به مقدار تقریبی مقاومت خروجی انتخاب گردد) در خروجی تقویت کننده قرار می دهیم سپس بار دیگر بهره مدار را در این شرایط اندازه گیری کرده و طبق روابط زیر به محاسبه ی مقاومت خروجی مدار می پردازیم :



شکل ۱۱ : مدار معادل تقویت کننده ولتاژ

در حالت بی باری : $Av = \frac{V_{out}}{V_{in}}$



شکل ۱۲ : مدار معادل تقویت کننده ولتاژ در صورت افزودن مقاومت تستر در خروجی

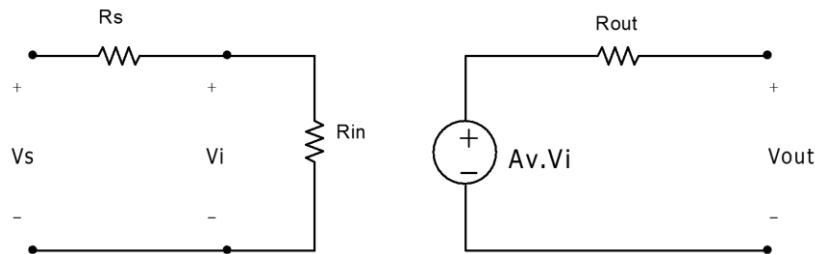
$$A_{vo} = \frac{R_L}{R_0 + R_L} A_v \quad \rightarrow \quad \frac{A_v}{A_{vo}} = \frac{R_0 + R_L}{R_L} = 1 + \frac{R_0}{R_L}$$

$$\rightarrow \boxed{R_0 = R_L \left(\frac{A_v}{A_{vo}} - 1 \right)}$$

روش مشابه دیگری که معمولاً مورد استفاده قرار می گیرد به این صورت است که با قرار دادن یک پتانسیومتر بصورت موازی در خروجی تقویت کننده و تنظیم مقدار پتانسیومتر مذکور ، تا جایی که بهره تقویت کننده به میزان 3dB افت

نماید قابل دستیابی است به این صورت که مقدار مقاومت خروجی برابر است با میزانی از مقاومت پتانسیومتر که به ازای آن بهره ولتاژ مدار نصف گردد .

به طریقی مشابه ، برای محاسبه ی مقاومت ورودی تقویت کننده ، در عمل یک مقاومت بصورت سری (مقاومت افزوده شده می بایستی نزدیک به مقدار تقریبی مقاومت ورودی انتخاب گردد) در ورودی تقویت کننده افزوده سپس بار دیگر بهره مدار را در این شرایط اندازه گیری کرده و طبق روابط زیر به محاسبه ی مقاومت ورودی مدار می پردازیم :



شکل ۱۳ : مدار معادل تقویت کننده ولتاژ در صورت افزودن مقاومت تستر در ورودی

$$A_{vs} = \frac{R_{in}}{R_{in} + R_s} A_v \quad \rightarrow \quad \frac{A_v}{A_{vs}} = \frac{R_{in} + R_s}{R_{in}} = 1 + \frac{R_s}{R_{in}}$$

$$\rightarrow \boxed{R_{in} = R_s / \left(\frac{A_v}{A_{vs}} - 1 \right)}$$

طبق روابط بیان شده ، مقادیر مقاومت ورودی و خروجی به ترتیب برابر با $12.4K\Omega$ و $3.9K\Omega$ حاصل گردید . (در عمل معمولاً با استفاده از دو مقاومت تستر و محاسبه بهره به ازای هر دو مقاومت تستر به شکل مشابه میتوان مقدار مقاومت ورودی و خروجی را محاسبه کرد.)