

بنام خدا

امتحان میان ترم درس مدارهای منطقی و سیستم های دیجیتال

وقت: ۲ ساعت

گروه (نام استاد):

نام و نام خانوادگی:

۳ آذر ۱۳۹۰

شماره دانشجویی:

۱- (۲ نمره)

اعداد $A=1000000$ در مبنای ۲ و $B=-64$ در مبنای ۱۰ داده شده اند، یکبار $A-B$ و بار دیگر $B-A$ را به صورت ۸ بیتی با فرمت مکمل ۲ بنویسید و در هر مورد صحت نتیجه را بررسی کنید.

$$A-B = 0100\ 0000 - (-64) = 0100\ 0000 + 64 = 0100\ 0000 + 0100\ 0000$$

$$= 1000\ 0000$$

جمع در عدد مثبت منفی شده لذا سرریز رخ داده و نتیجه صحیح نیست.
یا معادلا کری ورودی به MSB با کری خروجی از آن برابر است و لذا سرریز رخ داده است.

$$B-A = -64 - (0100\ 0000) = (1011\ 1111 + 1) + (1011\ 1111 + 1)$$

$$= 1100\ 0000 + 1100\ 0000 = 1000\ 0000$$

کری ورودی به MSB با کری خروجی از آن برابر است و لذا نتیجه صحیحی نباشد
معادلا

$$B-A = -64 - (+64) = -64 - 64 = -128 = 1000\ 0000$$

نتیجه درست است چون جمع در عدد مثبت منفی شده است. (۳ نمره)

تابع را به صورت مدار 2-level NAND-AND مینیمم تحقق دهید. ($X_0=LSB$)

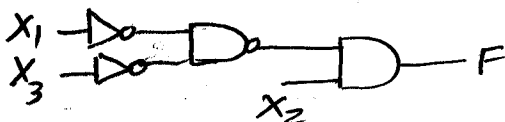
$$F(X_3, X_2, X_1, X_0) = \sum m(6, 7, 12, 13, 14, 15) + d(0, 2, 8, 10)$$

عبارت POS تابع F

$$F = X_2 \cdot (X_1 + X_3)$$

$$F = X_2 \cdot \overline{X_1} \cdot \overline{X_3}$$

$X_1 X_0$	00	01	11	10
$X_3 X_2$				
00	X	0	0	X
01	0	0		
11				
10	X	0	0	X



* یا اینکه عبارت SOP تابع F

$$\overline{F} = \overline{X_3} \overline{X_1} + \overline{X_2}$$

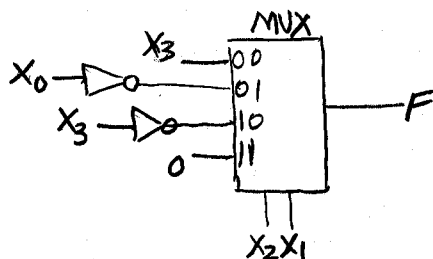
$$F = \overline{\overline{X_3} \overline{X_1} + \overline{X_2}} = X_3 X_1 + X_2$$

۳- (۳ نمره)

الف- تابع $F(X_3, X_2, X_1, X_0) = \sum m(4, 5, 8, 9, 10) + d(1, 2, 13)$ را با استفاده از یک مالتی پلکسر ۴ به ۱ و

حداقل تعداد گیت تحقق دهید. ($X_0 = \text{LSB}$)

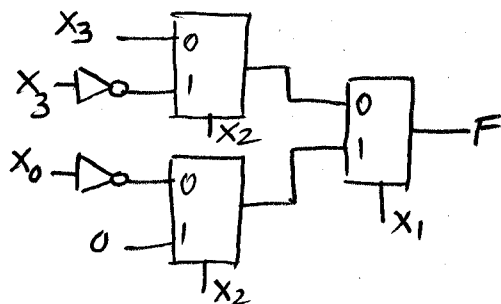
ب- تابع فوق را با استفاده از مالتی پلکسر های ۲ به ۱ و حداقل تعداد گیت NOT تحقق دهید.



الف -

$X_1 X_0$	00	01	11	10
$X_3 X_2$		X		X
00				
01	1	1		
11		X		
10	1	1		1

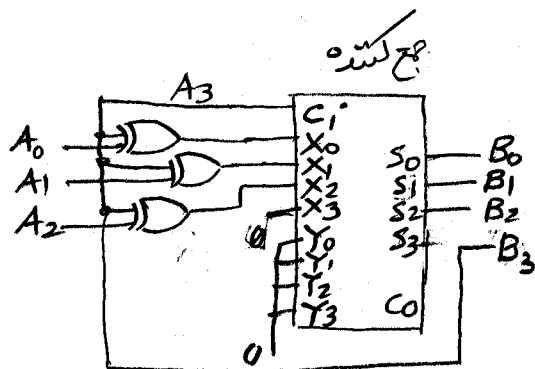
$$F = \bar{X}_3 X_2 \bar{X}_1 + X_3 \bar{X}_2 \bar{X}_1 + \bar{X}_2 X_1 \bar{X}_0$$



ب -

۴- (۲,۵ نمره)

توسط جمع کننده ۴ بیتی کامل (با کری ورودی و کری خروجی) و گیت ها، یک مبدل کد مکمل ۲ به ۲ قدر مطلق - علامت ۴ بیتی طرح کنید.



$$A = \text{کد مکمل 2}$$

$$B = \text{کد قدر مطلق علامت}$$

$$B = A \text{ یا } A_3 = 0$$

$$B = \text{کد مکمل 2}(A) \text{ یا } A_3 = 1$$

$$= \bar{A} + 1$$

$$B_3 = 1 \text{ وگرنه}$$

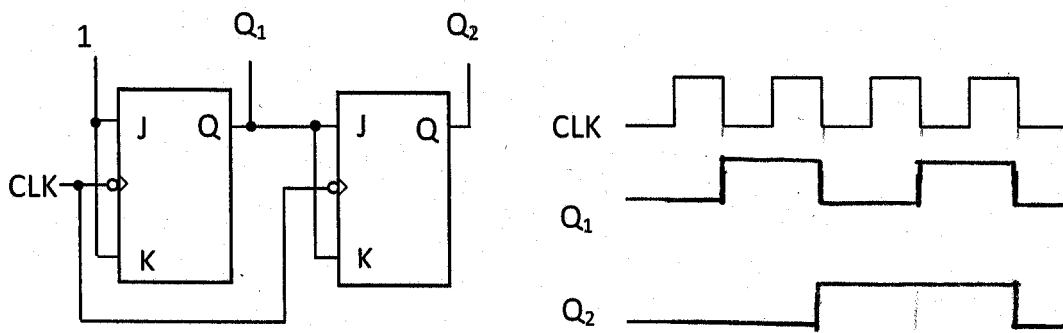
$$\text{لذا } B_3 = A_3 \text{ (در هر دو مورد)}$$

$$B = 1000 \leftarrow A = 1000$$

عدد 8 - معادل قدر مطلق علامت ندارد

۵- (۲ نمره)

در مدار زیر دیاگرام زمانی مربوط به خروجی های Q_1 و Q_2 را رسم کنید. در شروع $Q_1=1$ و $Q_2=0$ است.



۶- (۲ نمره)

کد وریلاگ یک جمع کننده ۴ بیتی کامل (با کری ورودی و کری خروجی) را بنویسید.

behavioral:

```
module adder(A,B,Ci,S,Co)
input Ci, [3:0] A,B;
output Co, [3:0] S;
reg S,Co;
always @ (A,B,Ci)
case ({A,B,Ci})
9'b00000000: ({Co,S}) = 5'b00000;
9'b11111111: ({Co,S}) = 5'b11111;
endcase
endmodule
```

Gate-level:

```
module FA(S,Co,X,Y,Ci);
input x,y,Ci;
output S,Co;
wire s1,s2,s3;
xor(s1,x,y);
xor(S,s1,Ci);
or(s2,x,y);
and(s3,x,y,Ci);
or(Co,s2,s3);
endmodule

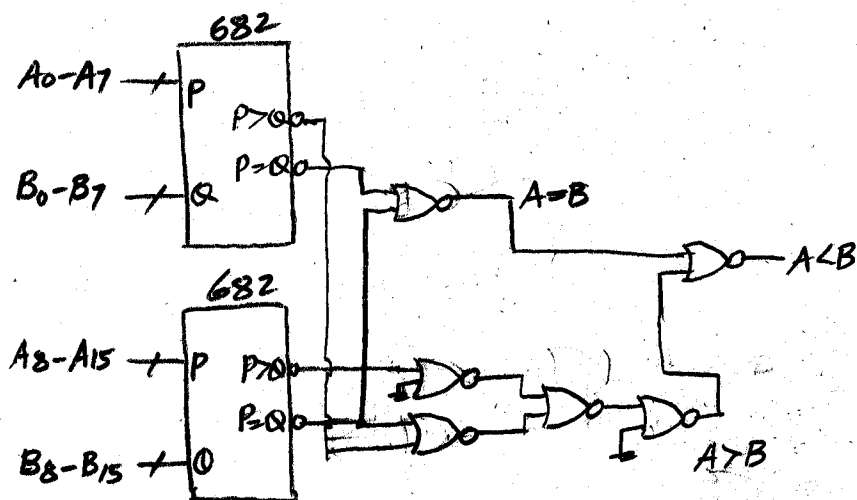
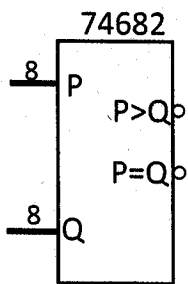
module ADD4(S,Co,X,Y,Ci)
input Ci, [3:0] X,Y;
output Co, [3:0] S;
wire Co1,Co2,Co3;
FA0 FA0(S[0],Co1,X[0],Y[0],Ci);
FA1(S[1],Co2,X[1],Y[1],Co1);
FA2(S[2],Co3,X[2],Y[2],Co2);
FA3(S[3],Co,X[3],Y[3],Co3);
endmodule
```

data flow:

```
module adder(A,B,Ci,S,Co);
input Ci,[3:0] A,B;
output Co,[3:0] S;
assign {Co,S} = A+B+Ci;
endmodule
```

۷- (۳ نمره)

توسط دو عدد مقایسه گر ۸ بیتی 74682 و گیت های NOR دو ورودی، یک مقایسه گر ۱۶ بیتی با خروجی های $P < Q$ و $P = Q$ ، $P > Q$ طرح کنید (نمره کامل به طرح با حداقل تعداد گیت داده خواهد شد).



در سیستم نمایش اعداد در مبنای ۳ (ternary) از ارقام ۰ و ۱ و ۲ استفاده می گردد. در این سیستم جمع کننده half-adder مطابق جدول زیر تعریف می شود که X و Y ورودی بوده و S و C خروجی هستند. (C کری است). بر اساس جدول مداری طرح کنید که این جمع کننده را با استفاده از سیگنال های کد شده باینری پیاده سازی کند به این صورت که برای هر رقم دو بیت اختصاص داده شود. بطور مثال ورودی ها را میتوان با $X=X_1X_0$ و $Y=Y_1Y_0$ و خروجی ها را با $S=S_1S_0$ و C (تک بیتی) نمایش داد. برای اختصاص دو بیت نیز از نمایش $0=00$ و $1=01$ و $2=10$ استفاده کنید. مدار را تا حد امکان ساده کنید.

X	Y	C	S
0	0	0	0
0	1	0	1
0	2	0	2
1	0	0	1
1	1	0	2
1	2	1	0
2	0	0	2
2	1	1	0
2	2	1	1

	X_1X_0	Y_1Y_0	C	S_1	S_0
0	00	00	0	0	0
1	00	01	0	0	1
2	00	10	0	1	0
4	01	00	0	0	1
5	01	01	0	1	0
6	01	10	1	0	0
8	10	00	0	1	0
9	10	01	1	0	0
10	10	10	1	0	1

بقیه don't care

Y_1Y_0	X_1X_0	00	01	11	10
00				X	
01				X	1
11	X	X	X	X	X
10			1	X	1

$$C = X_0Y_1 + X_1Y_0 + X_1Y_1$$

Y_1Y_0	X_1X_0	00	01	11	10
00			1	X	
01			1	X	
11	X	X	X	X	X
10				X	1

$$S_0 = X_0\bar{Y}_1\bar{Y}_0 + \bar{X}_1\bar{X}_0Y_0 + X_1Y_1$$

Y_1Y_0	X_1X_0	00	01	11	10
00				X	1
01			1	X	
11	X	X	X	X	X
10	1			X	

$$S_1 = X_1\bar{Y}_1\bar{Y}_0 + X_0Y_0 + \bar{X}_1\bar{X}_0Y_1$$

→ AND-OR مدار

(۱) X_1Y_1 بین S_0 و C مشترک است. یک گیت AND کاهشی باید