



**POLITECNICO  
DI TORINO**

# Riepilogo Elettronica Applicata e Misure (03MOAOA)

Jacopo Nasi  
Ingegneria Informatica  
Politecnico di Torino

I Periodo - 2016

No responsibility is carried about the contents of this document; the document can only be circulated among the students of the course. Use at your own risk. Please do not contact the author with any requests.

# Indice

<b>1</b>	<b>Parte A</b>	<b>4</b>
1.1	Parte A1 . . . . .	4
<b>2</b>	<b>Parte B</b>	<b>8</b>
2.1	Parte B1 . . . . .	8
2.2	Parte B2 . . . . .	9
2.3	Parte B3 . . . . .	11
2.4	Parte B4 . . . . .	12
2.5	Parte B5 . . . . .	14
2.6	Parte B6 . . . . .	15
<b>3</b>	<b>Parte C</b>	<b>16</b>
3.1	Parte C1 . . . . .	16
3.2	Parte C2 . . . . .	17
3.3	Parte C3 . . . . .	18
3.4	Parte C4 . . . . .	19
3.5	Parte C5 . . . . .	21
3.6	Parte C6 . . . . .	22
3.7	Parte C7 . . . . .	23
<b>4</b>	<b>Parte D</b>	<b>25</b>
4.1	Parte D1 . . . . .	25
4.2	Parte D2 . . . . .	26
4.3	Parte D3 . . . . .	30
4.4	Parte D4 . . . . .	31
4.5	Parte D5 . . . . .	32
4.6	Parte D6 . . . . .	34
<b>5</b>	<b>Parte E</b>	<b>35</b>
5.1	Parte E1 . . . . .	35
5.2	Parte E2 . . . . .	36
5.3	Parte E3 . . . . .	38
5.4	Parte E4 . . . . .	39
<b>6</b>	<b>Parte F</b>	<b>41</b>
6.1	Parte F1 . . . . .	41
6.2	Parte F2 . . . . .	42
6.3	Parte F3 . . . . .	42
<b>7</b>	<b>Parte G</b>	<b>43</b>
7.1	Parte G1 . . . . .	43
7.2	Parte G2 . . . . .	44

“L’immaginazione è più importante del sapere, l’intuizione è l’unica via per nuove scoperte. Ma non hai veramente capito una cosa se non sei in grado di spiegarla a tua nonna.”

— Albert Einstein

# 1 Parte A

## 1.1 Parte A1

L'oscilloscopio è uno dei più importanti strumenti presenti in laboratorio per misurazioni di grandezze elettriche, sia a livello qualitativo (andamento segnale), sia a livello quantitativo (tensione, frequenza, ecc...).

Inizialmente lo strumento era **analogico** a sfruttava la tecnologia a tubo catodico per la riproduzione dei segnali, si riporta uno schema in figura 1, chiaramente essendo una riproduzione “istantanea” del segnale non è possibile effettuare calcoli o operazioni di alcun tipo su esso. Altri problemi di questo strumento erano:

- Limiti di banda: alcune centinaia di MHz.
- Alto costo.
- CRT (display) sensibile all'tempo.

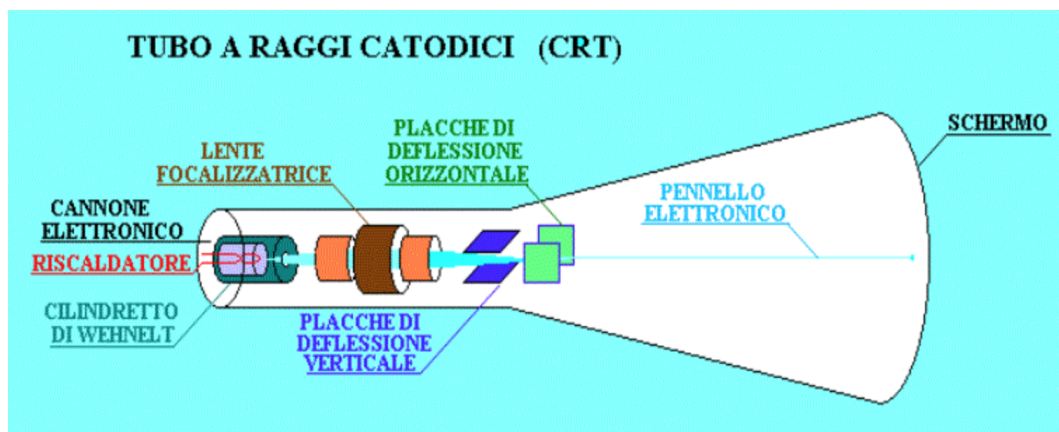


Figura 1: Schema a blocchi Oscilloscopio Analogico

L'avvento del **digitale** ha portato sicuramente a notevoli vantaggi, il nuovo strumento, *oscilloscopio digitale*, si presenta, a livello funzionale, identico al precedente con molte funzioni aggiunte a livello matematico, ecc... Ma con importanti differenze strutturali infatti il segnale dopo essere stato trasdotto verrà campionato (cap. 4.1), convertito, memorizzato ed infine visualizzato.

L'intero strumento demanda tutte le operazioni di gestione e calcolo alla sua CPU interna per poi visualizzare il segnale in questione su un display non più a fosfori ma con semplici pixel (tubi raster).

**Acquisizione** Questa fase è fondamentale per la corretta rappresentazione del segnale infatti esso dovrà essere quantizzato, ovvero rappresentato con un numero finito di bit (introducendo anche un'errore). Una volta tradotto dovrà essere memorizzato in apposite memorie (SSD) che verranno gestite come buffer circolari.

**Campionamento** Verrà analizzato meglio nel capitolo 4.1 ma si tratta della procedura necessaria a tradurre un segnale da analogico a digitale. Questo processo, a patto che venga rispettato il teorema di Shannon, non introduce perdite.

**Aliasing** Esso è un fenomeno direttamente correlato al campionamento infatti esso introduce una periodicizzazione dello spettro del segnale, con periodo pari alla frequenza di campionamento  $F_C$ . Fin tanto che  $F_C > 2B$  non abbiamo sovrapposizione di questi alias e possiamo tranquillamente separarli tramite un filtro passa basso (figura 2). Se invece questa condizione non viene rispettata gli alias si sovrapporranno portando ad uno spettro da cui non sarà più possibile ricostruire il segnale originario (figura 3).

**se  $F_C > 2B$**

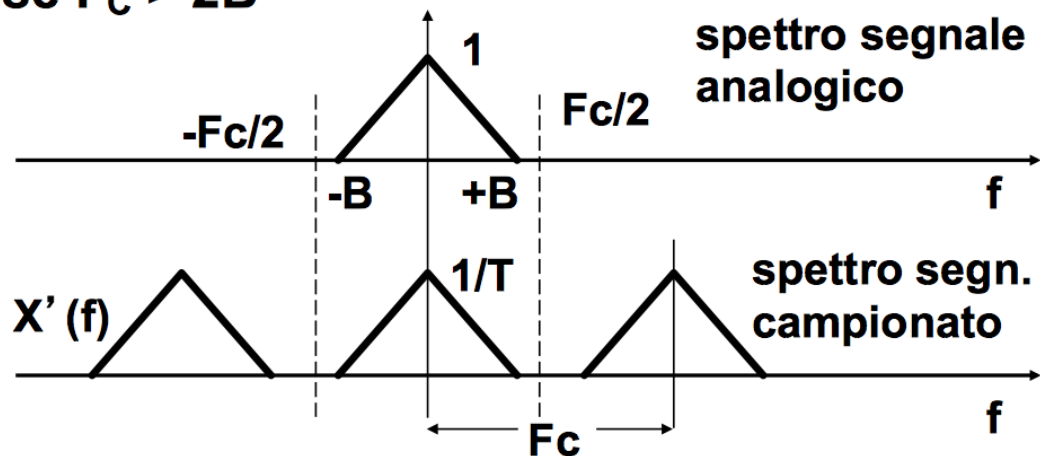


Figura 2: Teorema di Shannon rispettato

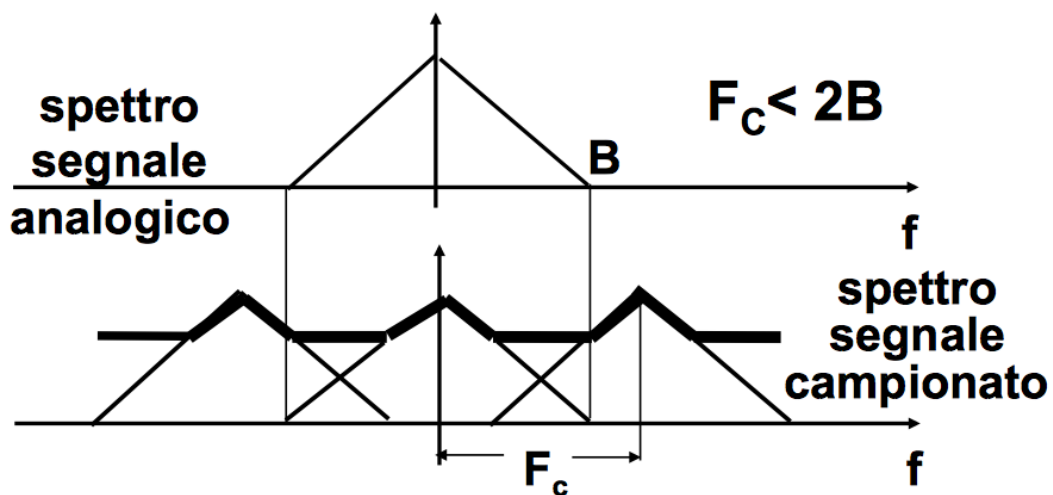


Figura 3: Teorema di Shannon NON rispettato

**Sequential/Random Sampling** E' un procedura con la quale il convertitore viene comando per campionare il segnale con ritardi crescenti rispetto all'istante di trigger, spesso viene anche realizzato mediante campionamento casuale. Sul pannello verrà visualizzato:

- **ONE-SHOT**: Segnali transitori.
- **NORMAL**: Segnali periodici o ripetitivi.

**Altre opzioni del DSO** L'oscilloscopio digitale permette molte altre funzioni come:

- Visualizzazione:
  - **Average**: Media su più tracce
  - **Peak o Envelope**: Massimo e minimo per una serie di tracce
  - **Cumulative**: Mostre tutte le tracce senza ripulire il display
- Misura:
  - **FFT**
  - **Cursori**: sia asse tempi che asse tensioni
  - altro: Rise, fall, frequenza, periodo, sfasamento, ecc...

Altra caratteristica importante è la possibilità di utilizzare lo strumento in multicanale, il problema dell'acquisizione da più canali può essere risolto o con più memorie o con velocità doppia.

**Trigger** Durante il quotidiano utilizzo di un'oscilloscopio avremo a che fare con l'istante di trigger, con il vecchio oscilloscopio le uniche opzioni riguardavano il **livello**, la **pendenza** e sempre in **post-trigger**. Con lo strumento digitale invece il numero di opzioni aumenta enormemente, possiamo settare, oltre ai valori standar, anche trigger a due livelli (con isteresi), trigger a più canali, trigger da pattern, trigger automatici, ecc...

**Visualizzazione** Il numero di pixel disponibili sullo schermo è pari a  $N_V$ , mentre la memoria di acquisizione contiene  $N_I$  campioni, va da se che se il numero di campioni è maggiore del numero di pixel allora dovrò effettuare un "selezione" dei dati da visualizzare, se invece si presenta la situazione opposta sarà necessario gestirlo in modo appropriato.

Nel caso di segnale  $N_I < N_V$  le opzioni sono due, o visualizzo i campioni che effettivamente ho (modalità dot), oppure adotto un'algoritmo di interpolazione, illustrati nel successivo paragrafo, in modo da aver un numero di punti accettabile a visualizzare correttamente la traccia. Ovviamente il teorema di Shannon dovrà essere rispettato ( $F_{EV} > 2F_S$ ), se il rapporto dei due fattori risulta essere:

- **Irrazionale:** Immagine confusa con campioni distribuiti in modo casuale.
- **Razionale:** Nessuna SENSAZIONE di errore, forma d'onda correttamente vista, ampiezza corretta ma frequenza notevolmente diversa.

Da queste considerazioni derivano poi fenomeni come l'**aliasing percettivo** (il sistema di percezione visivo umano interpola in modo errato ciò che vede, figura 4).

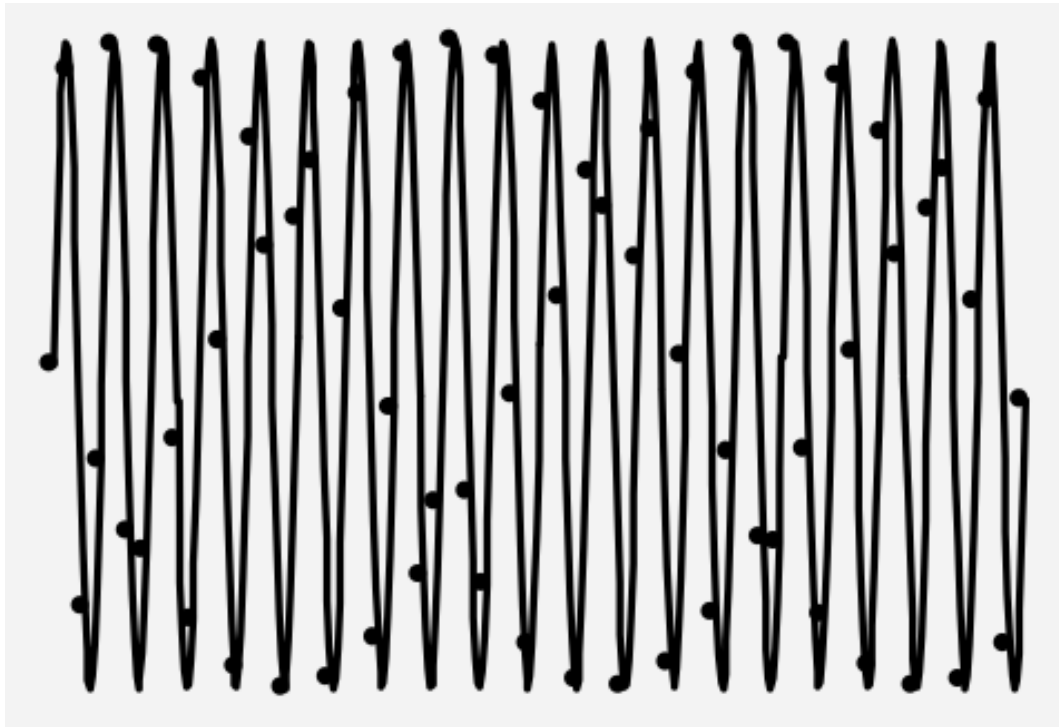


Figura 4: Esempio di aliasing percettivo

Una corretta visualizzazione richiede almeno 20-25 punti per periodo.

**Interpolazione** Nel caso in cui non ci siano sufficienti campioni per la visualizzazione dobbiamo occuparci di interpolare al meglio in nostri campioni in modo da generare un segnale utilizzabile sul nostro display.

Nel caso di **interpolazione lineare** sono necessari circa una decina di punti, questo algoritmo potrebbe comunque portare ad errori grossolani.

Parlando invece di **interpolazione Sinc** si utilizza una sommatoria infinita (dove i campioni più lontani hanno peso praticamente nullo) che permette una miglior approssimazione della curva, introducendo però problemi quali il fenomeno di Gibbs o fronti poco accurati.

Sono disponibili altre tecniche che non verranno studiate, generalmente non viene reso disponibile all'utente final l'algoritmo di interpolazione.

**Specifiche DSO** Altre informazioni utili possono essere:

- Bit equivalenti: Tutte le cause di errore introdotte dal convertitore A/D ideale con bit inferiori a quello reale.
- Banda passante: Spesso riportate per one-shot e casuale costituiscono la banda di frequenza accettabile dallo strumento.
- Frequenza di campionamento: Anche qui divisa in repetitive e one shot, espressa in Sample al secondo.
- Accuratezza verticale: Come parametro unico o formula binomia.

**Sonde** Le sonde sono gli strumenti attraverso i quali connettiamo i segnali al nostro strumento, spesso sono costituite da un cavo coassiale per essere connesse al terminale BNC. Le classiche sonde hanno una resistenza di ingresso elevata per ridurre l'effetto del carico ma la loro reattanza capacitiva introduce comunque una variazione nel segnale. Con l'utilizzo delle **sonde compensate** invece si riesce, routando direttamente una vite azionante il circuito di compensazione, a variare il polo introdotto dalla sonda in modo da rendere indipendente il segnale dalla frequenza.

## 2 Parte B

### 2.1 Parte B1

I circuiti logici digitali sono caratterizzati da una tensione di alimentazione che varia dal GND a Val. I segnali di ingresso possono essere ricevuti in modo seriale o parallelo.

Gli stati logici di uscita sono rappresentati da tensioni, solitamente la tensione alta ( $V_{al}$ ) corrisponde al valore logico 1 e prende il nome di  $V_h$ , mentre la tensione bassa (GND) corrisponde al valore logico 0 e prende il nome di  $V_l$ .

La capacità di riconoscimento dell'ingresso da parte di una porta logica è legata al confronto con una soglia. Per poter garantire il corretto funzionamento di un circuito vengono specificati dei campi di accettabilità degli ingressi. Se essi vengono rispettati ( $V_{ol} < V_{il}$  e  $V_{oh} > V_{ih}$ ) la dall'uscita precedente allora non vi saranno problemi di compatibilità tra le porte questo è infatti il principale vantaggio del mondo digitale, usando un semplice comparatore di soglia siamo in grado di rigenerare il segnale alla perfezione. I margini di rumore sono le fasce dove il segnale di entrata potrà ancora essere riconosciuto correttamente, esse sono commisurate al tipo di applicazione del circuito, le auto avranno NM molto ampi. Una rappresentazione grafica della compatibilità si può vedere in figura 5



**Transistor** I circuiti di tipo CMOS (MOS complementari) hanno una diversa resistenza di uscita nel caso in cui si parli di uscita alta o bassa, anche la tensione di uscita  $V_o$  è consistente solo in base ai valori di  $I_o$ . Questo tipo di circuiti prevede solamente due tipi di uscita H o L. Nel circuito a tre stati abbiamo anche l'opzione Z = alta impedenza utile in casi in cui all'uscita non si voglia avere né un valore H né un valore L, questo tipo di circuito può essere implementato anche con un doppio switch. Molte considerazioni fatte tralasciano il fattore

realità infatti dobbiamo tenere in considerazione alcuni fattori. I segnali reali hanno fronti con pendenza finita e quindi il riconoscimento del nuovo stato logico non è immediato, allo stesso modo anche le variazioni di tensioni o correnti nei moduli stessi non lo possono essere. La combinazione di tutti questi parametri limita la velocità di operatività e porta a ritardi di propagazione. Il tempo di propagazione è il tempo necessario, per un segnale in ingresso a propagarsi nel modulo fino alla sua uscita. Questo valore non sempre è uguale per le due transizioni, lo è nel caso di strutture simmetriche come i CMOS, non lo è nel caso di uscita R-SW (dove abbiamo un transitorio in carica molto lento). Il FAN OUT rappresenta il massimo numero di ingressi che possono essere collegati ad una uscita.

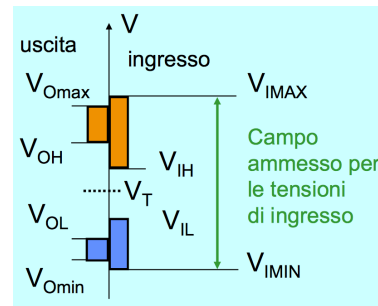


Figura 5: Compatibilità tra porte logiche

**Segnali Differenziali** I segnali differenziali hanno numerosi vantaggi in quanto sono protetti dai disturbi, o meglio essendo un doppio canale tutti e due vengono disturbati allo stesso modo mantenendo così il valore differenziale uguale. Ci permettono inoltre di usare una differenza di tensione molto più bassa aumentando così la velocità e riducendo i consumi.

## 2.2 Parte B2

I circuiti combinatori sono funzioni combinatorie degli ingressi applicati e non hanno bisogno di elementi di memoria a differenza dei circuiti sequenziali i quali sono funzioni anche della precedente storia del circuito.

**Elementi di memoria** Il primo elemento di memoria è l'anello di inverter ma il suo svantaggio è legato al fatto che una volta assegnatoli in valore non è possibile modificarlo senza rimuovere l'alimentazione. Altra questione di interesse in questo elemento è legata alla situazione di metastabilità (stato temporaneo intermedio) da evitare. Da questo si passa subito al FF Set Reset. Esso presenta l'anello di inverte con due porte NOR che fungono da commutatori nel circuito. Le situazioni possibili sono 4 modificando in modo complementare SET e RESET si modifica il valore, con SET a 1  $Q_a=1$  ecc...

Nel caso in cui tutti e due i comandi siano a 0 si crea l'anello di inverter, entrando in stato di memoria. L'ultima condizione (TUTTI 1) è una situazione proibita dove rischio di mandare in stallo (uscite uguali o metastabilità) il sistema. Una possibile soluzione al problema dello stallo è quella di assegnare i comandi S ed R allo stesso segnale opportunamente invertito in un caso. Il sistema può essere volendo convertito (legge di De Morgan) con porte NAND.

**Sync o Async** I Circuiti possono essere sincroni o asincroni, i primi sono molto più semplici da realizzare (CAD Automatici) e possono cambiare il loro stato solo in presenza di un comando specifico (CLK). Viene aggiunto un segnale di controllo LE (Latch Enabled) per controllare le situazioni in cui può effettivamente variare lo stato.

I FF Master-Slave sono costituiti da una cascata di FF latch con abilitazione complementare su base CLK, se =0 abilito il primo e blocco il secondo, mentre se =1 l'opposto.

Riepilogo:

- Latch: (Attivo su livello)
  - **LE = 1** Trasparenza
  - **LE = 0** Memoria
- FF D (Master-Slave): (Attivo su fronte)
  - Uscita variante su fronti del CLK
  - Non fronte = Memoria

FF JK è basato su un SR MS con reazione incrociata, la principale differenza è legata alla sua possibilità di sfruttare la situazione normalmente proibita. Tutti questi circuiti essendo reali presentano non idealità dovute principalmente ai ritardi di propagazione dei segnali. Bisogna quindi tenere in considerazione anche queste cose (La frequenza di CLK viene determinata sulla base di questi ritardi).

I principali sono:

- **Tsetup** = Minimo tempo necessario tra il cambio di stato di D ed il rise del CLK.
- **Trise** = Tempo di salita del fronte di CLK.
- **Thold** = Minimo tempo necessario dopo il rise del clock, ma prima del successivo cambio di stato.
- **Tfall** = Tempo di discesa del fronte di CLK.

In figura 6 una rappresentazione completa del timing di un D-FF.

## 2.3 Parte B3

I segnali possono essere trattati in due forme, seriale o parallela. Nel trasferimento seriale uno alla volta i segnali vengono cadenzati da un segnale di CLK (1 bit x volta). In quello parallelo invece vengono trasferiti N bit per volta in un singolo segnale di CLK. Potrebbe sembrare che la seconda sia sempre più veloce, nella realtà potendo sfruttare una frequenza decisamente alta le connessioni seriali sono più veloci (vedi USB).

**Registri** I registri sono le componenti grazie alle quali possiamo mantenere i dati. Essi sono costituiti semplicemente da FF uniti di tipo L o Edge-Triggered dove viene utilizzata una sola uscita. Vi sono differenti tipi di registri:

- **PIPO:** Parallel In / Parallel Out
- **Shift-Register:** Serial In / Serial Out
- **SIPO:** Serial In / Parallel Out
- **PISO:** Parallel In / Serial Out

**Contatori** Circuiti logici in grado di generare sulle uscite una sequenza di conteggio binario incrementata ad ogni colpo di CLK. Possono essere sia crescenti che decrescenti.

I divisori invece sono costituiti da FF in cascata dove l'uscita di uno diventa il CLK del successivo. Questo permette di modulare (dividere) la frequenza di CLK. Chiaramente in tutti questi componenti non possiamo trascurare la questione ritardi. Se usiamo contatori sincroni il ritardo non sarà nullo, ma semplicemente sarà uguale per tutte le componenti facendole rimanere sincronizzate. Nel caso di CLK concatenato tra le porte la questione sarà molto più difficile da gestire andato di fatto a generare un circuito asincrono. In qualsiasi caso valgono tutte le regole di sincronizzazione.

**Temporizzazione** Nel calcolare la massima frequenza di operatività del circuito devo tenere in considerazione molte variabili:

- Ritardo introdotto dal FF (Uscita dalla porta del segnale entrato).
- Ritardi introdotti dalla logica combinatoria (porte AND in questo caso).
- Tempo di SETUP richiesto dal FF.

Per poter ridurre i ritardi in questione non mi conviene usare strutture a riporto (Ripple) ma quelle dirette (Look Ahead) che mi permettono di risolvere tutti i problemi dovuti alla logica combinatoria. Il principale svantaggio di queste strutture è legato alla complessità di progettazione.

## 2.4 Parte B4

I comparatori di soglia sono elementi fondamentali nell'elettronica digitale, il primissimo compito è quello di pulizia dei segnali (vedi figura 7) in modo da riportarli al loro valore privo di disturbi.

**Comparatori con A.O.** Questo tipo di comparatori presenta alcune controindicazioni dovute a:

- Guadagno **Ad** ad anello aperto molto grande.
- Escursione della **Vu** limitata.
- Zona lineare molto ridotta.

Il comparatore può essere realizzato sia con AO invertente che non, con una semplice inversione del segnale di uscita. Il problema principale di questa soluzione, con una sola soglia di confronto, è che un segnale "rumoroso" potrebbe creare un'uscita pessima con tantissimi cambi di valore.

In queste situazioni:

- Fuori linearità.
- Elevata tensione differenziale tra gli ingressi.
- Eventuale tensione di modo comune.

**Comparatore con Isteresi** La differenza principale è legata all'utilizzo di due soglie invece che una singola, questo permette di avere un sistema più resistente al rumore infatti il valore di uscita commuterà solo al passaggio della soglia più esterna. Questa è un sistema con isteresi. Anche questa soluzione può essere implementata con tutti e due i tipi di AO. Per ottenere uno sdoppiamento della soglia è sufficiente creare un partitore di tensione (utilizzando resistenze) tra l'uscita ed una tensione di riferimento.

**Comparatori Integrati** Esistono componenti più specifici con uscite più flessibili, maggiore velocità o non idealità meno importanti. Uno di questi è il trigger di Schmitt con soglie fisse e inverter con ingresso a trigger. Il circuito è semplice, un condensatore a massa, componente e resistenza in parallelo e si misura la tensione di uscita rispetto a GND.

**Convertitori** Il comparatore di sogli trasforma una grandezza analogica in una numerica (su 1 bit). In generale per convertire un segnale A/D avremo bisogno un numeri di comparatori  $2^n - 1$  (n: numero di bit). Eventualmente si possono combinare comparatori in cascata.

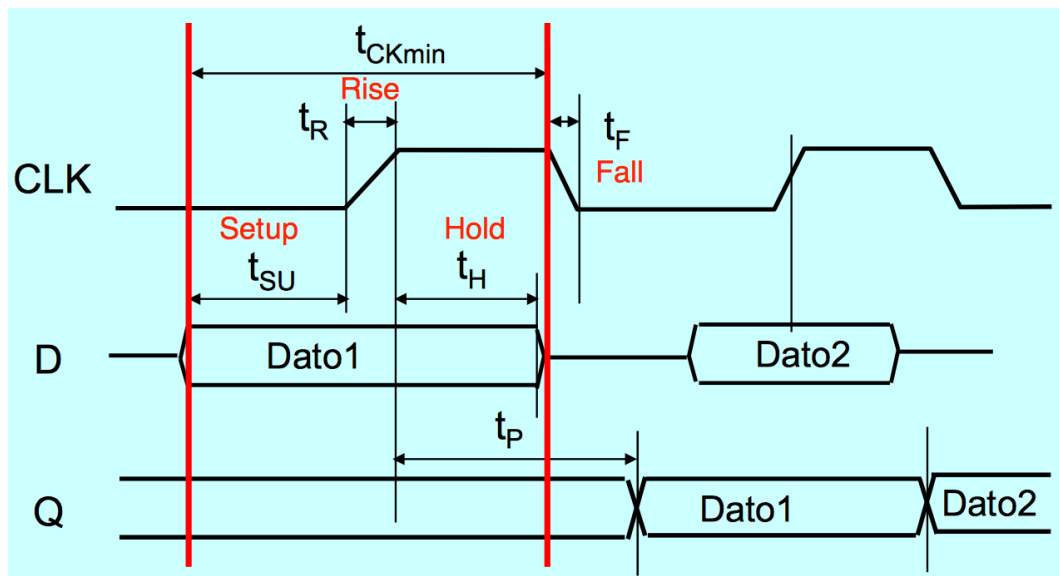


Figura 6: Timing completo di un D-FF

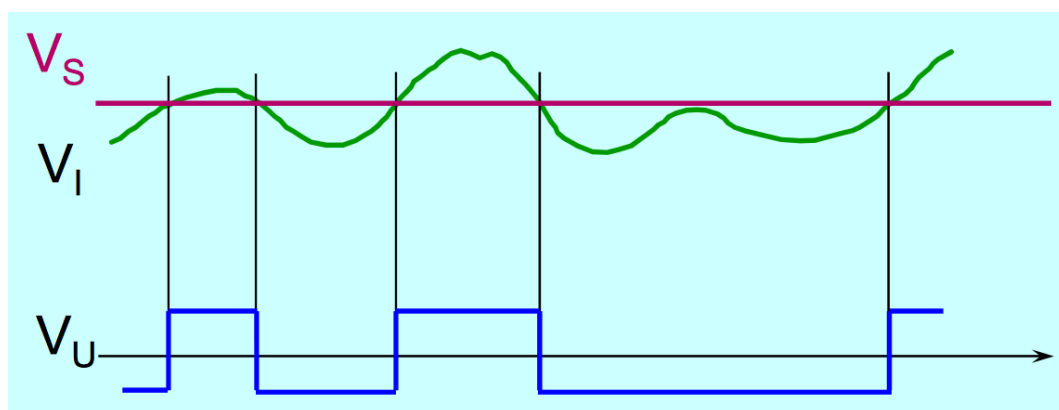


Figura 7: Comparatore non invertente

## 2.5 Parte B5

Gli oscillatori ed i generatori di segnali sono utili strumenti nel campo dell'elettronica.

**Generatori di Segnali** Ci possono essere diversi tipi di generatori di segnali, continui o ad impulsi.

I principali parametri da tenere in considerazione in un segnale, a seconda del tipo sono:

- Livelli:  $V_H, V_L$
- Periodo:  $T = T_H + T_L$
- Frequenza:  $1/T$
- Duty Cycle:  $DC = T_H/T$
- Ampiezza:  $A$

Il generatore di onda quadra genera un segnale rettangolare con DC specificato. Il generatore di impulso è un circuito monostabile generante un singolo impulso di larghezza  $W$ .

I vari segnali possono essere ritardati, per farlo possono essere usate diverse soluzioni, nei circuiti analogici con celle RC o LRC. Nei circuiti digitali con contatori, o soluzioni ad hoc. Con il software la soluzione è molto più semplice. Spesso si farà uso della celle RC di cui si riporta uno schema in figura 8 Si

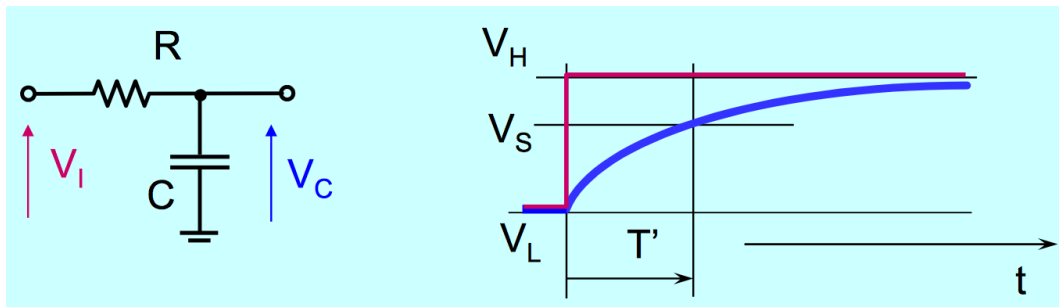


Figura 8: Cella RC

riporta anche la formula per calcolare il tempo di raggiungimento della soglia:

$$T' = RC \cdot \ln \frac{(V_H - V_S)}{(V_H - V_L)} \quad (1)$$

**Generatori di Onda Quadra** Il segnale O.Q. può essere ottenuto concatenando due parti: una rete RC passa-basso comandata da un segnale BINARIO sfruttando la carica e scarica del condensatore, un comparatore con isteresi. Se il comparatore pilota la rete RC otteniamo proprio un onda quadra in quanto il nostro condensatore si caricherà e scaricherà tra le due soglie ( $V_{S1}, V_{S2}$ ).

I principali limiti operativi sono legati alla resistenza di reazione. Con una grande resistenza non riusciremo a far circolare la corrente necessaria, valori troppo bassi invece limitano la dinamica di uscita. Allo stesso modo il condensatore non deve avere un valore troppo basso altrimenti introdurrebbe una capacità parassita.

In modo analogo è possibile ottenere un generatore di onda triangolare.

Il valore del periodo:  $T_1 = (R * C * (V_{S2} - V_{S1})) / V_{UH}$  è modificabile variando il valore della resistenza di reazione. La variazione di DC è più complessa e necessita dell'utilizzo di due diodi.

**Oscillatori sinusoidali** Per realizzare questo componente spesso vengono utilizzati quarzi o altri materiali piezoelettrici in grado di deformarsi in presenza di un campo elettrico o di generare tensione se sottoposti a sollecitazioni meccaniche. Altra possibile soluzione è sfruttando circuiti con reazione, reti RC e porte.

## 2.6 Parte B6

Ad oggi l'industria elettronica non si occupa della produzione di un'oggetto nella sua interezza, si utilizzano componenti costruiti da altre aziende principalmente perchè ridurre il tempo di progettoed abbassare i NRE Cost (Non-Recurrent Engineering Cost). Le problematiche legate a questa soluzione sono correlate alla più difficile comprensione delle componenti (datasheet complessi). In generale ci sono 3 tipi di industrie:

- Progetto di **Sistemi** (Nokia, Apple, Marelli, ...)
  - Possono includere la produzione.
  - Poco specializzate, molte migliaia di aziende.
- Progetto di **Circuiti integrali** (Intel, Texas Instruments, ...)
  - Produzione quasi assente.
  - Specializzate nella produzione di maschere per i CI.
- Fabbricazione di **Circuiti Integrati** (Intel, Samsung, TSMC, ...)
  - Molto specializzate, meno di 10 al mondo, per gli altissimi costi di ammortamento degli impianti.

**Tempo di progetto** Il tempo di progetto è fondamentale, il ritardo di ingresso si trasferisce quadraticamente sui ricavi.

**Costi** I contribuenti al costo per prodotto sono molti: NRE (una tantum),  $C_u$  (costo unitario di produzione escludente i costi di progetto).

$$C_p = (NRE/N) + C_u$$

Le diverse scelte dipendono principalmente dal numero di unità prodotte  $N$ .

**Stili di progetto** Vi possono essere differenti stili dai quali dipenderanno molto i costi. Si può partire costruendo circuiti direttamente con le porte fino ad arrivare ad HW generico sfruttando funzioni definite lato SW.

- **FULL CUSTOM:** Necessitano moltissimi step progettuali con altissima flessibilità, il tutto altissimi NRE cost.
- **SEMI CUSTOM:** Sfruttano librerie di progetto, rimangono comunque complessi da sviluppare garantendo una discreta flessibilità ma comunque con alti costi.
- **Cir. Programmabili:** Presentano IN/OUT programmabili, senza nessuna funzione nativa ma con bassi NRE ed alti costi unitari.

**Logiche Programmabili** La semplicità di queste componenti le rende molto diffuse e di facile utilizzo. La loro struttura è basata su matrici di IN/OUT dove i collegamenti risultano definibili dagli utenti. Le principali logiche sono PAL o PLA. Altri tipi di memorie programmabili sono PROM (eventualmente a sola lettura come nei computer), FPGA (complesse fino a decine di milioni di porte), EEPROM (basate su MOS floating gate).

## 3 Parte C

### 3.1 Parte C1

Le tecnologie attuali permettono di avere un numero di transistori  $> 10^9$  per chip (Intel i7). Il principale bottle neck rimane la distribuzione dei segnali e l'energia. I circuiti usano simboli binari, ma nella realtà sono tensioni e correnti.

**Ritardi** Tenendo in considerazione tutte le questioni legate all'interfacciamento delle componenti viste nella parte B andiamo a considerare ulteriori imprecisioni. Le più importanti sono il Clock Jitter  $T_J$  (variazione  $\pm$  del periodo) ed il Clock Skew  $T_K$  (sfasamento  $\pm$  tra clock).



**Interconnessioni** A livello ideale l'uscita logica del driver (TX) e l'ingresso logico del receiver (RX) presentano una connessione perfetta, senza ritardi e disturbi, chiaramente solo in prima approssimazione.

Se cerchiamo di ottenere una più precisa approssimazione dobbiamo andare ad analizzare il circuito come una linea di comunicazione dopo il collegamento D-R viene modellato come una cella RC passa-basso. Conseguentemente, al segnale in uscita dal driver avremo una risposta esponenziale con costante di tempo  $\tau = CR$ . Il ritardo con cui viene rilevata una variazione di stato logico prende il nome di TEMPO DI TRASMISSIONE ( $t_{TX}$ ). Questo tempo varia anche tra connessioni nominalmente allineate e la differenza tra i due casi ( $t_{TXmax} - t_{TXmin}$ ) prende il nome di SKEW.

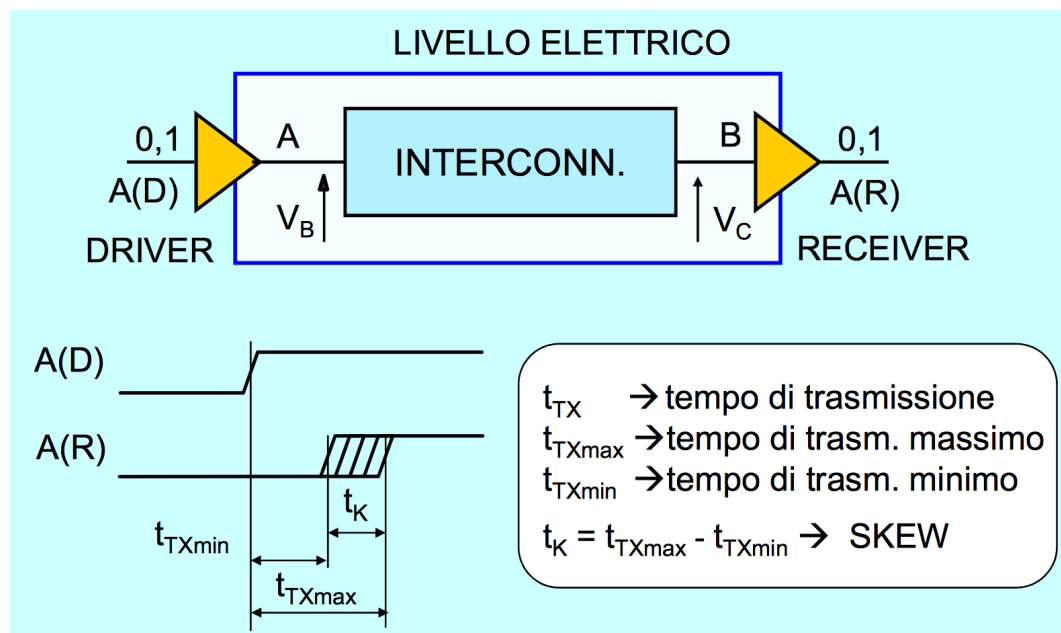


Figura 9: Parametri di interconnessione

## 3.2 Parte C2

L'approssimazione con celle RC è discretamente valida, vi sono anche le approssimazioni a parametri concentrati. Idealmente aumentando il numero di celle ad infinito si ottiene una linea di trasmissione reale.

Ogni linea presenta dei parametri caratteristici:

- Parametri Fisici:
  - Lu: Impedenza unitaria
  - Cu: Capacità unitaria
- Parametri Elettrici:

- Impedenza caratteristica:  $Z_\infty$  (10...1000  $\Omega$ )
- Velocità di propagazione:  $P=(0.6-0.8)*C$
- Tempo di propagazione: (tempo di spostamento sul conduttore)  
 $t_p = L/P$

**Linea Pilotata** Il primo gradino si sposta lungo tutto il conduttore senza subire distorsioni ed impiega un  $t_p$  a propagarsi fino all'ingresso del receiver su una linea senza perdite.

Se  $R_t = Z_\infty$  allora in rapporto  $V/I$  non varia e non si hanno discontinuità. Se invece  $R_t \neq Z_\infty$  il rapporto  $V/I$  varia, generando una progressiva variazione del gradino (onda progressiva o incidente), le variazioni genereranno un'onda riflessa (regressiva) con propagazione inversa a prima.

L'ampiezza dell'onda riflessa sarà determinata dal coefficiente di riflessione  $\Gamma_T$  con  $V_r = \Gamma_T V_p$ .

Questo coefficiente assume valori differenti:

- **Linea Chiusa:**  $R_t = Z_\infty$  allora  $\Gamma_T = 0$
- **Linea Aperta:**  $R_t \rightarrow \infty$  allora  $\Gamma_T = 1$
- **Linea in Corto:**  $R_t = 0$  allora  $\Gamma_T = -1$

L'andamento del sistema viene spesso schematizzato utilizzando un diagramma a traliccio (vedi figura 10). In tutto questo dobbiamo ricordare che le variazioni di stato logico sono riconosciute quando viene attraversata la soglia  $V_{TH}$ ; questo può richiedere riflessioni multiple del segnale, e introduce un ritardo  $t_{TX}$  (tempo di trasmissione) tra attivazione del segnale e la rilevazione della variazione al ricevitore.

### 3.3 Parte C3

Il tempo di trasmissione  $t_{TX}$ , il ritardo di attraversamento della soglia, dipende da molti parametri. Le variazioni di  $t_{TX}$  portano allo skew  $t_K$  o disallineamento.

**skew** Diretta conseguenza è la modifica delle relazioni temporali tra i segnali. E' importante riuscire a gestirlo in modo da preservare l'integrità dei segnali. I principali contribuenti a questo paramentro sono:

- Parametri TX ed RX ( $V_H$ ,  $V_L$ , soglie, ecc...)
- Propagazione: riflessioni, terminazioni, discontinuità, diafonia, ecc...
- Carico (in particolare capacitivi)
- Rumore di massa (Ground Bounce) e di commutazione

**Tipi di commutazione** Il tipo di commutazione della nostra linea dal rapporto  $R_O/Z_\infty$  oppure dal tipo di corrente:

- **BASSO Rapporto**  $R_O < Z_\infty$ :  $\rightarrow$  I gradino ampio.  
La soglia viene attraversata, commutazione su onda incidente (IWS), basso  $t_{TX}$  e veloce. Richiede terminazione (adatto a BUS). Vedi figura 11
- **ALTO Rapporto**  $R_O > Z_\infty$ :  $\rightarrow$  I gradino basso.  
Soglia non attraversata, commutazione su onda riflessa (RWS), alto  $t_{TX}$  e lento. Non sono necessarie terminazione (adatto per sistemi lenti). Vedi figura 12
- **BASSA Corrente**, con  $R_O$  alta, la soglia viene attraversata dopo riflessioni multiple (vedi figura 13) con un funzionamento lento.

### 3.4 Parte C4

Le operazioni a livello ciclo hanno lo scopo di garantire il corretto trasferimento delle informazioni trasferite dal livello fisico. La temporizzazione di un sistema non è banale, spesso i ritardi sono funzioni del tempo, difficili quindi da prevedere con esattezza.

**Trasferimento Informazioni** Vi sono due tipi di trasferimento dei dati:

- Attivato dalla **sorgente**  $\rightarrow$  Scrittura. Direzione controllo = informazione.
- Attivato dalla **destinazione**  $\rightarrow$  Lettura. Direzione controllo  $\neq$  informazione.

Con tre tecniche di *temporizzazione* per realizzarli:

- **Fissa** (*Sync*)  $\rightarrow$  Worst-Case
- **Adattiva** (*Async*):  $\rightarrow$  ACK di conferma
- **Semisincrona**:  $\rightarrow$  Temporizzazione fissa salvo WAIT request.

**Temporizzazione Fissa** Questa soluzione prevede di eseguire le operazioni rispettando i ritardi di worst-case in modo da garantirne l'affidabilità. Il problema di questa soluzione è che si potrebbero andare a generare inutili ritardi. Ottima invece in sistemi molto instabili.

**Temporizzazione Adattiva** Nel caso di circuiti asincroni l'unica soluzione è quella di lavorare con una conferma di ricezione da parte del modulo ricevente a quello inviante. In questo caso non sarà necessario ipotizzare le tempistiche nel nostro sistema in quanto esso si adatterà alla velocità della destinazione.

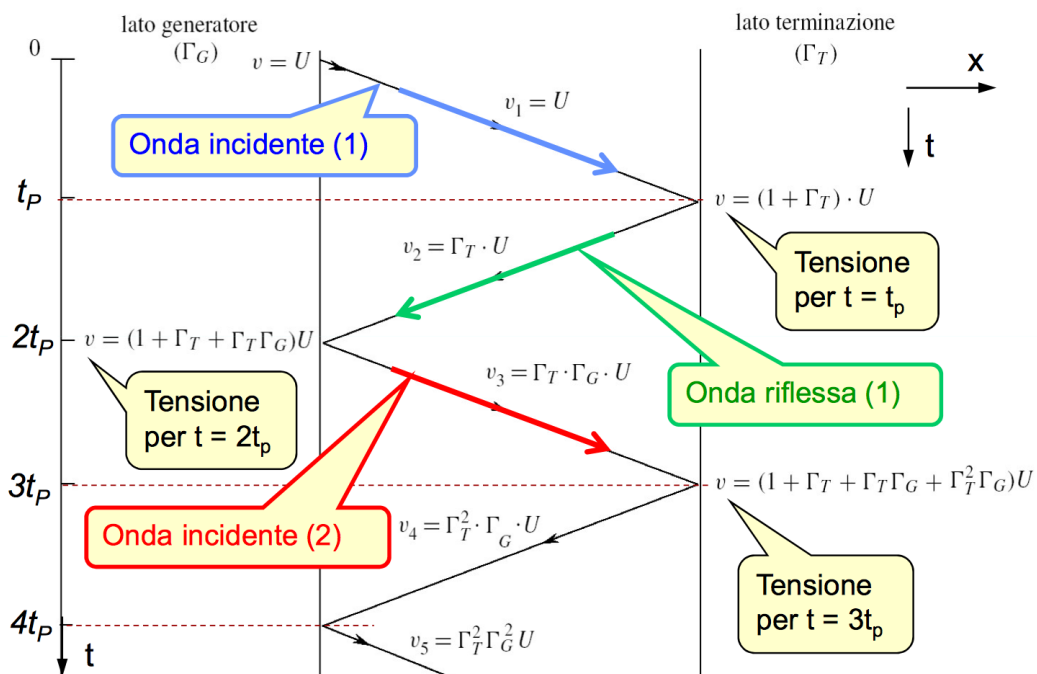


Figura 10: Diagramma a traliccio

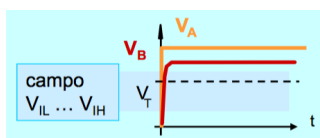


Figura 11: IWS

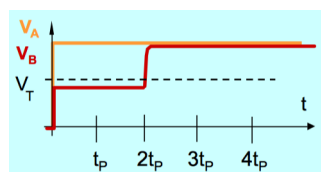


Figura 12: RWS

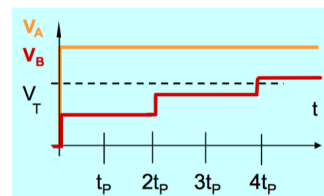


Figura 13: Attr. Multiplo

**Cicli Source-Synchronous** La caratteristica principale riguarda lo spostamento in accordo da INF e STB da Master a Slave. Il principale vantaggio sarà legato alla velocità, la temporizzazione dipenderà solamente da **latenza** dell'informazione (attesa ottenimento INF) e la **durata del ciclo**.

### 3.5 Parte C5

I sistemi a bus sono mezzi trasmissivi in grado di trasferire dati tra più terminali selezionando le interfacce che partecipano al trasferimento. Il selezionamento delle interfacce non è immediato, prevede una procedura ben definita:

- Allocazione del canale dal master.
- Indirizzamento dallo slave.
- Trasferimento...

**Allocazione** L'allocazione del bus deve tenere conto delle possibili collisioni per tanto andremo ad allocare un canale prima di utilizzarlo. I meccanismi possono essere di 3 tipi:

- **Token Passing:** Gettone unico, spostato tra i master senza valutare le richieste.
- **Collision Detection:** GRANT a tutti quelli che richiedono e in caso di collisione nuovo tentativo.
- **Arbitrazione:** Valutazione delle request ed emissione di un solo GRANT, nessuna collisione.

**Indirizzamento** Questa fase prevede prima una selezione ed infine l'indirizzamento. La prima può essere Codificata (selezione diretta con indirizzo) oppure Decodificata (selezione dei registri e successiva selezione dopo il decoder di indirizzo). La fase di indirizzamento invece può essere Logico (dipende dal nome dello slave) oppure Geografico (dipende dalla posizione).

**Gestione** In caso di più persone parlanti in un canale devo comunque evitare le collisioni, vi sono 3 tecniche di gestione anche qui:

- **Riunione:** GRANT assegnato a turno, rifiutabile e passabile.
- **Gruppo non regolato:** Possibilità di prendere parola a canale libero, evita le collisioni con CSMA-CD.
- **Gruppo gestito:** Un arbitro riceve le richieste ed assegna un singolo GRANT.

- FCFS (simile a FIFO): Non va bene nel caso di eventi non “sequenziabili”.
- Livelli Priorità: Definisce un rango tra i processi, utilizza starvation per bloccare processi meno prioritari, devo comunque garantire un tempo di risoluzione anche dei meno prioritari (fairness).

### 3.6 Parte C6

I trasferimenti possono avvenire principalmente in forma seriale o parallela. Inizialmente i collegamenti paralleli potrebbero sembrare migliori, ma in realtà hanno molti limiti infatti:

- Velocità limitata e skew (compensabile con SS ma non per lo skew).
- Richiesta di terminazioni in strutture multi-punto (potenza).
- Problemi elettromagnetici nell'incremento di throughput.

La soluzione a tutti questi problemi è migrare verso collegamenti seriali.

**Connessioni Seriali** Questo tipo di connessioni sembrerebbe meno efficace per via della richiesta di N cicli per trasferire N bit di informazioni ma in realtà i vantaggi sono notevoli:

- Pochi conduttori.
- Semplificazione di routing.
- Riduzione consumi.
- Migliore su lunghe distanze e/o alte velocità.

Le uniche considerazioni da fare sono però:

- 1bit per ciclo.
- Sincronizzazione.
- Controllo di flusso.

Il segnale trasmesso è una sequenza di simboli, essi possono rappresentare uno o più bit. Due codifiche molto comuni sono NRZ (0=L e 1=H) o RZ (0=L e 1=Impulso). Altra considerazione importante riguarda i problemi di cross-talk ovvero la possibilità per un segnale di trasferirsi da un conduttore agli altri generando disturbi.

**Sincronismo** La sincronizzazione è fondamentale per la comprensione tra sistemi.

Le tecniche si basano su sincronismo di:

- **BIT:** Garantisce il corretto campionamento del singolo bit. Generato da:
  - TX: Source Synchronous (come WRITE).
  - RX: Asincrono (come READ).
  - Generatori indipendenti (problema legato alla differenza di frequenza).
  - CDR: Estratto dal segnale.
- **CARATTERE:** Garantisce il corretto riconoscimento di MSB ed LSB.

**Seriali Asincroni** La linea a riposo si presenta in stato alto, la trasmissione di un carattere può essere avviata in qualsiasi momento tramite un simbolo di START, il quale verrà poi sfruttato dal ricevitore per la sincronizzazione. Sfortunatamente questa sincronizzazione non potrà essere mantenuta per sempre quindi, periodicamente, dovrà risincronizzare. Il termine della trasmissione verrà sancito da uno STOP symbol. Un'esempio possono essere gli UART.

**Seriali Sincroni** Questo protocollo mantiene per tutta la durata della trasmissione la sincronizzazione tra TX ed RX, grazie all'estrazione del clock dal segnale inviato. Da qui derivano poi molte codifiche come NRZ, RZ, BxBy, Manchester, ecc...

I codici multilivello sono gli unici particolare in quanto prevedono questa logica:

- **0:** NO VARIAZIONE
- **1:** VARIAZIONE
  - Se lo stato precedente era + o -, passo a 0.
  - Se lo stato precedente era 0, passa a + o - (opposto al precedente).

Riferimenti nelle figure: 14,15,16,17

### 3.7 Parte C7

L'integrità del segnale è fondamentale che venga mantenuta al fine di una corretta comprensione tra driver.

I disturbi più comuni sono:

- **Crosstalk:** Passaggio di segnale tra due "canali".
- **Tra conduttori diversi:** Accoppiamenti induttivi o capacitivi.

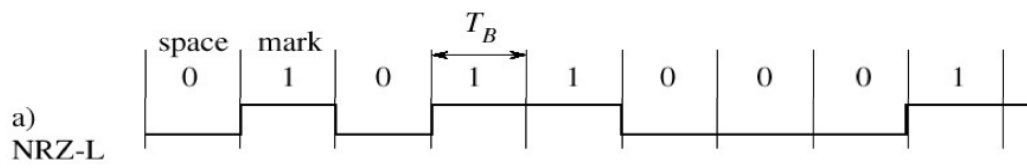


Figura 14: Non-Return-Zero

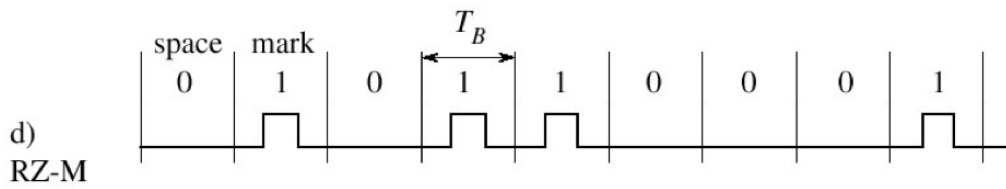


Figura 15: Return-Zero

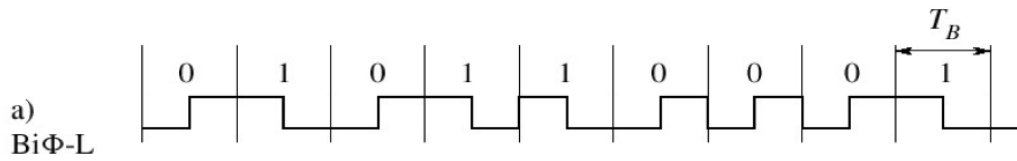


Figura 16: Manchester Encoding



Figura 17: MultiLevel



- **Su stesso conduttore:** GND  $\rightarrow$  Segnali + Alimentazione.
- **Dominio tempo:** Interferenza simbolica.

**Somma dei crosstalk** Si possono generare due tipi di diafonia, quella **diretta** dove i disturbi vengono via via generati all'avanzare del gradino con un disturbo di durata costante ma di ampiezza variabile, oppure quella **inversa** dove i disturbi si affiancano nel tempo, con un disturbo di ampiezza costante ma durata variabile. Sulla linea compare la sempre la somma dei due.

**Riduzione crosstalk** Il disturbo è legato principalmente alla velocità dei fronti, agli accoppiamenti ed ai margini di rumore del receiver. Per ridurre questo contributo possiamo quindi rallentare i fronti, ridurre la capacità o le induttanze di accoppiamento o usare segnali differenziali.

**Rumore di commutazione** Le correnti di alimentazione relative a parti diverse del circuito possono avere percorsi comuni provocando quindi ground bounce o commutazione simultanea di più uscite.

Il nostro obiettivo di ridurre questi disturbi può essere raggiunto utilizzando condensatori di disaccoppiamento pilotanti carichi a bassa induttanza (in modo da compensare le correnti impulsive) e ricaricati in tempi lunghi.

## 4 Parte D

### 4.1 Parte D1

I sistemi di conversione sono ad oggi comunissimi e diffusi ovunque, dal personal computer allo smartphone.

**Campionamento** I segnali analogici, essendo reali, sono sempre continui sia in tempo che in ampiezza. La conversione di grandezze fisiche in grandezze numeriche prevede di campionamento (*discretizzazione sui tempi*) e quantizzazione (*discretizzazione sulle ampiezze*).

Ad oggi tutti i sistemi elettronici migrano verso il digitale per gli innumerevoli vantaggi legati all'integrità del segnale. Discretizzare un segnale potenzialmente costituisce una perdita di informazioni se non fatto a dovere. Un esempio in figura 18.

**Campionamento** Un segnale campionato necessita di una "pulizia" dagli spettri ripetuti generati dal processo di discretizzazione. Tale processo viene effettuato per mezzo di un filtro passa basso, se però la  $F_S < 2F_M$  gli spettri di questo segnale si vanno a sovrapporre generando il fenomeno dell'aliasing con conseguente ed irreversibile perdita dei dati.

**Filtri anti aliasing** Un possibile soluzione a questo fenomeno è quella di utilizzare un filtro apposito che rispetti le seguenti caratteristiche:

- Frequenza di campionamento  $F_S$  pari almeno al doppio della frequenza del segnale (criterio di Nyquist).
- La banda del segnale deve essere limitata.
- Rumore di aliasing presente (attenuazione finita).

**Moduli Sample & Hold** Il convertitore opera sui singoli campioni e la conversione non è istantanea per tanto durante questa valutazione il segnale va mantenuto stabile.

Il modulo S&H prevede campionamento (**sample**) e mantenimento (**hold**) come in figura 19.

La fase più critica è quella di mantenimento infatti essa trasforma impulsi in gradi di una certa larghezza, moltiplicando quindi lo spettro per  $\frac{\sin(F)}{F}$  attenuando quindi le componenti ad elevata frequenza. Processo inverso invece per la ricostruzione del segnale dove sarà necessario tener conto della distorsione spettrale dovuta dalla fase di hold.

**Quantizzazione** Questo processo è necessario per definire i valori digitali che verranno generati dalla conversione A/D, il numero di valori è legato dalla relazione  $N_{val} = 2^{N_{bit}}$ . Aumentando il numero di bit di precisione andiamo ad aumentare il numero di possibili valori rappresentabili, il numero di essi non sarà mai infinito quindi si introdurrà un errore di quantizzazione  $\epsilon_q$  sempre compreso tra il massimo discostamento possibile dal valore centrale ovvero  $|\epsilon_q| \leq \frac{S}{2^{N+1}}$ . Non sempre questo valore risulta essere distribuito uniformemente.

**SNR** Altro interessante valore è quello del rapporto  $SNR_q = \frac{PotenzaSegnale}{Potenza\epsilon_q}$  misurato in  $dB$ .

**Convertitore** La struttura completa di un convertitore  $A \rightarrow D \rightarrow A$  si presenta come in figura 20.

Un parametro interessante di ogni strumento è **ENOB** *Effective Number Of Bits* rappresenta il numero di bit effettivamente significativi per un convertitore, esso tiene anche conto del valore di  $SNR_{tot}$

## 4.2 Parte D2

I convertitori **D/A** vengono molto utilizzati, si possono distinguere per un parametro principale la loro caratteristica di conversione. Maggiore sarà la sequenza dei punti migliore sarà la conversione, quasi a tendere ad una linea continua.

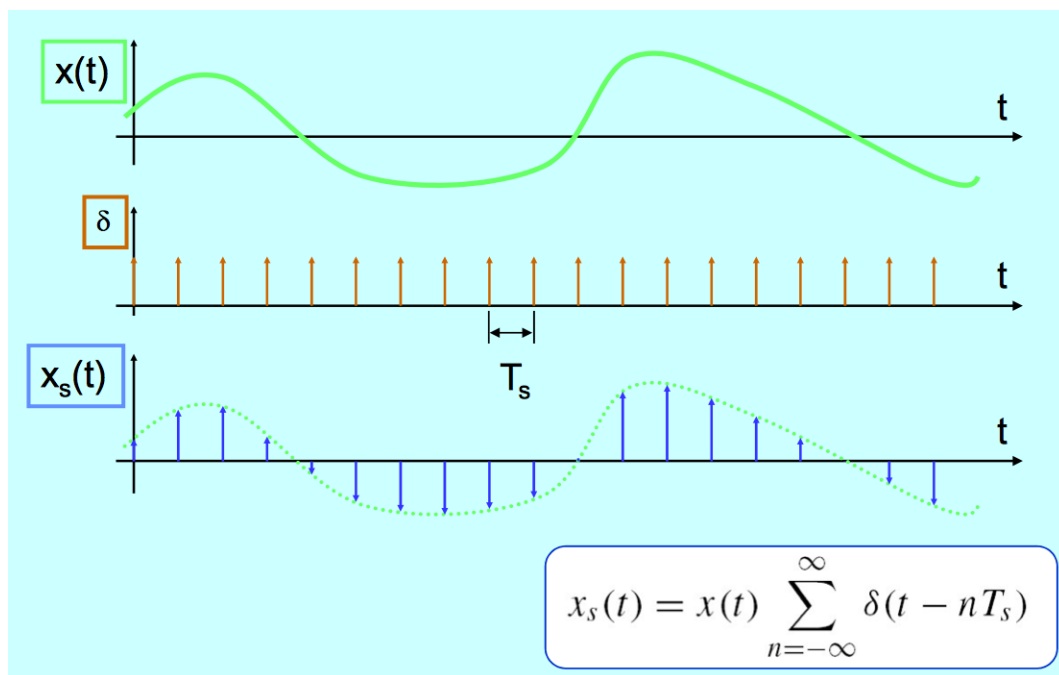


Figura 18: Moltiplicazione per un treno di delta per campionare un segnale A

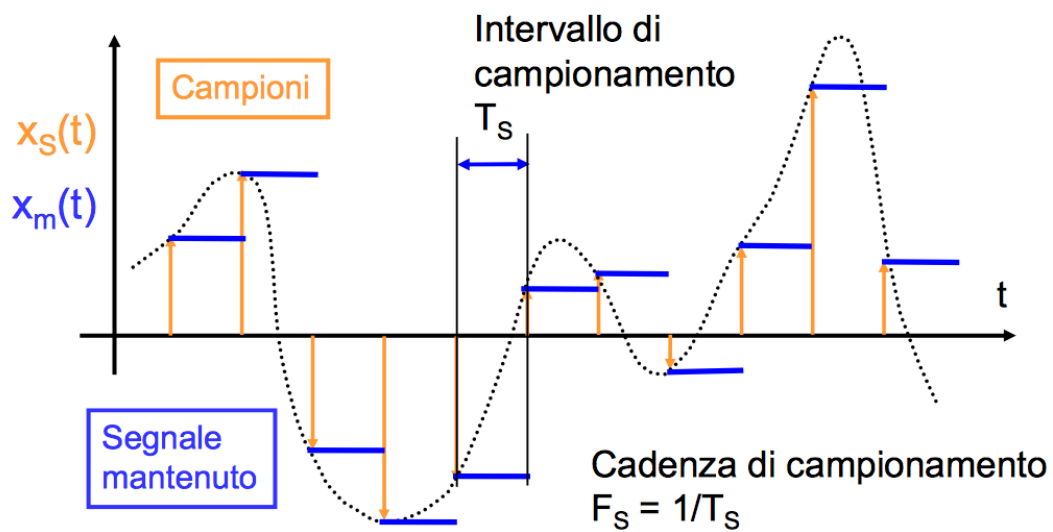


Figura 19: Funzionamento modulo Sample & Hold

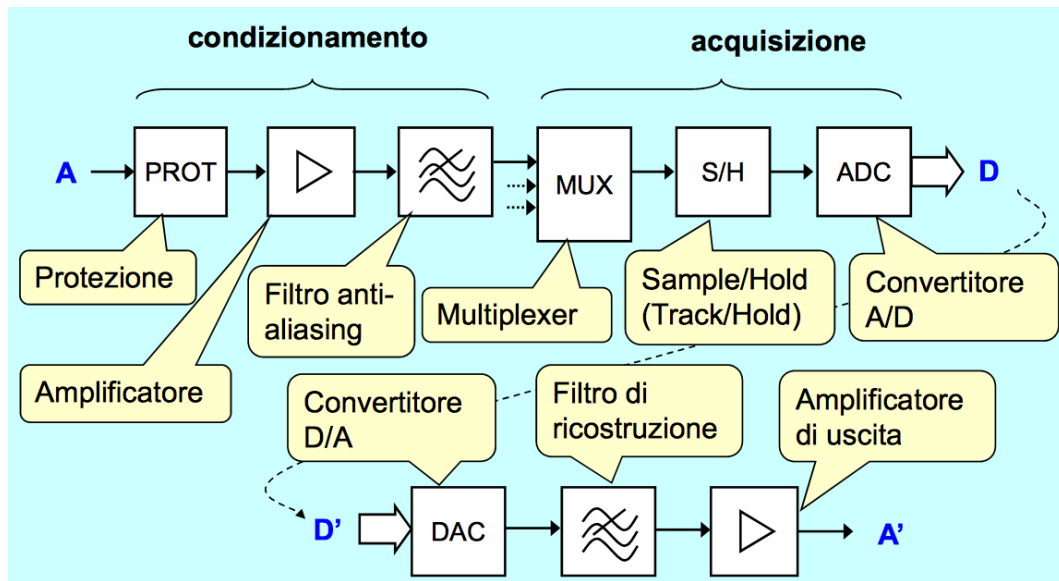


Figura 20: Schema convertitore ADA

**Errori** Gli errori introdotti da un sistema di conversione D/A sono principalmente di due tipi:

- **Statici:** Segnale costante e comportamento a regime.
- **Dinamici:** Segnale ingresso variabile e comportamento in transitorio.

**Errori Statici** Idealmente la caratteristica del convertitore ideale è una retta, nella realtà non è così, dobbiamo quindi approssimarla nel migliore dei modi.

Chiaramente l'introduzione di un approssimazione porta ad una generazione di errori, *non linearità* e *offset*. Vedi figura 21.

**Errori Lineari** Uno dei principali errori si genera quando la retta approssimante non passa per il punto di inizio e fine, tale errore è possibile correggerlo con due parametri. Gli errori da considerare sono:

- **Offset:** Discostamento dalla retta approssimante dal valore 0.
- **Guadagno:** Differenza di pendenza tra la retta originale e quella approssimante.

**Errori non lineari** Questi errori sono generati nel confrontare la caratteristica reale e retta approssimante. Vengono definiti due tipi di non linearità quella integrale (complessiva) e quella differenziale (locale).

La prima valuta il valore complessivo di discostamento, mentre la seconda va ad esaminare un piccolo tratto della caratteristica di conversione.

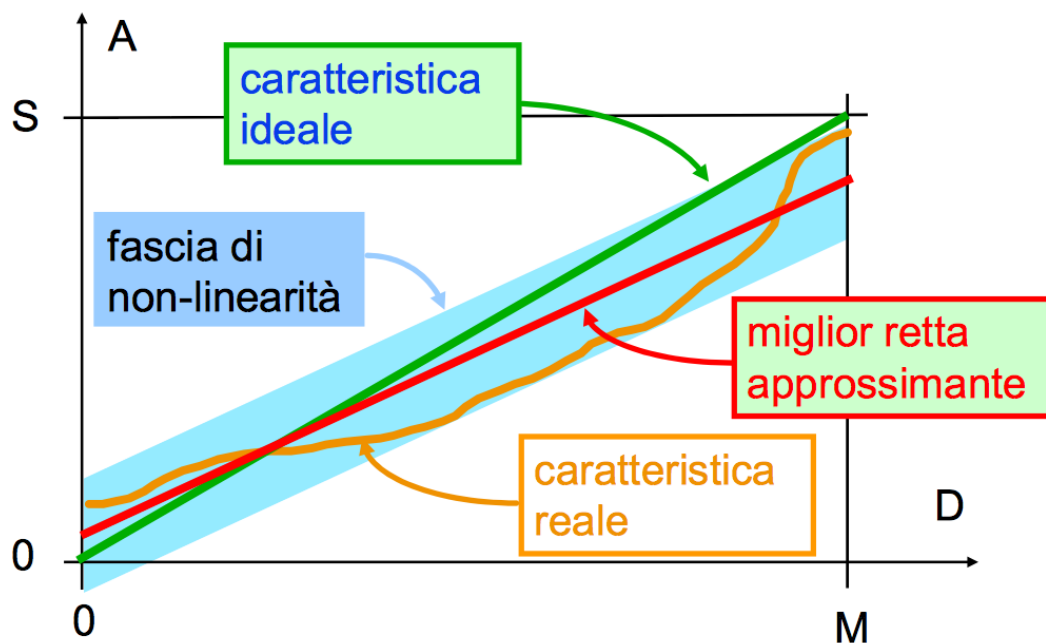


Figura 21: Caratteristica di A/D

**Errori Dinamici** Esistono due tipologie, il *tempo di assetto* ( $T_S$ ) che corrisponde al tempo necessario, all'uscita, a stabilizzarsi sul nuovo valore e il *glitch* ovvero brevi momenti in cui l'uscita può presentare valori molto differenti rispetto al valore iniziale o finale, questo fenomeno è generato dalle differenze nei ritardi di commutazione.

**Circuiti per convertitori** Vi sono molteplici soluzioni per generare un convertitore D/A. Ambedue i tipi di conversione possono essere gestiti con uscita in corrente o tensione.

La conversione a *grandezze uniformi* somma variabili di ugual peso inserite in quantità corrispondente al valore dell'ingresso digitale.

La conversione a *grandezze pesate* somma variabili di peso corrispondente alle potenze di 2, inserito o meno a seconda del valore del bit corrispondente. Per ottenere queste soluzioni si usano resistenze con valori correlati dalla relazione  $R2^{N-1}$  per questo la dinamica di uscita potrebbe essere problematica. Una possibile soluzione può essere quella di utilizzare una rete a scala. I vantaggi sono:

- Espansione a piacere.
- Resistenze solo di valore  $R$  o  $2R$ .
- Conversione Norton/Thevenin per ottenere uscite in tensione.

**Errori con grandezze pesate** L'errore sull'uscita dipende dal *peso* \* *erroreramo* e contribuisce solamente quando esso vale 1, il valore del peso parte dal  $S/2$  fino e si dimezza via via.

### 4.3 Parte D3

Anche nel caso di convertitori **A/D** vi sono errori analoghi. I tipi di convertitore variano in base a **velocità** e **complessità** direttamente proporzionali tra loro e sfruttano una struttura di comparatori e logica come in figura 22.

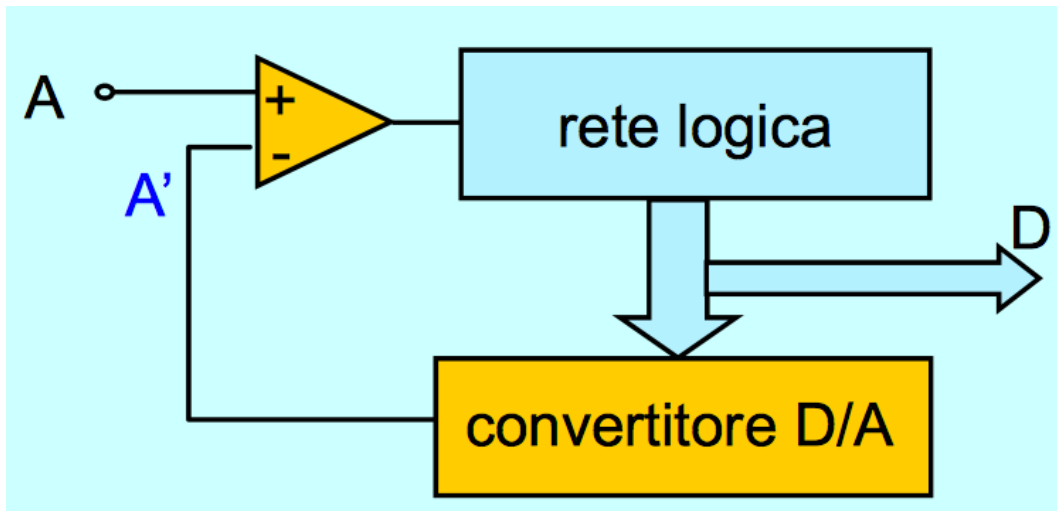


Figura 22: A/D Generico

**Convertitori Flash** Questo tipo di convertitori sfrutta  $2^N - 1$  comparatori di soglia, viene spesso chiamato convertitore in parallelo per via della conversione di  $N$  bit in un singolo ciclo di clock. E' di complessa realizzazione e veloce, molto utilizzato nella conversione di segnali a larga banda.

**D/A in reazione** La base di questo circuito è quello di utilizzare una rete logica in grado di variare  $D$  fino a che approssimi il meglio possibile il valore di ingresso. Le soluzioni possibili sono quella ad inseguimento o ad approssimazioni successive.

**Convertitore ad inseguimento** Il funzionamento è molto semplice viene confrontato il segnale di ingresso ( $A$ ) con quello generato dalla rete logica ( $A'$ ) se  $A' < A$  il contatore viene incrementato e decrementato nel caso opposto. Nel caso di un segnale costante il valore continuerà a generare una gradinata attorno al valore originale. Il problema potrebbe manifestarsi nel caso di variazioni del segnale troppo veloci. Si tratta di un componente semplice (1 comparatore) ma lento ( $2^N$  cicli  $\rightarrow N$  bit).

**Conv. approssimazioni successive** Il segnale di ingresso viene confrontato con  $S/2$  determinando MSB da cui deriverà il confronto successivo che andrà a determinare MSB -1 e così via.

Il componente è abbastanza semplice (1 comparatore) e discretamente veloce ( $N$  cicli  $\rightarrow N$  bit), è più lento rispetto al convertitore flash ma più veloce rispetto a quello ad inseguimento. Vedi figura 23

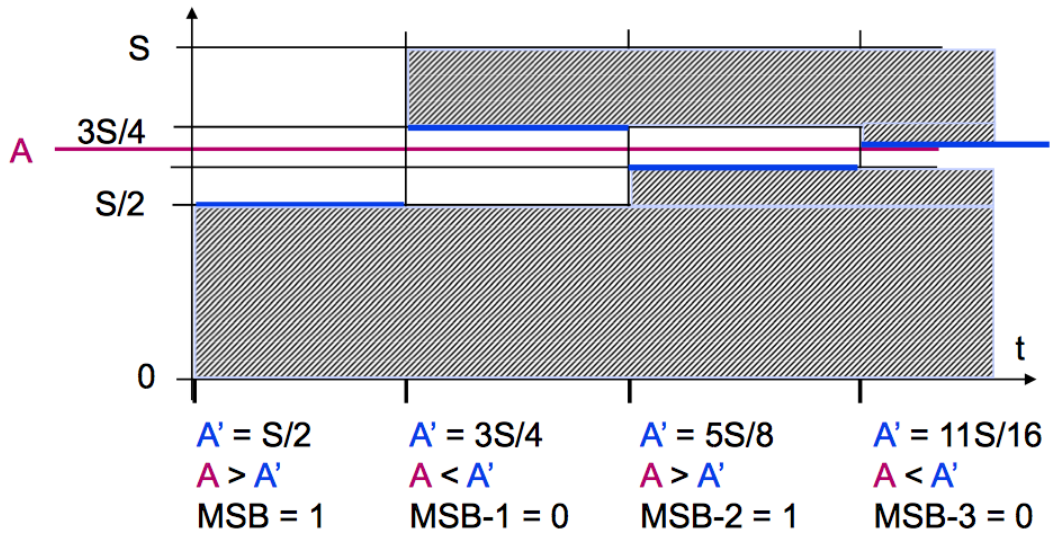


Figura 23: Approssimazione successiva

#### 4.4 Parte D4

In questa sezione verranno trattate altre possibili strutture per convertitori A/D.

**Conversione a residui** Questo tipo di convertitore si basa su quello visto precedentemente (cap. 4.3) ad approssimazioni successive. La differenza riguarda la logica e la maggiore complessità. Utile nell'utilizzo con la tecnica a pipeline. Il quale permette di ottenere, con l'aggiunta di moduli S/H, gli stessi tempi di conversione con però solo  $N$  comparatori con i  $2^N$  del flash. In figura 24 possiamo vedere un rapido riepilogo delle tecniche descritte.

**Conversione differenziale e delta** Il convertitore differenziale fornisce un flusso seriale di bit ad alta cadenza corrispondenti al comando UP/DOWN sul comparatore di soglia nel A/D ad inseguimento. Nel convertitore  $\Delta$  vengono generate una serie di impulsi a cadenza  $T_{clk}$  ricostruiti successivamente da un integratore. Alcune considerazioni in merito al convertitore  $\Delta$ :

- Non richiede componenti precisi.

	Complessità	Tempo convers.
• Parallelo (flash)	$2^N$	1
• Pipeline	N	1
• Residui	N	N
• Appross. Successive	1	N
• Inseguimento	1	$2^N$

Figura 24: Confronto tra strutture di conversione A/D

- Dinamica limitata.
- Presenta livelli minimi e massimi.
- Dinamica per  $T_{clk}$ :  $\frac{\gamma}{2} < V < \frac{\gamma}{\omega T_{clk}}$

Esiste anche il convertitore  $\sigma\Delta$  il quale aggiunge alcune componenti per permettere di convertire segnali a più alta frequenza.

**Quantizzazione** Esistono due tipi di quantizzazione, quella lineare e quella logaritmica.

Quella *lineare* presenta intervalli di quantizzazione costanti, mentre quella *logaritmica* genera intervalli direttamente proporzionali all'ampiezza del segnale. Il vantaggio della seconda soluzione è legato all'indipendenza di SNR<sub>q</sub> dal livello del segnale.

## 4.5 Parte D5

In questo capitolo verranno analizzate le strutture di multiplexer e moduli sample-hold.

**Multiplexer** Il MPX è un sistema a più canali in grado di selezionarne solo 1 tra gli N canali disponibili, chiaramente nello svolgimento di questo compito i segnali non devono essere alterati in alcun modo.

La realizzazione più semplice di questa struttura è quella di utilizzare un banco di interruttori con transistor MOS. Questa tecnica porta alla generazione di alcuni errori non trascurabili:

- $R_{ON}$ : L'interruttore chiuso ha una resistenza equivalente  $R_{ON}$  che andrà a generare un partitore di tensione tra l'ingresso e l'uscita.
- $I_{OFF}$ : Ogni interruttore aperto ha una corrente di perdita  $I_{OFF}$  le quali andranno a generare una tensione di offset in uscita.



- **Limitazione di banda:** Capacità parassite del MPX e del carico limitano la banda del segnale trasferito (generano una cella passa-basso).

**Sample-Hold** Il comportamento ideale di questo modulo prevede il campionamento di un segnale analogico ed il mantenimento di tale valore per tutta la durata della conversione. Nella realtà il comportamento è leggermente diverso, come in figura 25:

1. **Acquisizione ed inseguimento (tracking).**
2. **Campionamento (sampling).**
3. **Mantenimento (hold).**

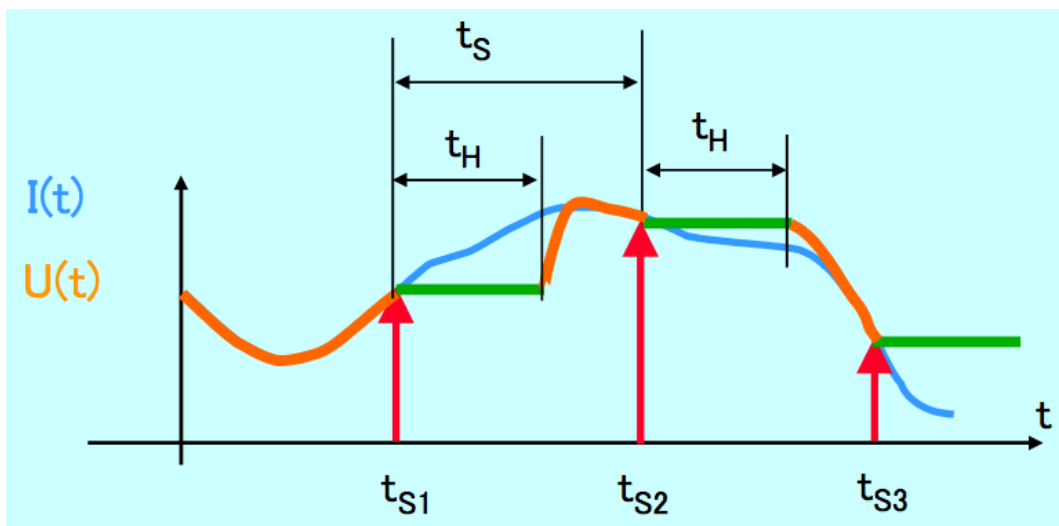


Figura 25: Track - Sample - Hold

Il circuito risulta realizzabile come riportato in figura 26, con SW chiuso avremo la fase di TRACK mentre SW aperto saremo in HOLD.

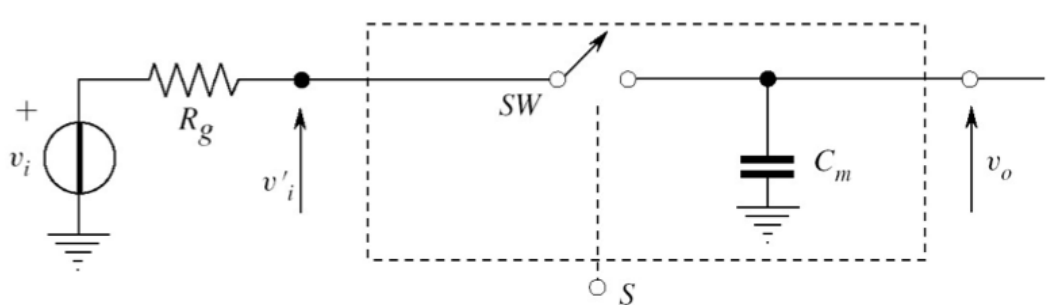


Figura 26: Circuito Track/Hold

Il campionamento non è esente da errori, oltre a quelli riportati nel capitolo 4.1, vengono introdotti ulteriori errori legati al modulo S/H dovuti principalmente al ritardo di apertura dei SW. Anche la fase di mantenimento genera problemi infatti la carica sul condensatore varia (*errore di decadimento*, scarica su  $R_L$ ), l'imperfetto isolamento del segnale (*errore di feedthrough*, passaggio di cariche con SW aperto) o la polarizzazione del dielettrico.

## 4.6 Parte D6

Questa sezione tratterà le rimanenti parti nei circuiti di acquisizione come protezione, amplificatori, ecc...

**Circuiti di protezione** I CP sono parti necessarie dei moduli di acquisizione progettati in modo da proteggere il circuito dal danneggiamento, alcune soluzioni sono:

- Clamp a diodi ( $V_{OUT}$  limitata tra  $V_{al+}$  e  $V_{al-}$ .)

**Condizionamento** I convertitori possono avere molteplici ingressi per questo necessiteremo di **amplificatore di condizionamento** in modo da adattare il segnale come dinamica e come tipo. Vi sono molteplici tipologie:

- Amplificatori V/V o I/I o convertitori  $V \rightarrow I$  o  $I \rightarrow V$ .
- Ingresso single-ended o differenziale.
- Uscita single-ended o differenziale.

Le ultime due tipologie devono rispettare alcune caratteristiche ovvero **amplificare** (di un valore noto) i segnali differenziali  $A_D$  e **non amplificare** (attenuare) i segnali di modo comune  $A_C$ , dove il rapporto  $A_D/A_C$  prende il nome di CMRR (Common Mode Rejection Ratio).

**Filtri** Come analizzato rapidamente nel capitolo 4.1 è necessario “pulire” il nostro segnale dagli spettri prodotti dal campionamento. Per fare ciò è necessario un filtro (aliasing), nel nostro caso uno di tipo passa-basso. I filtri possono ottenere solo approssimazione del segnale ideale. Le tecniche di realizzazione di questo componente sono principalmente due:

- **Analogica:**
  - Passivi: LC
  - Attivi: Amp. Op. + RC
  - Capacità commutate (attualmente molto usata)

- **Digitale:** Richiedono conversione A/D e D/A e portano con se tutti i vari errori del caso (vedi capitoli 4.2-4.4). Realizzabili tramite FF, porte, FPGA, ecc...

Tra le varie fasi di progetto di questi filtri vi è quella della scelta del tipo di approssimazione, ne illustriamo brevemente tre:

- **Bessel:** Fase lineare, ritardo di gruppo costante, nessuna distorsione e nessuna ondulazione in banda passante.
- **Butterworth:** Ritardo di gruppo variabile (distorsione) e nessuna ondulazione in banda passante.
- **Chebicheff:** Ondulazione in banda passante e forte attenuazione fuori banda.

## 5 Parte E

Sezione riguardante i circuiti di potenza e relative componenti.

### 5.1 Parte E1

La gestione della potenza è un discorso molto importante, il compito viene principalmente demandato all'alimentatore il quale dovrà fornire energia ai vari moduli partendo da diverse sorgenti, gestendo una tensione in uscita ben definita al variare dell'ingresso.

**Diodi Zener** Ogni giunzione ha una propria tensione di breakdown (o rottura) oltre la quale vi sono possibili danni, talvolta permanenti, ai circuiti. Alcuni dispositivi lavorano in quella zona come il diodo Zener spesso usato come circuito di protezione o regolatore di tensione. Il diodo in questione è basato sulla polarizzazione inversa.

**BJT e MOS-FET di potenza** Questi due componenti vengono spesso usati anche in circuiti di potenza, per semplicità verranno analizzate le differenze tra i due.

- MOS-FET usa portatori maggioritari.
  - Elevata capacità di commutazione.
  - Ridotta dipendenza dalla temperatura.
- MOS-FET richiede circuiti di pilotaggio più semplici.
- STATO ON:

- BJT:  $V_{CEsat} + R_{ON}$
- MOS:  $R_{ON}$
- STATO OFF: Correnti di perdita (leakage)

**SOA** La *Safe Operating Area* è costituita da tutte quelle regole che permettono un corretto utilizzo del componente descritto. I limiti operativi classici sono:

- Tensione di Breakdown
- Corrente massima
- Potenza massima
- Temperatura massima
- Applicazioni speciale (resistenza alle radiazioni, vibrazioni, ecc...)

**Potenza dissipata** Ogni dispositivo dissipa una potenza ( $P_{diss} = VI$ ), questo parametro determina l'aumento di temperatura, un valore NON trascurabile. Il calore generato dovrà essere gestito e dissipato in modo da consentire un corretto lavoro da parte dei componenti.

Altra considerazione in merito alla potenza è la sua non costanza infatti essa è inversamente proporzionale alla temperatura.

**Dissipazione in BJT e MOS** Nel caso di condizioni ON o OFF la potenza è pressochè nulla, gli stadi intermedi invece sono gli unici ad avere dissipazione.

## 5.2 Parte E2

I sistemi di alimentazione possono essere molteplici, AC, DC, batterie, ecc... Per questo motivo dovremo spesso convertire la nostra fonte in modo da poterla utilizzare. Durante questa conversione chiaramente dobbiamo avere le minime perdite, parametri ben controllabili e sicurezza. Ecco alcuni possibili parametri:

- Ingresso:
  - Tipo: AC, DC, batteria, dinamo, ecc...
  - Valore e campo: 100-240V AC, 12V DC  $\pm 10\%$
  - Frequenza: 50 Hz
  - Rumore e spurie: Armoniche, transitori, ecc...
- Uscita:

- Valori nominali: Tensione, corrente, ondulazione e rumore
- Stabilità: Relazione al variare del carico
- Altro: Foldback, fail safe, protezioni, temperatura, ecc...

Lo schema a blocchi di PSU (*Power Supply Unit*) in figura 27 da cui verranno analizzati tutti i blocchi.

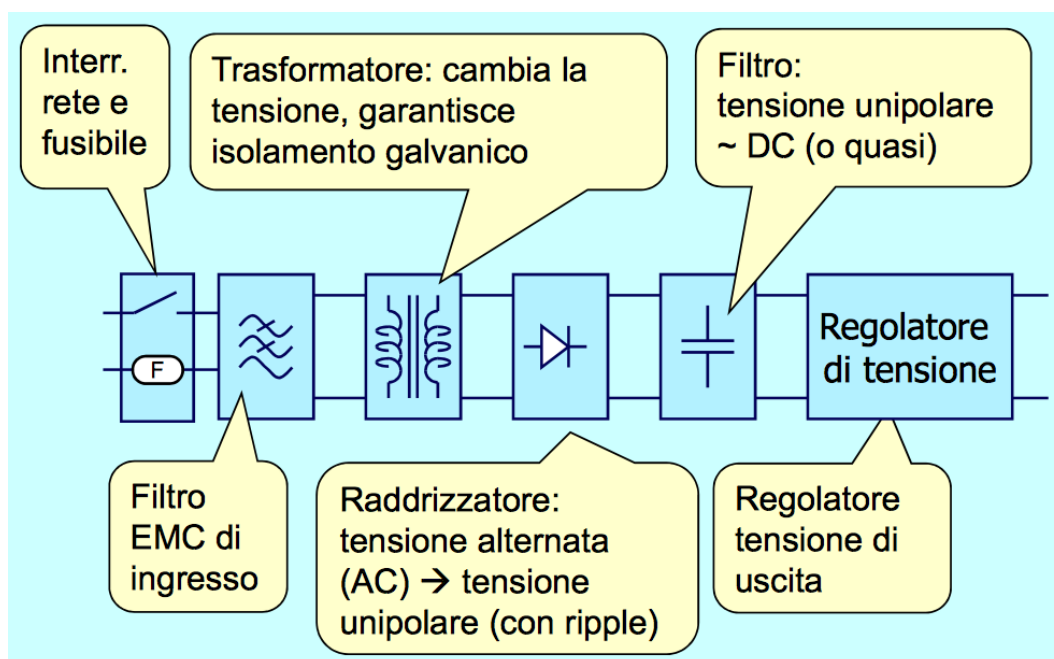


Figura 27: Schema a blocchi PSU

**Maglie di ingresso** L'interruttore ON/OFF di rete serve ad isolare l'alimentazione, non è sempre presente. Il filtro (passivo) blocca le interferenze condotte mentre il fusibile apre per correnti eccessive per protezione. Il trasformatore porta la tensione ad un valore "comodo" e garantisce isolamento galvanico, ad oggi spesso sostituito da alimentatori a commutazione.

**Conversione AC-DC** Questa trasformazione necessita di due elementi base, il raddrizzatore ed il filtro anti-ronzio.

Il raddrizzatore si occupa di trasformare AC da bipolare ad unipolare usando diodi, la tensione raddrizzata ha una componente DC e numerose componenti AC (armoniche di rete). Il filtro anti-ronzio invece ha il compito di far transitare la componente DC senza attenuazione e pulirla dalle componenti AC tramite circuiti passivi (RC, LC) o attivi (regolatore di tensione).

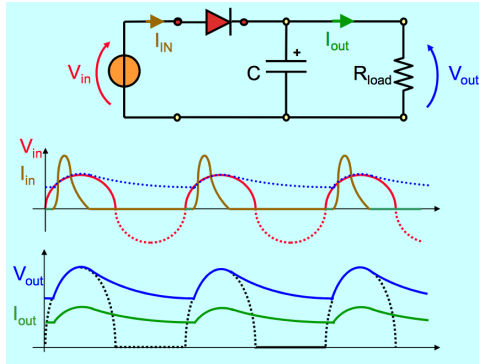


Figura 28: Raddrizzatore a semi-onda

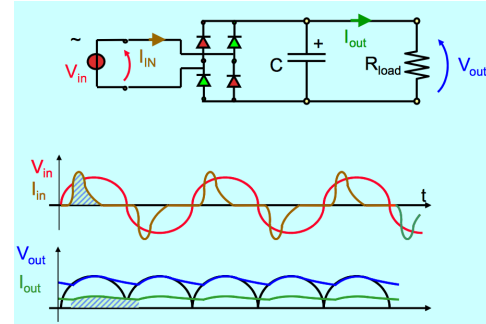


Figura 29: Raddrizzatore a onda intera

**Raddrizzatori** Vi sono più tipologie di raddrizzatori a **singola semionda** (vedi figura 28) o ad **onda intera** (vedi figura 29).

Il flusso della corrente non è costante, nel primo ciclo il condensatore di filtro si caricherà completamente (corrente inrush), mentre a regime la corrente di picco sarà molto più alta della corrente media con conseguente ondulazione all'uscita. Per poter migliorare i parametri ondulatori sarebbero necessari filtri con alte capacità o forti correnti impulsive oppure utilizzare strutture alternative come alimentatori a commutazione.

**Regolatore di tensione** Questo componente ha il compito di fornire una tensione di uscita  $V_O$  costante per valori variabili di  $V_i$  e  $L$ .

Nel caso del regolatore parallelo si andrà a creare un partitore di corrente dove, agendo sul ramo parallelo, si andrà a variare il rapporto di partizione. Realizzabile, molto semplicemente e con bassa efficienza, con diodi Zener.

In quello serie invece si modificherà il rapporto agendo sul ramo serie. Questo tipo di circuito si comporta come una resistenza variabile controllata (implementabile con BJT o MOS, Amplificatori, ecc...).

### 5.3 Parte E3

Il compito dei regolatori a commutazione è quello di permettere, come uno SW, di controllare la potenza erogata.

- **ON**→Piena Potenza (con filtro)
- **OFF**→Potenza Zero

Idealmente dovrebbe essere fatto senza perdite ma non è possibile. L'energia filtrata dal passa-basso viene fornita al carico come onda rettangolare, con valor medio legato al duty cycle. Il filtro può essere di due tipi, RC (perdite nella R, basse potenze) o LC (basse perdite, potenze elevate).

Vi sono diverse possibilità nella scelta della topologia dei regolatori. Il vantaggio è il loro alto rendimento, l'uniche note negative sono invece la generazione di ondulazioni ed interferenze.

**Buck** Questo regolatore presenta due interruttori complementari, nel caso di  $SW1=ON$  la corrente in  $L$  (induttore) cresce e viceversa con  $SW2=ON$ . Spesso  $SW2$  viene realizzato con un diodo che, polarizzato inversamente, regolerà correttamente il flusso. In generale  $V_{OUT} < V_{IN}$ . (Figura 30)

**Boost** Molto simile al buck, ma scambia  $SW1$  con l'induttanza mentre  $SW2$  viene realizzato con un diodo. In generale  $V_{OUT} > V_{IN}$ . (Figura 31)

**Buck-Boost** Combina le due tipologie precedentemente descritte generando una tensione di polarità invertita. (Figura 32)

**Fly-Back** La caratteristica principale è l'isolamento galvanico, si presenta come un regolatore buck-boost con un trasformatore al posto dell'induttanza. Per la regolazione invece occorre una reazione isolata. (Figura 33)

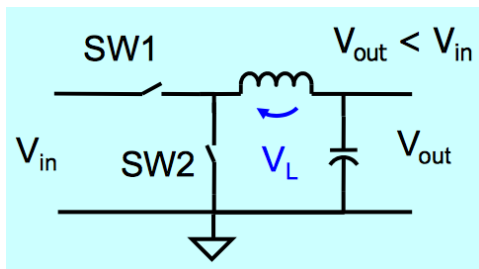


Figura 30: Regolatore Buck

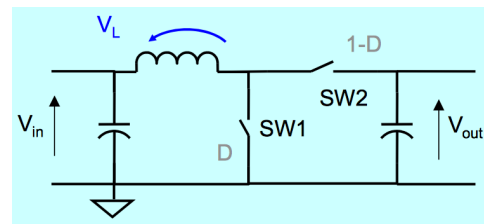


Figura 31: Regolatore Boost

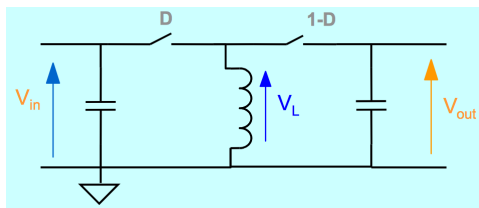


Figura 32: Regolatore Buck-Boost

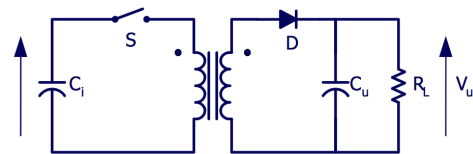


Figura 33: Regolatore Fly-Back

## 5.4 Parte E4

Le tecniche di alimentazione di un circuito sono molteplici, batterie, accumulatori, celle solari, ecc... Andiamo ora ad analizzare alcune sorgenti DC.

**Batterie** Le principali caratteristiche di una batterie sono:

- Struttura chimico/fisica
- Tensione della singola cella
- Corrente erogabile: curva di scarica  $V(I,t)$
- Durata
- Capacità per unità di peso/volume
- Modalità e parametri di ricarica (per ricaricabili)

Nel caso di batterie **non ricaricabili** (*primarie*) i parametri chiave saranno  $\frac{Wh}{kg}$  e la tensione, citiamo (valori classici):

Piombo [Pb]	Nickel [Ni]	Litio [Li]
2V	1.2V	3V

Per quanto riguarda invece le batterie **ricaricabili** (*secondarie o accumulatori*) un'altro importante parametro da conoscere è il numero di cicli carica/scarica effettuabili. Ne conosciamo diverse tipologie:

- **Piombo [Pb]:** (Lead Acid)
  - Grandi capacità basso costo (automobili)
  - Gruppi continuità (UPS)
- **Nickel - Metal Hydride [Ni-MH]:**
  - Media densità di energia
  - Variante Ni-Cd (Nickel-Cadmio)
- **Lithium Ion [Li-Ion]**
  - Doppia densità rispetto alle Ni-xx
  - Molto diffuse su apparati portatili
  - In espansione
  - Costo alto

Le modalità di ricarica di una Ni-MH prevedono una carica costante da 1c a 2c ed un mantenimento a batteria carica da  $c/10$  a  $c/40$ . Nella batterie Li-Ion la ricarica viene effettuata ad una tensione costante di circa 4.2V con una corrente di 1c (generalmente  $c/5$ ).



## 6 Parte F

Sezione riguardante i voltmetri e le misure in frequenza.

### 6.1 Parte F1

Il voltmetro digitale da informazioni sulla tensione sotto forma di numero invece che su scala ad indice. I **vantaggi** di una soluzione digital sono:

- Elimina incertezza di lettura
- Facilità di lettura
- Resistenza ad urti e vibrazioni
- Tempo di risposta piccolo
- Potenzialmente poca incertezza

I **difetti** invece possono essere:

- Falso senso di precisione
- Difficile valutazione di evoluzione (no lancetta in movimento)
- Lettura a colpo d'occhio più difficile

L'utilizzo di questi strumenti è possibile grazie alla conversione A/D tratta con precisione nei capitoli 4.3 e 4.4. Alcune informazioni aggiuntive riguardo al convertitore subranging costituito da una serie di convertitori flash.

Da considerare invece con più precisione i convertitori ad integrazione. Nel caso di quelli a singola rampa viene fornita un'uscita legata al valor medio dell'ingresso in un certo intervallo di tempo, questa operazione permette una pulizia degli alias agendo dal filtro passa-basso. Il tempo di integrazione è seglabile dall'operatore, un valore interessante è  $T = 20ms$  per eliminare tutti i derivati dalla frequenza di rete a 50Hz e multipli.

I convertitori a doppia rampa invece sfruttano la maggior precisione nel calcolare dei tempi valutando la carica e scarica di un ben noto condensatore. Ulteriore evoluzione sono i sistemi a multirampa e gli altri visti nei capitoli 4.3 e 4.4.

**ADC** L'accuratezza dei convertitori viene espressa dai costruttori un pò a loro favore, in condizioni ottimali. In qualsiasi caso ogni converter un'errore di:

- **Quantizzazione:** Metà dell'intervallo di quantizzazione.
- **Non-linearità differenziale:** Scostamento dalla risposta di un convertitore ideale di un singolo gradino.
- **Non-linearità integrale:** Scostamento massimo della caratteristica di un ADC dal valore di uno ideale.

## 6.2 Parte F2

Tempo e frequenza sono, ad oggi, le grandezze fisiche misurabili con maggior precisione (minor incertezza) questo grazie alla grande disponibilità di campioni e agli ottimi ed economici strumenti.

A causa della mancanza di sincronismo tra due segnali si ha sempre una incertezza assoluta di quantizzazione pari a  $\pm 1$  (in termini relativi  $\pm \frac{1}{n}$ ), per ridurla è necessario che  $n$  sia il massimo possibile, per questo alle basse frequenze l'incertezza inizia ad avere un peso notevole.

TO BE CONTINUE...

## 6.3 Parte F3

Una qualsiasi grandezza tempo variante richiede molte (al limite infinite) misurazioni per essere caratterizzata. Per il motivo appena citato si preferisce fornire altre informazioni a livello globale, come il **valor efficace**.

Questo valore è molto importante perchè indica il *"valore di tensione costante al quale genereremo la stessa quantità di energia, nello stesso tempo del nostro segnale tempo-variante"*, calcolare questo valore non è però facile e vi sono 3 tipi di voltmetri per calcolarlo. Nel caso di segnali sinusoidali si possono sfruttare le semplici formule:

$$V_{eff} = \frac{V_p}{\sqrt{2}} = \frac{\pi V_m}{2\sqrt{2}} \quad (2)$$

Nel caso di segnali **non** sinusoidali dobbiamo, dall'indicazione del voltmetro a valor medio divide per 1.11 (ricavando il valore corretto) e nel caso del voltmetro di picco moltiplicare per 1.41.

**Valor Medio (raddrizzato)** Questo tipo di strumenti è basato su un raddrizzatore in serie ad un voltmetro a valore medio in DC.

**di Cresta** Questo tipo di voltmetri sfrutta un condensatore. Una volta raggiunto il valore di picco come carica nel condensatore la tensione scende aprendo così il diodo, mantenendo il valore da misurare nella capacità. Per alte frequenze basta usare un piccolo condensatore in modo che si carichi velocemente, nella basse frequenze invece diventa più problematica la questione per via della prolungata apertura del diodo. Lo svantaggio principale di questi voltmetri è legato all'impossibilità di separare la componente continua. Una soluzione è quella di scambiare condensatore e diodo in modo da filtrare la DC.

**Valore Efficace: RMS - TRMS** Questi strumenti forniscono il valore efficace del segnale indipendentemente dalla forma d'onda. Sfruttano la trasformazione elettrotermica (termocoppia). Il funzionamento della termocoppia è direttamente correlato alla completa dissipazione in forma calore dell'energia elettrica, misurando tale valore possiamo risalire al valore efficace.

## 7 Parte G

Sezione riguardante i sensori.

### 7.1 Parte G1

Un **SENSORE** è un dispositivo che riceve un'informazione da un segnale di ingresso, costituito da una grandezza fisica, e la restituisce mediante un segnale d'uscita, costituito da una grandezza fisica diversa.

Al segnale in ingresso risulta sempre associata una certa energia che è scambiata tra sensore e sistema misurato con conseguente perturbazione di entrambi.

Esistono due tipi di sensori:

- **ATTIVI:** Visti come generatori di tensione, corrente o carica
  - Fotoelettrico
  - Termoelettrico
  - ecc...
- **PASSIVI:** Visti come impedenze
  - Temperatura  $\rightarrow$  Resistività
  - Irraggiamento  $\rightarrow$  Resistività
  - Umidità  $\rightarrow$  Capacità
  - ecc...

**Caratterizzazione** Ogni sensore presenta delle specifiche caratteristiche:

- **Incertezza:** Larghezza della fascia comprendente tutti i valori assumibili in una determinata condizione di funzionamento.
  - Sensibilità
  - Linearità
  - Risoluzione
  - Isteresi
- **Funzione di taratura:** Relazione che permette di ricavare da ogni valore dell'uscita la corrispondente fascia di valori del misurando.
- **Ripetibilità:** Variazione dei valori dell'uscita, applicando più volte lo stesso misurando nelle stesse condizioni operative.
- **Stabilità:** Capacità di conservare inalterate le caratteristiche di funzionamento per un lungo intervallo di tempo.

- **Condizioni Operative di impiego:** Definiscono i campi di valore in cui devono essere mantenute le grandezze di influenza (Temperatura, pressione, umidità, accelerazione, ecc...) affinché vengano rispettate le specifiche di funzionamento.
- **Tempo di vita:** Numero di cicli, tempo di funzionamento, ecc...
- **Affidabilità:** Guasti indotti da debolezza strutturale o robe simili.

**Termometria a resistenza** Le termo resistenze sfruttano la variazione di resistività con la temperatura di metalli puri, questi metalli devono avere un andamento il più lineare possibile. Vengono usati metalli come Rame, Nickel, Platino e leghe.

Vengono realizzate principalmente in due modi, a **filo avvolto** (costose, staili e molto costanti nel tempo) o a **film** (piccole, meno stabili e meno costanti). Per tarare con assoluta precisione questi sensori vengono usate le formule di Calendar-Van Dusen. La precisione di questo tipo di sensori viene misurata in gradi o classi.

Questo tipo di sensori non è però esente da imprecisione infatti soffrono di autoriscaldamento e le resistenze dei cavi non sono trascurabili. La più comune soluzione al problema dei cavi è quella di usare un ponte di Wheatstone.

**Termocoppie** Questi sensori sfruttano l'effetto Seebeck ovvero che *"tra due giunzioni di materiali diversi poste a temperatura diversa nasce una differenza di potenziale"*. Il vantaggio di questo componente è la sua costante termica molto piccola per termocoppie esposte (delicate), mentre lo svantaggio principale è la necessità di amplificare il segnale e la compensazione del giunto.

**a Liquido** Sono i "classici" termometri basati su mercurio o alcool con una discreta precisione.

**a Radiazione** Sfruttano la misura dell'energia irradiata emessa da ogni corpo caldo per calcolare la temperatura del corpo in esame.

**a Gas/Vapore** Il loro semplice funzionamento si basa su di un capillare in grado di trasmettere la pressione ad un indice.

**Altri** Esistono, a titolo informativo, anche termometri a bimetallo ed a cambiamento di colore.

## 7.2 Parte G2