

1- En cuanto a los riesgos por dependencia de datos en las arquitecturas superescalares...

Tiene una:

Los riesgos WAW y WAR son riesgos por dependencia de datos que se pueden solucionar por adelantamiento

Los riesgos RAR son riesgos por dependencia de datos que se pueden solucionar utilizando renombrado

Los riesgos RAW (lectura después de escritura) son los únicos riesgos que no se pueden solucionar por renombrado

Los riesgos WAW y WAR son riesgos por dependencia de datos que no se pueden solucionar utilizando renombrado

2- En un esquema de predicción explícita, los bits de predicción:

Tiene una:

Solo se pueden almacenar de forma acoplada a una estructura existente (como la BTB)

Solo se pueden almacenar de forma independiente en una estructura específica que almacene únicamente la historia de los saltos.

Se pueden almacenar de forma acoplada a una estructura existente (como la BTB) o de forma independiente en una estructura específica que almacene únicamente la historia de los saltos.

Si la predicción es explícita, no se utilizan bits de predicción

3- El mejor tipo de benchmark para evaluar un sistema es:

Tiene una:

Depende de lo que se desee evaluar.

Los benchmarks sintéticos porque son independientes de las aplicaciones.

Los kernels porque permiten evaluar aspectos concretos.

Las aplicaciones reales porque evalúan la realidad.

#### 4- ¿Qué diferencias existen entre las estaciones de reserva y la ventana de instrucciones?

Tiene una:

Las instrucciones se cargan en la ventana de instrucciones una vez decodificadas y se utiliza un bit para indicar si un operando está disponible. En la estación de reserva las instrucciones se cargan una vez finalizadas

La ventana de instrucciones almacena las instrucciones pendientes de ejecutar y las estaciones de reserva las ejecutadas pero no finalizadas

Las instrucciones que se encuentran en la estación de reserva han sido enviadas a ejecución, mientras que las instrucciones que se encuentran en la ventana de instrucciones aún no han sido enviadas a ejecución

Las instrucciones que se encuentran en la estación de reserva han sido emitidas mientras que las instrucciones que se encuentran en la ventana de instrucciones aún no han sido emitidas

#### 5- El algoritmo de renombrado se utiliza en las arquitecturas superescalares para:

Tiene una:

Para nada. En superescalares no se usa ese algoritmo.

Para evitar los efectos de los riesgos WAR y WAW dependencias

Es un algoritmo que se utiliza para permitir la ejecución desordenada ya que después de la ejecución se encarga de reordenar las instrucciones.

Poder ejecutar dos instrucciones al mismo tiempo

#### 6- El buffer de reorden en una arquitectura superescalar permite:

Tiene una:

El buffer de reorden es una estructura que se utiliza para la predicción de saltos y no tiene nada que ver con el orden de ejecución de las instrucciones.

Completar (sacar del cauce) las instrucciones en un orden diferente al orden de programa.

La ejecución de las instrucciones fuera de orden.

El buffer de reorden no se utiliza en las arquitecturas superescalares.

7- Suponiendo que los ciclos de latencia de inicio para una máquina vectorial son los siguientes:

- Cargas 7
- Sumas 3
- Desplazamientos 4

Y que queremos realizar una operación de carga, suma y desplazamiento con **encadenamiento de cauce** para un vector de 10 componentes, ¿Cuántos ciclos tardaríamos?

Tiene una:

$$7+3+4+5$$

$$7+3+4+10+3*10$$

$$7+3+4+6+10$$

$$7+3+4+10$$

8- Una ventana de instrucciones alineada es:

Tiene una:

Una ventana de instrucciones que carga instrucciones conforme se va vaciando (sin esperar a vaciarse del todo)

Una ventana de instrucciones que tiene una línea de separación entre los códigos de instrucción

Una ventana de instrucciones que carga instrucciones cuando está completamente vacía

Una ventana de instrucciones extraterrestre

9- ¿Cuál de las siguientes afirmaciones es correcta para la gestión de los riesgos de control?

Tiene una:

El bloqueo del procesamiento del salto es la estrategia más común en los procesadores superescalares

El procesamiento especulativo de los saltos es la estrategia más común en los procesadores superescalares

La gestión del salto retardado es la estrategia más común en los procesadores superescalares

La gestión de múltiples caminos es la estrategia más común en los procesadores superescalares

#### 10- Una arquitectura vectorial es:

Tiene una:

Todas las respuestas son correctas

Una arquitectura donde cada operación vectorial codifica gran cantidad de cálculo, reduciendo el número de instrucciones y evitando riesgos de control

Una arquitectura donde el cálculo de los componentes del vector se realiza de forma independiente obteniendo buenos rendimientos.

Una arquitectura orientada al procesamiento de vectores (suma de vectores, productos escalares, etc.).

#### 11- El almacenamiento implícito de la predicción de un salto consiste en:

Tiene una:

Almacenar la predicción en un buffer implícito

No se almacena la predicción sino la dirección del salto en el buffer correspondiente y en función de este almacenamiento se decide la predicción.

Escribir en una hoja de papel la predicción del salto

Se almacena la predicción en una tabla

#### 12- ¿Cuál de las siguientes afirmaciones es correcta?

Tiene una:

Todas las afirmaciones son correctas

La tabla de historia de los saltos con bits desacoplados aumenta el HW necesario para gestionar los saltos.

Los campos de la BTB se actualizan después de ejecutar el salto.

La tabla de historia de los saltos con bits desacoplados permite predecir instrucciones que no estén en la BTAC

13- ¿Cuál de las siguientes afirmaciones es correcta?

Tiene una:

Las instrucciones se introducen en el buffer de reorden en orden de programa estricto

El buffer de renombrado puede estar mezclado con los registros de la arquitectura

Las instrucciones se retiran del buffer de reorden si han finalizado y todas las que le preceden también.

En el buffer de renombrado se utiliza un puntero de cabecera que apunta a la siguiente posición libre del buffer.

14- ¿Cuál de las siguientes opciones no es una ventaja del buffer de renombrado con acceso asociativo frente al acceso indexado?

Seleccione una:

Permite varias escrituras pendientes a un mismo registro.

No tiene ninguna ventaja

Tiene un elemento que indica si el valor es válido o no

La búsqueda de un registro se debe hacer comparando el registro con todas las entradas hasta encontrarlo.

15- Ante un salto incondicional se pueden utilizar los siguientes tipos de predicción:

Seleccione una:

Prediccion implicita y explicita

La prediccion implicita no se puede utilizar ya que es necesario tener informacion sobre el estado anterior del salto y en un salto incondicional esto no es posible

La prediccion explicita no se puede utilizar ya que es necesario tener informacion sobre el estado anterior del salto y en un salto incondicional esto no es posible

**La prediccion no tiene sentido cuando el salto es incondicional**

**16- El acceso a memoria concurrente o tipo C es:**

**Seleccione una:**

**Un tipo de acceso utilizado por arquitecturas vectoriales que permite acceder a posiciones de memoria en un mismo bloque de forma concurrente**

Un tipo de acceso utilizado por arquitecturas vectoriales que permite acceder a posiciones de memoria en diferentes bloques de forma simultanea

Un tipo de acceso utilizado por arquitecturas vectoriales que permite acceder a posiciones de memoria diferentes en un mismo bloque de forma simultanea

Un tipo de acceso utilizado por arquitecturas vectoriales que permite acceder a posiciones de memoria en diferentes bloques de forma concurrente