

Relatório 3 MIPS Multiciclo

Mikael Luan da Silva Saraiva,
João Vitor Maia Neves Cordeiro,
Paola de Oliveira Abel

14 de Novembro de 2019

1 Introdução

Neste projeto desenvolveremos um processador MIPS multiciclo, criando seus arquivos de descrição em VHDL e realizando as devidas simulações além de analisar seu funcionamento.

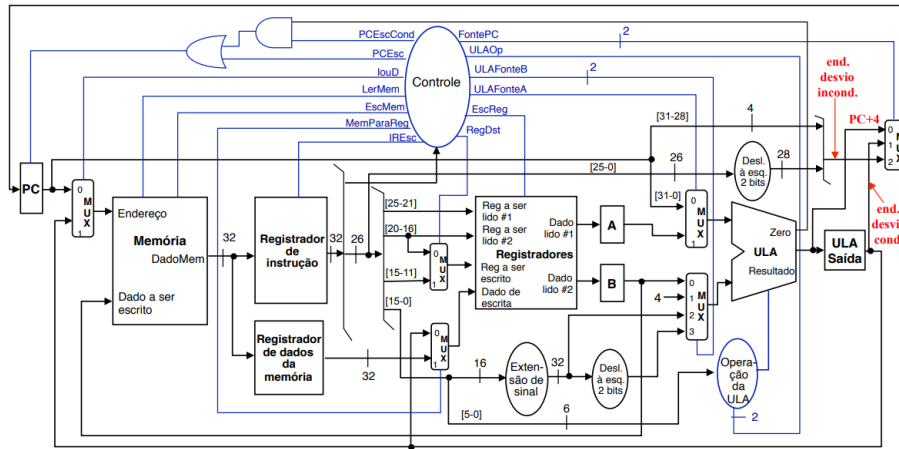
2 Descrição do Sistema

Eu preciso completar isso

3 Principais características

Contem um unidade de memoria, banco de registradores com 32 registradores, um a ULA, possui processamento multiciclo é mais rápido que o monociclo, pois pode realizar mais de uma etapa de um processo por ciclo de clock, desde que usem áreas diferentes. No projeto multiciclo consideramos que um ciclo de clock pode acomodar no máximo uma das seguintes operações: Um acesso a memoria, um acesso ao banco de registradores (duas leituras e uma escrita, ou uma operação da ULA). Consequentemente quaisquer dados produzidos por uma dessas três unidades funcionais precisam ser salvos em um registrador temporário para uso em um ciclo posterior, se eles não forem salvos poderia haver a possibilidade de uma disputa de sincronização, levando ao uso de um valor incorreto.

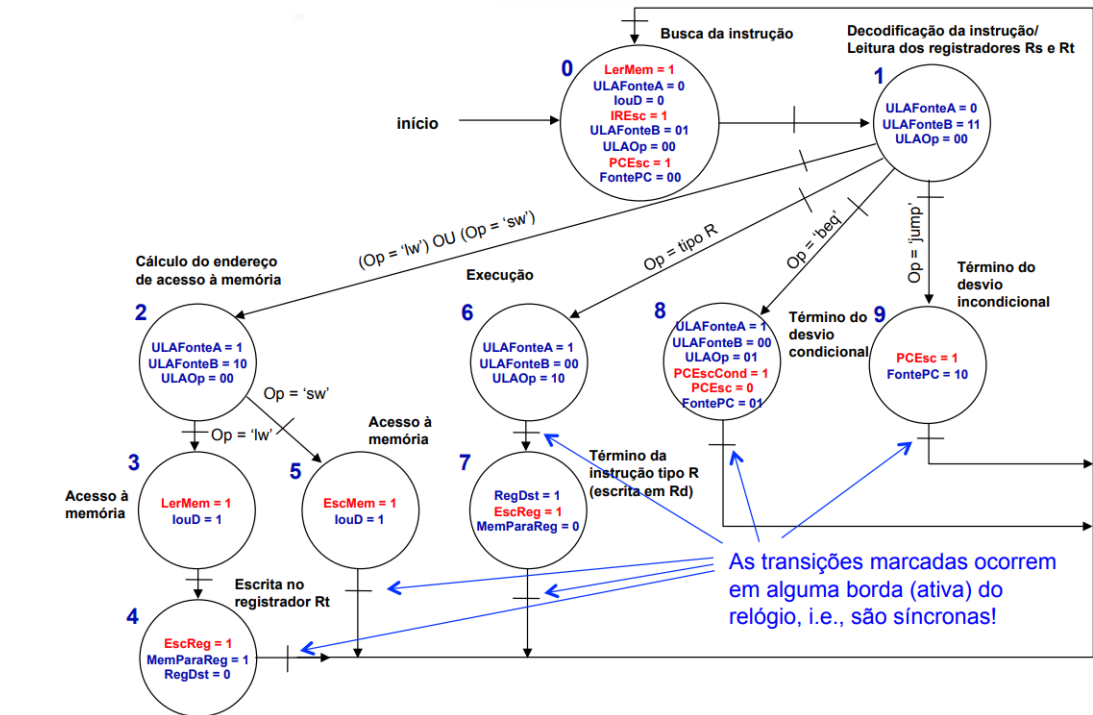
3.1 Circuitos



3.2 Diagramas

Eu preciso completar isso

3.3 Maquinas de Estado



4 Resultados de atrasos

Eu preciso completar isso

5 Utilização da placa

Eu preciso completar isso

6 Discussão dos resultados

Eu preciso completar isso

7 Conclusões

Eu preciso completar isso