

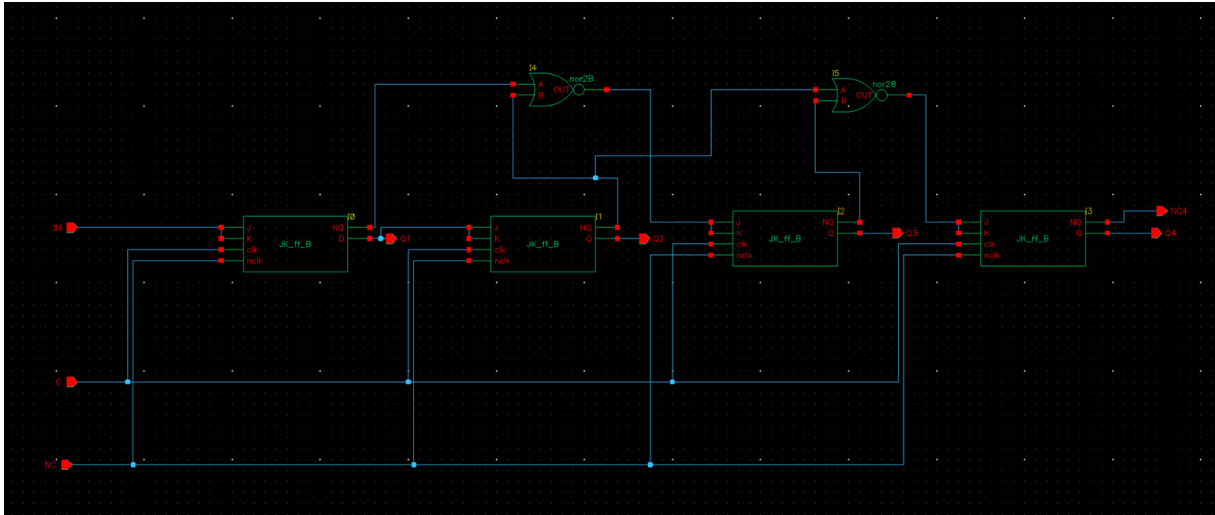
Jakub Kostecki Laboratorium 3 temat nr. 8 Licznik synchroniczny zliczający od 7 do 14 w NKB

Cel ćwiczenia

Zapoznanie się z projektowaniem hierarchicznym na przykładzie licznika

Ścieżka dostępu do ćwiczenia home/student/LAB/us0208/LAB04

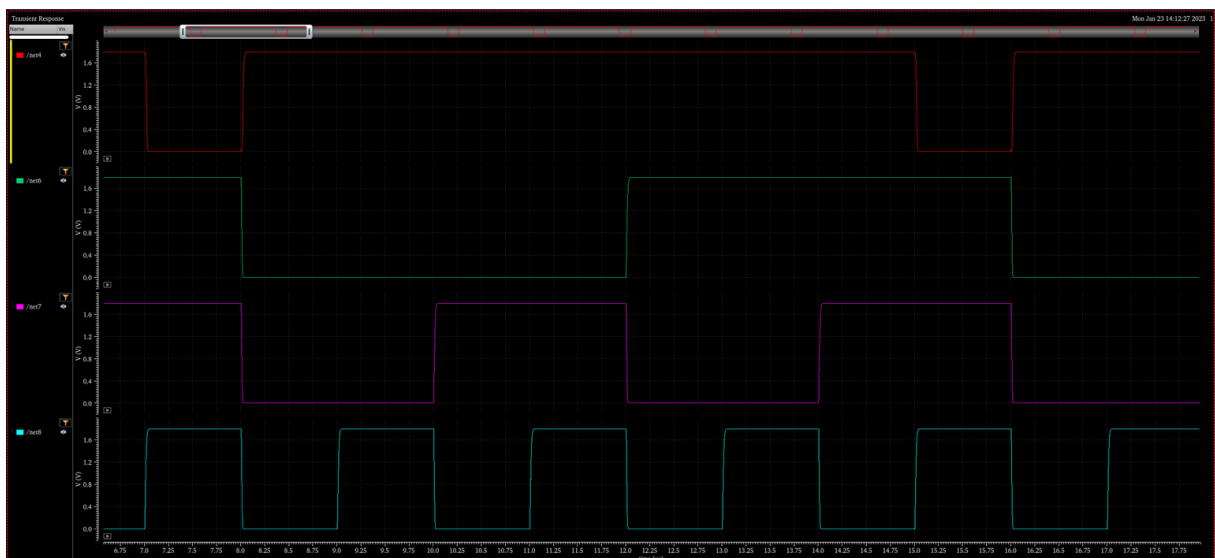
Schemat licznika



Zdecydowano się na korzystanie z przerzutników JK ponieważ dało to możliwie mało bramek. Podczas tworzenia schematów napotkano na problem z przerzutnikami JK, wyglądało na to, że jeśli wyjście Q pozostawało puste, przerzutnik JK na wyjściu NQ podawał niezanegowany stan, zatem musiałem podłączyć dodatkowe wyjście, które później nie jest mierzone ani wykorzystywane.

Analiza postlayoutowa

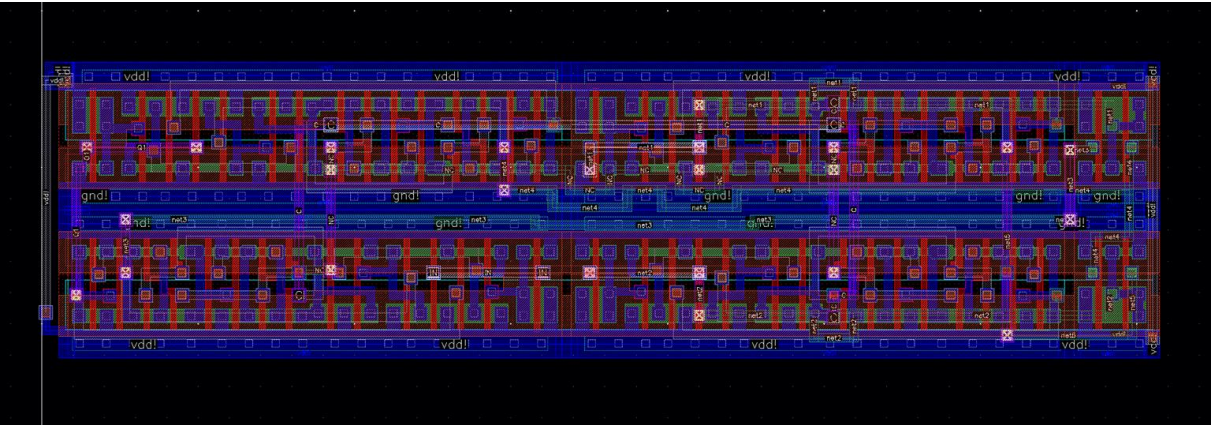
Działanie licznika (przebiegi czasowe)



Jak widać obserwujemy stany odpowiadające poniższej tabeli

Q4	Q3	Q2	Q1
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
0	1	1	1

Layout:



Analizy postlayoutowe

Czasy propagacji

Q1	0	1	1	1	1	1	1	1
Q2	1	0	0	0	0	1	1	1
Q3	1	0	0	1	1	0	0	1
Q4	1	0	1	0	1	0	1	0
Czas[ns]	270	52	162	58	182	222	295	128

Czasy narastania i opadania sygnału wyjściowego

	Narastanie [ns]	Opadanie [ns]
Q1	48	81
Q2	65	80
Q3	52	78
Q4	20	24

Średni pobór mocy
52.09 * 10⁻¹² W

