

例程	功能描述	外设	课程
--	Quartus II 13.1和ModelSim13.1软件的安装与破解。	--	Lesson01 Altera FPGA 全速漂移 开发指南 -- Quartus II 13.1 & ModelSim13.1安装
--	文本编辑器notepad++安装与Quartus II关联设置。	--	Lesson02 Altera FPGA 全速漂移 开发指南 -- 文本编辑器notepad++安装
--	介绍FX3配套的SDK软件安装。	--	Lesson03 Altera FPGA 全速漂移 开发指南 -- Quartus中使用notepad++的关联设置
	详细介绍开发板硬件系统的电路设计。		Lesson04 Altera FPGA 全速漂移 开发指南 -- FX3 SDK安装指南
--	介绍FPGA使用的下载器USB Blaster对应连接PC时的驱动安装方法，包括XP\WIN7\WIN8操作系统。	--	Lesson05 Altera FPGA 全速漂移 开发指南 -- 开发板硬件系统设计概述
--	介绍UART2USB转换芯片PL2303的驱动安装。	--	Lesson06 Altera FPGA 全速漂移 开发指南 -- USB-Blaster下载器驱动安装
--	介绍USB3.0控制器FX3与PC连接后的驱动安装。	--	Lesson07 Altera FPGA 全速漂移 开发指南 -- UART2USB芯片PL2303驱动安装说明
hsc_ex1	工程实例1，使用FPGA内部的PLL产生时钟，计数器循环计数驱动LED闪烁。	LED D1	Lesson08 Altera FPGA 全速漂移 开发指南 -- USB3.0控制器FX3驱动安装说明
--	介绍基于FPGA的在线下载配置与代码固化方式。以hsc_ex1工程为例进行实际下载配置操作演示。	--	Lesson09 Altera FPGA 全速漂移 开发指南 -- LED闪烁与PLL配置实例
hsc_ex2	本实例对Altera提供的DDR2控制器IP核模块进行读写操作。定时执行DDR2的写入和读出操作。在Quartus II集成的In-System Memory Content Editor中可以查看片内RAM中规律变化的数据。	DDR2, LED D1	Lesson10 Altera FPGA 全速漂移 开发指南 -- Altera FPGA配置方式概述
hsc_ex3	本实例实现PC端通过UART发送数据到FPGA，FPGA将所接收到的数据同样是通过UART原本不动的发回给PC端。	UART	Lesson11 Altera FPGA 全速漂移 开发指南 -- 基于JTAG的sof文件FPGA在线烧录
hsc_ex4	本实例介绍基于Qsys的NIO S II嵌入式系统，使用该系统实现JTAG UART打印System ID信息。旨在引导用户搭建一个最小的NIO S II软核CPU系统。	JTAG	Lesson12 Altera FPGA 全速漂移 开发指南 -- 基于JTAG的jic文件SPI FLASH固化
hsc_ex5	使用FX3 SDK自带的loopback firmware例程，实现FX3的USB Boot加载，同时在FX3 Control Center中实现USB数据的发送和接收（先发送后接收，接收的数据即发送的数据）。	FX3	Lesson13 Altera FPGA 全速漂移 开发指南 -- DDR2控制器集成与读写测试
hsc_ex6	使用FX3 SDK自带的streamer firmware例程，在FX3 Streamer中实现USB数据流的连续收发，可以观察到数据吞吐量的情况。	FX3	Lesson14 Altera FPGA 全速漂移 开发指南 -- UART2USB的Loopback收发实例
hsc_ex7	使用FX3 SDK自带的UVC例程，在FX3中建立UVC协议的基本通信，在PC的设备管理器中可以看到UVC设备。	FX3	Lesson15 Altera FPGA 全速漂移 开发指南 -- 基于最小NIO S II系统的System ID打印实例
hsc_ex8	使用GPIF II Designer进行FX3的GPIF II接口配置，加载并编译firmware工程。	FX3	Lesson16 Altera FPGA 全速漂移 开发指南 -- 基于FX3内部DMA的USB传输Loopback实例
hsc_ex9	FPGA读写FX3的SlaveFIFO，实现FPGA与PC之间通过USB接口的loopback数据传输，通过SignalTap II可以观察SlaveFIFO接口时序。	FX3	Lesson17 Altera FPGA 全速漂移 开发指南 -- FX3的SPI FLASH代码固化
hsc_ex10	PC端通过USB发送连续的数据帧，FPGA读取FX3的SlaveFIFO，将接收数据帧缓存到片内RAM中供查看，同时通过SignalTap II也可以观察SlaveFIFO接口时序。	FX3	Lesson18 Altera FPGA 全速漂移 开发指南 -- 基于FX3内部DMA的USB数据吞吐量测试
hsc_ex11	FPGA端通过FX3的SlaveFIFO，将固定的数据帧发送到FX3，并且传输到连接USB接口的PC端，在SignalTap II也可以观察SlaveFIFO接口时序。	FX3	Lesson19 Altera FPGA 全速漂移 开发指南 -- 基于FX3的UVC(USB video class)传输协议实例
hsc_ex12	FPGA产生Color Bar，通过LVDS驱动的IP核产生时序给液晶屏进行显示。	LVDS-LCD	Lesson20 Altera FPGA 全速漂移 开发指南 -- FX3 firmware SlaveFIFO配置修改说明
hsc_ex13	串口发送固定字节命令到FPGA，通过LVDS驱动液晶屏显示不同的预设图像。	LVDS-LCD	Lesson21 Altera FPGA 全速漂移 开发指南 -- 基于FPGA-FX3 SlaveFIFO接口的loopback实例
hsc_ex14	配置一个LVDS发送端口和一个LVDS接收端口，电路板上将这对LVDS收发端口互联。在FPGA内部产生LVDS发送数据帧，在接收端译码数据帧后，将其写入片内RAM供在线查看。	LVDS	Lesson22 Altera FPGA 全速漂移 开发指南 -- 基于FPGA-FX3 SlaveFIFO接口的StreamOUT实例
hsc_ex15	在ex14实例的基础上，每个传送的数据帧最后增加一个CRC校验字节。	LVDS	Lesson23 Altera FPGA 全速漂移 开发指南 -- 基于FPGA-FX3 SlaveFIFO接口的StreamIN实例
			Lesson24 Altera FPGA 全速漂移 开发指南 -- LVDS液晶屏驱动实例
			Lesson25 Altera FPGA 全速漂移 开发指南 -- 基于串口命令帧的LVDS液晶屏测试界面设计
			Lesson26 Altera FPGA 全速漂移 开发指南 -- LVDS数据收发实例
			Lesson27 Altera FPGA 全速漂移 开发指南 -- 带CRC校验的LVDS数据收发实例

