

# Altera FPGA 全速漂移 开发指南

## FX3 firmware SlaveFIFO 配置修改说明

欢迎加入 FPGA/CPLD 助学小组一同学习交流：

EDN:

[http://group.ednchina.com/GROUP\\_GRO\\_14596\\_1375.HTM](http://group.ednchina.com/GROUP_GRO_14596_1375.HTM)

ChinaAET: <http://group.chinaaet.com/273>

淘宝店链接: <http://myfpga.taobao.com/>

技术咨询: [orand\\_support@sina.com](mailto:orand_support@sina.com)

特权 HSC 最新资料例程下载地址:

<http://pan.baidu.com/s/1pLmZaFx>

版本信息		
时间	版本	状态
2016-07-24	V1.00	创建。

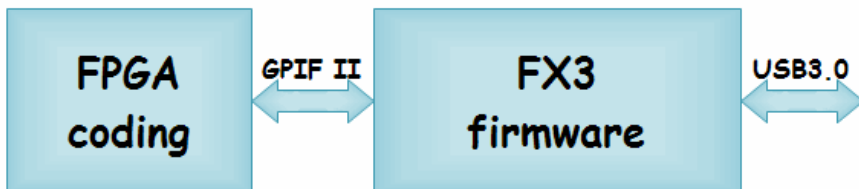


## 目录

Altera FPGA 全速漂移 开发指南 .....	1
FX3 firmware SlaveFIFO 配置修改说明 .....	1
1 概述 .....	3
2 GPIF II Designer 开启与工程加载 .....	3
3 GPIF II 接口配置与工程编译 .....	5
4 IDE 下 firmware 工程加载 .....	6
5 IDE 下 firmware 工程编译 .....	13

# 1 概述

前面几个实例中，我们都只是在 FX3 中运行 firmware，实现 PC 与 FX3 之间的 USB3.0 数据传输。本实例开始，如图所示，我们则要通过 FX3 与 FPGA 之间的 GPIF II 接口，实现 FPGA 与 FX3 之间数据交互，当然了，这些数据最终也是要传输到 PC 上。换句话说，我们要通过 FX3 这个“桥梁”，实现 FPGA 与 PC 之间 USB3.0 接口的数据传输。



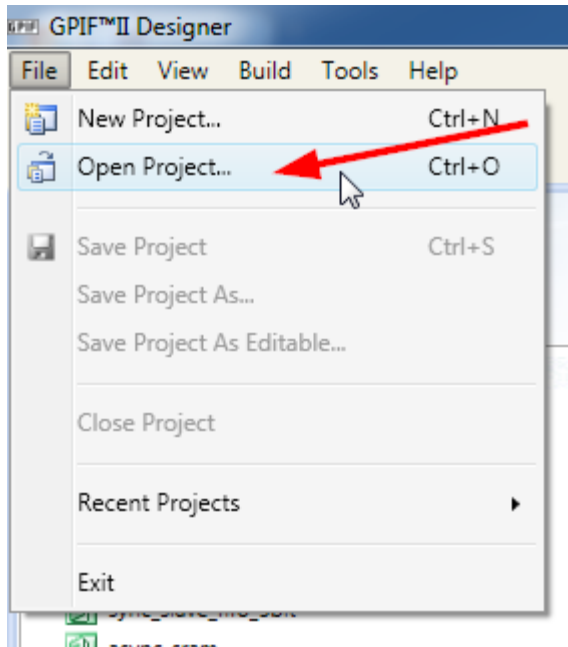
本节中，我们只要使用 Cypress 官方提供的 GPIF II Designer 这个工具，获取 GPIF II 接口的配置参数，然后将这些参数传递到 FX3 的 firmware 工程中进行编译。这样，FX3 的 firmware 工程 ready 后，后面的几个 lesson 中，我们就要研究 FPGA 的 coding。

## 2 GPIF II Designer 开启与工程加载

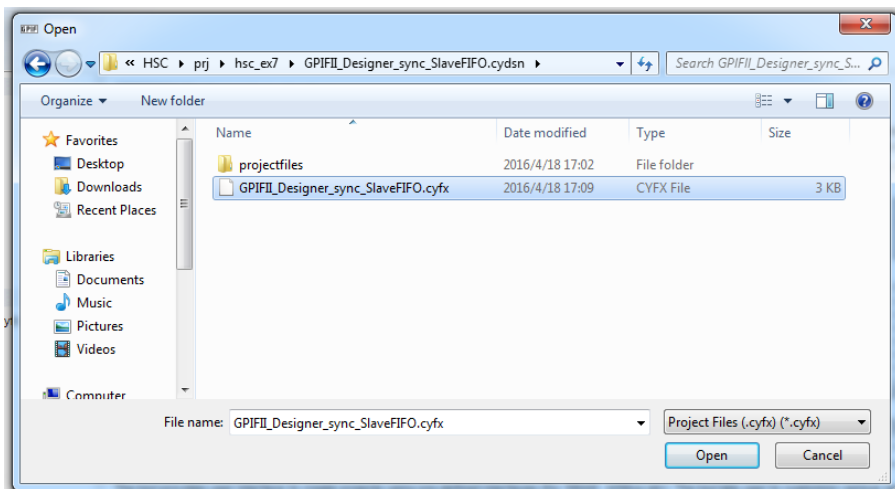
双击桌面上的快捷方式“GPIF II Designer”。



如图所示，点击菜单“File --> Open Project...”。

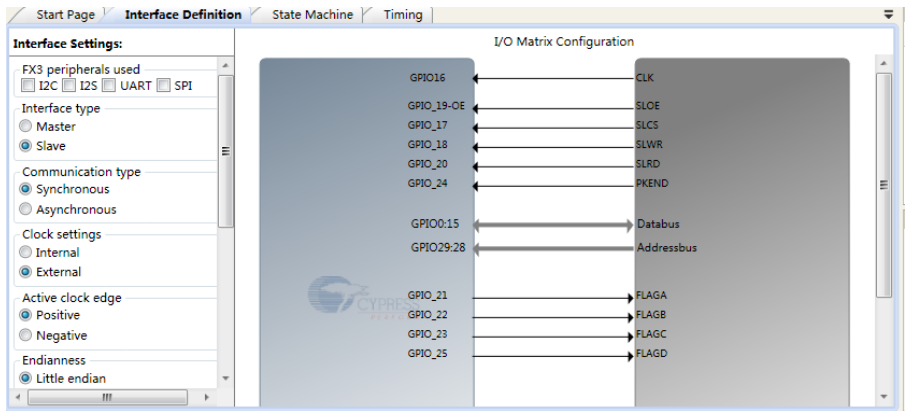


如图所示，打开“...\prj\hsc\_ex7\GPIFIL\_Designer\_sync\_SlaveFIFO.cydsn”  
文件夹下的工程 GPIFIL\_Designer\_sync\_SlaveFIFO.cyfx。

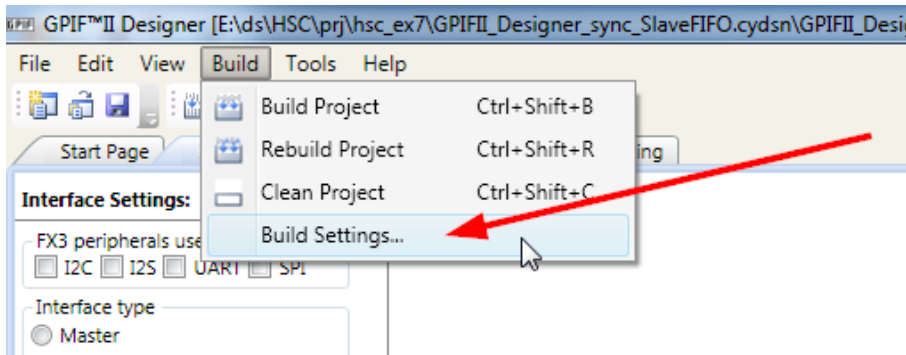


# 3 GPIF II 接口配置与工程编译

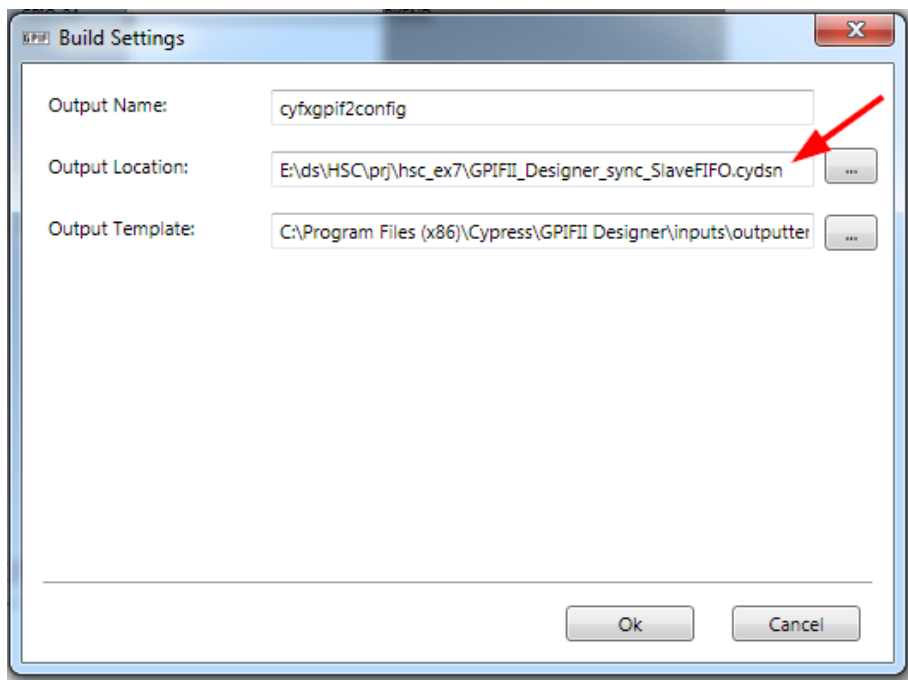
根据实际需求更改工程中的接口配置。如图所示，这是我们的实例工程的配置，使用 32bit 的 SlaveFIFO 实现 FPGA 与 FX3 之间的数据传输。



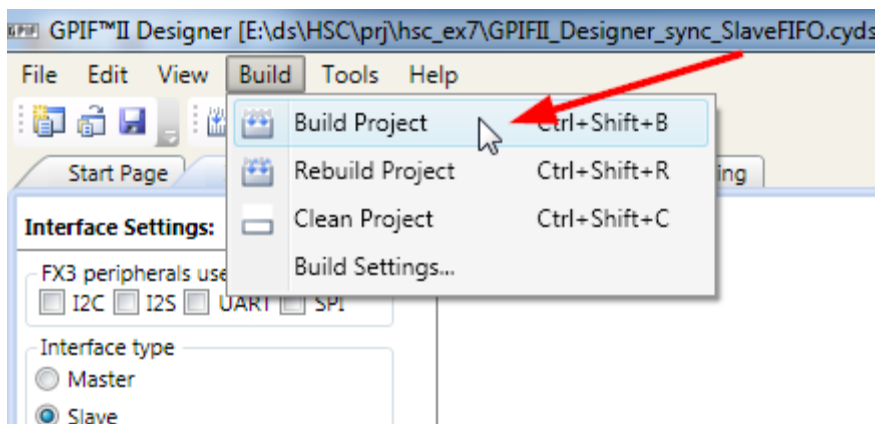
如图所示，点击菜单 “Bulid --> Build Setting ...” 进行工程编译设置。



如图所示，确认并设置 Output Location 路径为当前文件夹所在路径。



如图所示，点击菜单“Build --> Build Project”进行工程编译。



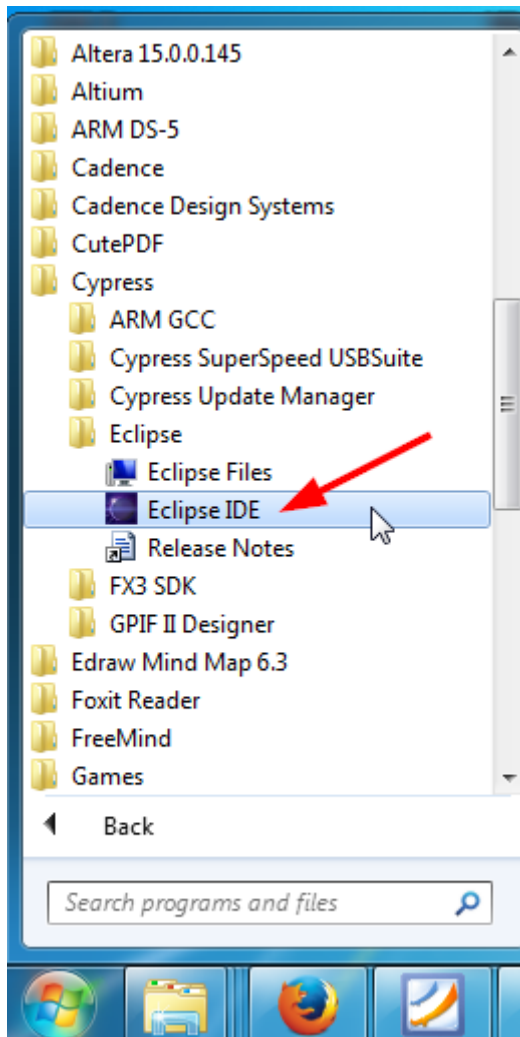
## 4 IDE 下 firmware 工程加载

复制 “... \prj\hsc\_ex7\GPIFII\_Designer\_sync\_SlaveFIFO.cydsn” 文件夹下新 build 产生的 cyfxgpi2config.h 文件。

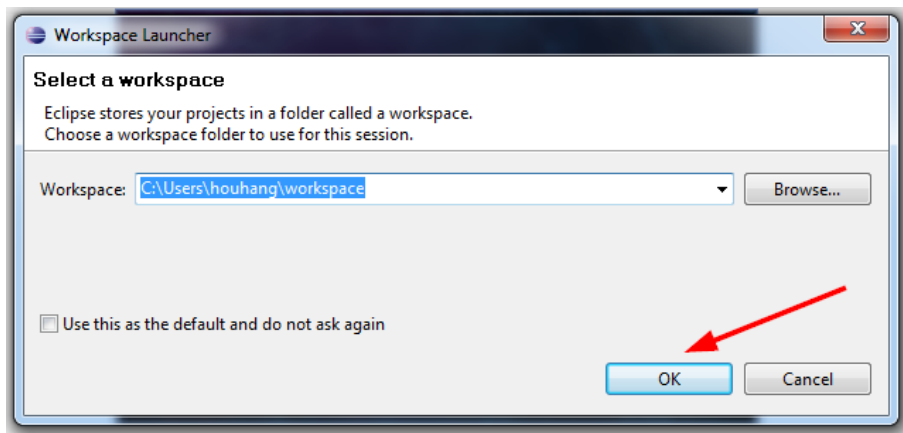
名称	修改日期	类型	大小
projectfiles	2014/8/13 14:08	文件夹	
cyfxgpif2config.h	2014/8/13 14:20	C/C++ Header F...	8 KB
GPIFIL_Designer_sync_SlaveFIFO.cyfx	2014/8/13 14:20	CVFX 文件	3 KB

将 cyfxgpif2config.h 文件覆盖 “... \prj\hsc\_ex7\SlaveFifoSync” 文件夹下的同名文件。

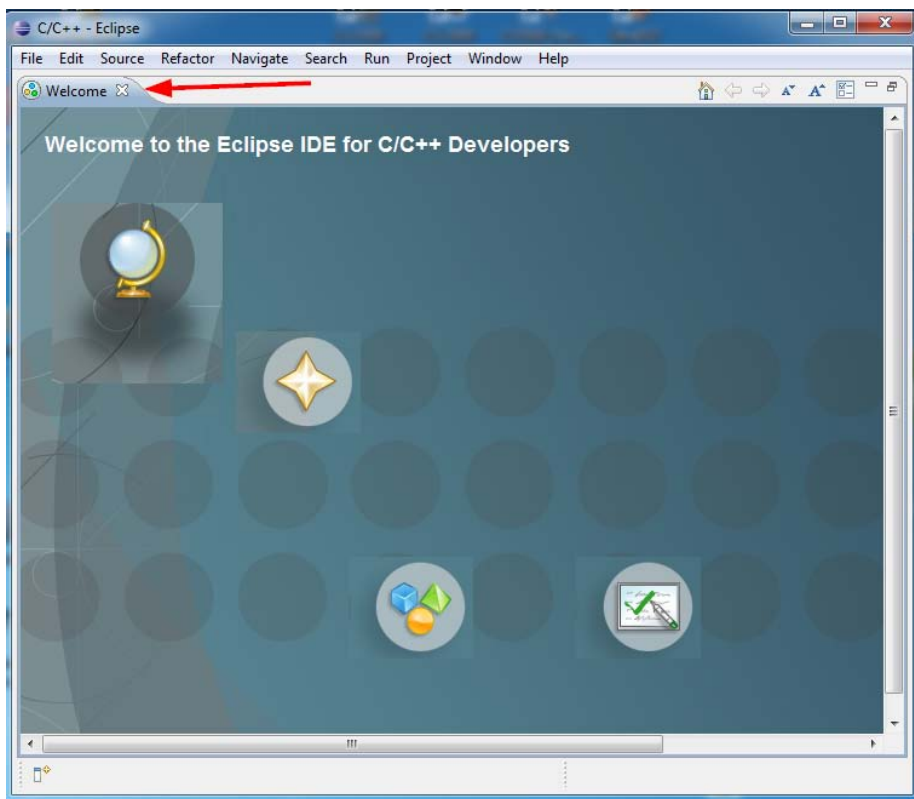
开启 Cypress EZ USB Suite（Eclipse）。



点击 OK 开启 Eclipse 界面。

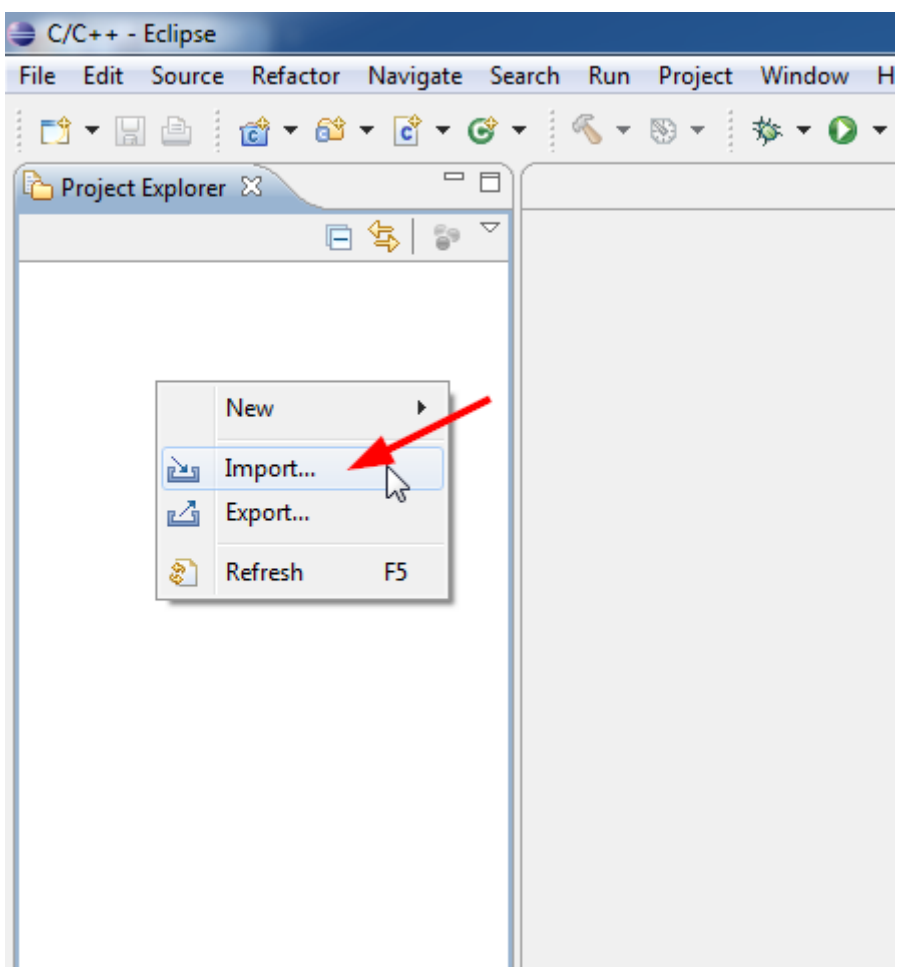


如图所示，关闭 Welcome 界面。

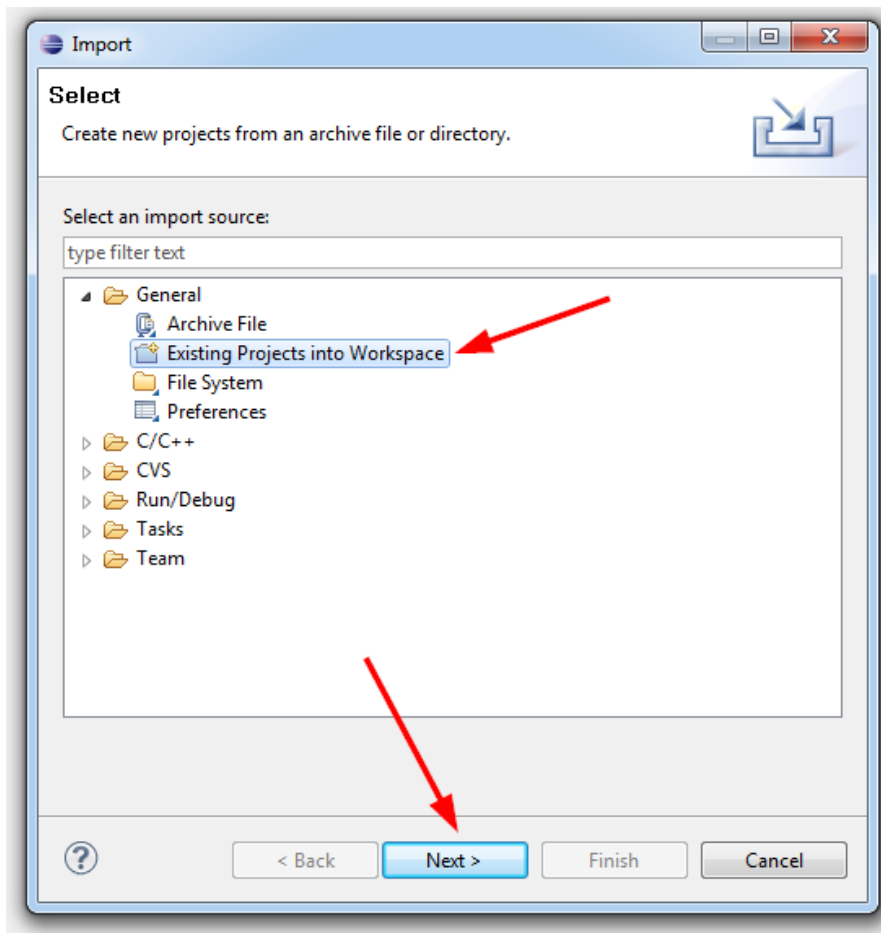


Import 文件夹 SlaveFifoSync 下的 firmware 工程，如图所示，右键单击 Project Explorer 的空白处，弹出菜单中选择 “Import...”。

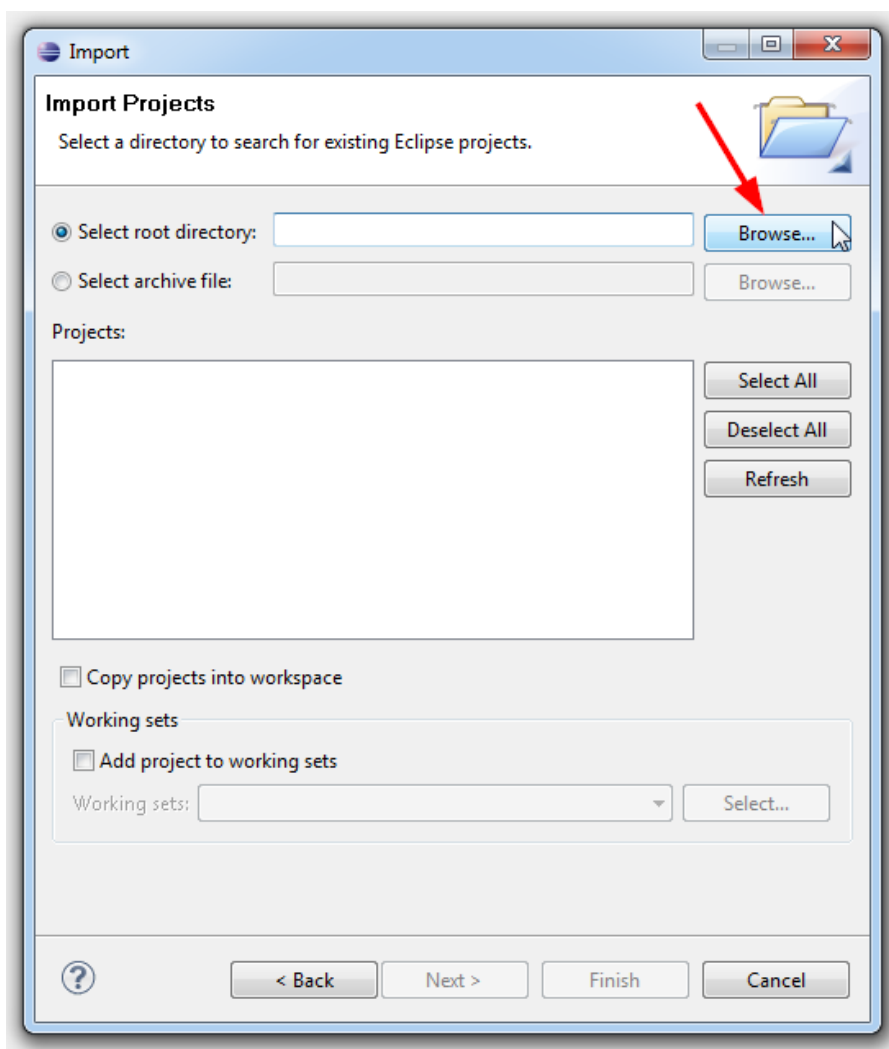




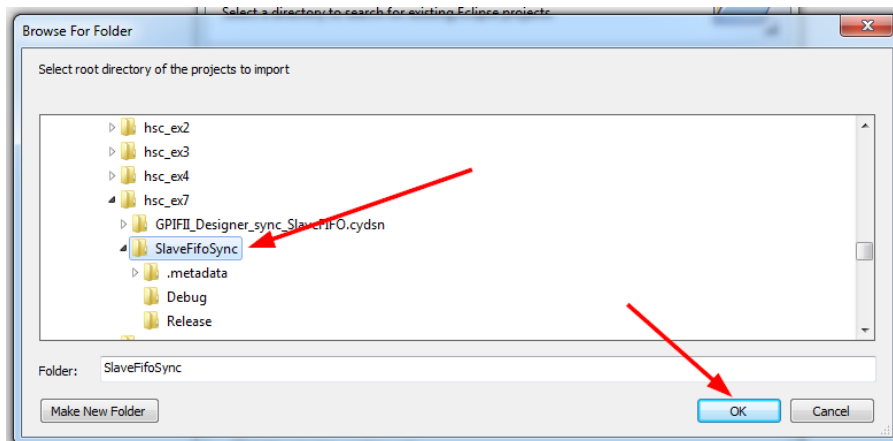
选择“Exporting Projects into Workspace”，单击“Next”进入下一步。



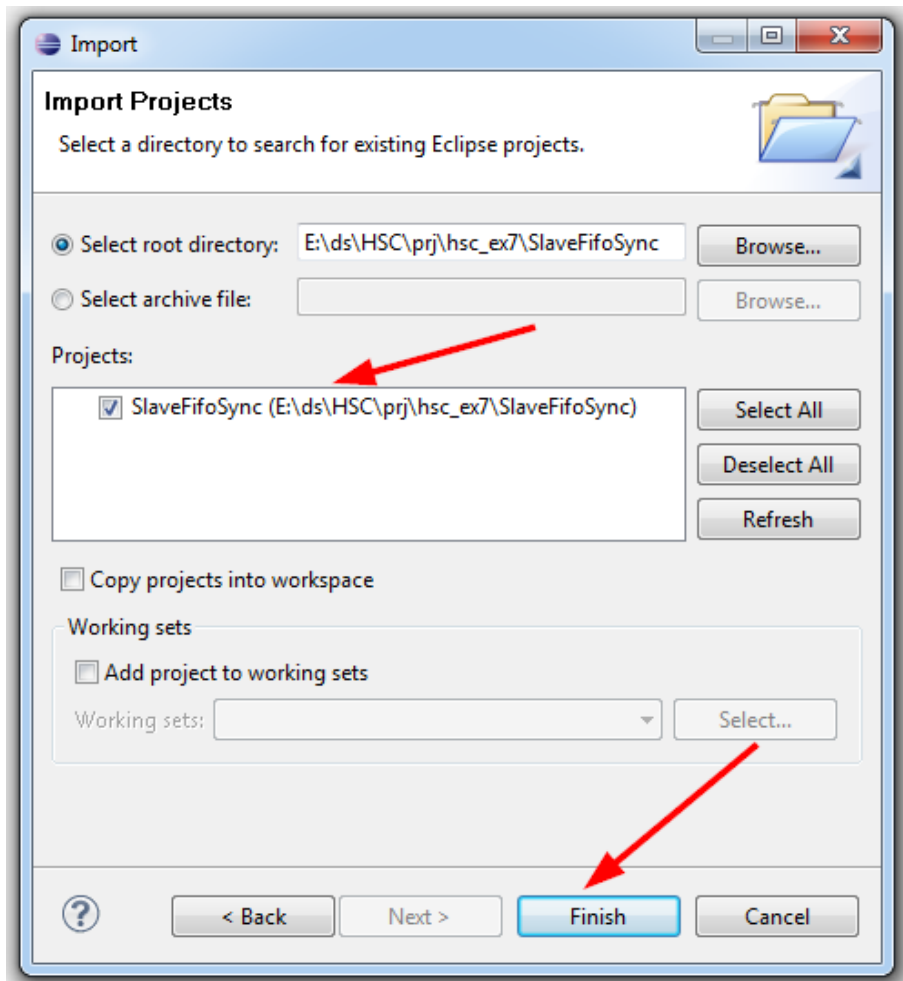
点击“Browse...”按钮，加载工程所在路径。



如图所示，定位到 “... \prj\hsc\_ex7\SlaveFifoSync” 路径，点击 “OK”。

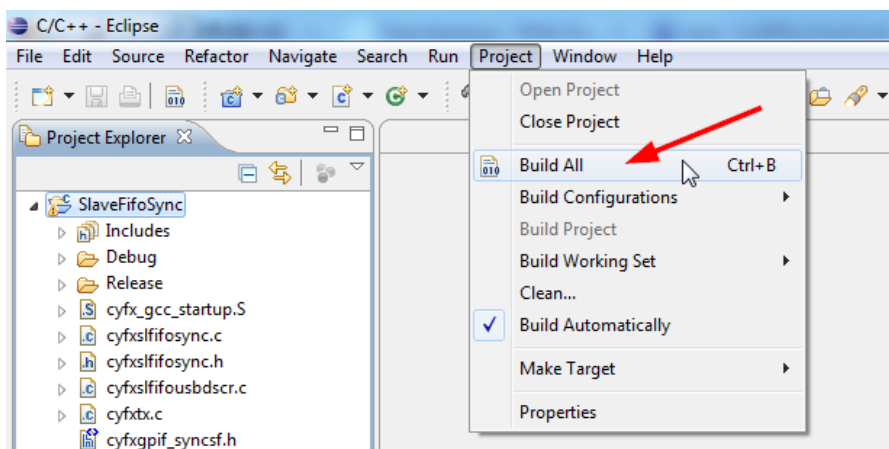


此时，如图所示，确认 **Projects** 下面的 **SlaveFifoSync** 勾选上了，点击“Finish”完成加载。



## 5 IDE 下 firmware 工程编译

编译工程。如图所示，点击菜单“Project --> Build All”。



打开 USB Control Center，下载 SlaveFifoSync/Debug/SlaveFifoSync.img 文件到 FX3 中。