

Dialog-DA14580 I/O 口使用说明

I/O 口使用:

DA14580 I/O 口使用比较灵活，除了几个特殊口之外大部分皆可实现以下功能:

Table 226: P00_MODE_REG (0x50003006)

Bit	Mode	Symbol	Description	Reset
4:0	R/W	PID	Function of port 0 = Port function, PUPD as set above 1 = UART1_RX 2 = UART1_TX 3 = UART2_RX 4 = UART2_TX 5 = SPI_DI 6 = SPI_DO 7 = SPI_CLK 8 = SPI_EN 9 = I2C_SCL 10 = I2C_SDA 11 = UART1_IRDA_RX 12 = UART1_IRDA_TX 13 = UART2_IRDA_RX 14 = UART2_IRDA_TX 15 = ADC (only for P0[3:0]) 16 = PWM0 17 = PWM1 18 = BLE_DIAG (only for P0[7:0]) 19 = UART1_CTSN 20 = UART1_RTSN 21 = UART2_CTSN 22 = UART2_RTSN 23 = PWM2 24 = PWM3 25 = PWM4 Note: when a certain input function (like SPI_DI) is selected on more than 1 port pin, the port with the lowest index has the highest priority and P0 has higher priority than P1.	0x0

需要注意的几个口如下:

1、ADC 口选用:

P0[0:3] 4 个口除一般功能外还可作为 ADC 口，并且仅这 4 个口能作为 ADC。

2、JTAG 口使用:

P1.4、P1.5 默认为双线 JTAG 口——SWCLK、SWDIO，在线调试时用，在不用作 JTAG 功能时也可当作普通 I/O 口使用，前提是该功能不受 JTAG 功能影响或造成冲突，在有多余 I/O 口时尽量不作复用，单独留给 JTAG 用。

3、UART 口使用方法:

①Uart 带 booting 功能:

P0.0&P0.1、P0.2&P0.3、P0.4&P0.5、P0.6&P0.7 皆可用作带 Boot 功能的 UART，作为调试、升级口，一般默认采用 P0.4(TX)&P0.5(RX)，在其他 I/O 口资源紧张的情况下也可当作普通 I/O 口使用，前提是该复用功能不会造成冲突。

②Uart 不带 booting 功能：

如 UART 不需要上电时启动，也可采用除 P0[0:7] 以外的其他 I/O 口模拟，比如仅需与 MCU 通讯的 UART 功能。

4、I2C 接口使用：

与 UART 类似，I2C 也分带 booting 与不带 booting 功能，具体请参考 Table 1。

5、SPI 口使用：

SPI 分 MASTER 与 SLAVE，在 DA14580 中，SPI MASTER 模式即与 DA14580 通讯的为主设备，DA14580 如作为从设备，SPI SLAVE 模式则反之。

简单分类如下：

当 DA14580 与其他 MCU 通讯且其他 MCU 作为主 MCU 时即采用 Table 1 中 SPI MASTER 模式的接法

当 DA14580 外接 FLASH 且需要通过该 FLASH 启动时即采用 Table 1 中 SPI SLAVE 模式的接法

DA14580 SPI 口也分带 booting 与不带，如果不带 booting 功能理论上可用任意 I/O 口作为 SPI。

6、VPP 口使用：

VPP 非 I/O，其仅作为 OTP 升级时加压 6.8V 用。

DA14580 P0 口 booting 解释：

DA14580 P0 口与其他普通 I/O 口不同之处在于 P0 口除了能当普通 I/O 用之外还具备上电 booting 的功能。即当 DA14580 上电后，芯片内固化的程序会在 P0 口上按 Table 1 的时序进行扫描，当扫描到相应的设备且发现该设备具备启动程序的话便会从该设备启动，不再往下扫描，否则会继续循环扫描，多次扫描不到时才停止扫描。

Table 1: Pin assignment and booting sequence from external devices

Pin	Step	SPI Master	Step	SPI Master	Step	UART	Step	SPI Slave	Step	I2C
P0_0	1	SCK	2	SCK	3	TX	7	SCK	8	SCL
P0_1				CS		RX				SDA
P0_2				MISO	4	TX			9	SCL
P0_3		CS		MOSI		RX		CS		SDA
P0_4					5	TX			10	SCL
P0_5		MOSI				RX		MISO		SDA
P0_6		MISO			6	TX		MOSI	11	SCL
P0_7						RX				SDA

产品设计时建议预留的测试点的信号如下：

SWCLK、SWDIO、VPP、UTX、URX、RST、VBAT、GND。如有空间，还建议在天线靠近芯片端（匹配电路靠近芯片的一边）预留测试点，供射频测试。

以上测试点也可以根据实际使用情况进行删减。当中：

SWDIO&SWCLK 信号主要用在调试的时候用 JLINK 对 DA14580 进行仿真时用，如果 PCB 空间实在紧张或不需考虑可以去；

UTX&URX 是 UART 下载口，必须预留，量产烧录时用；

VPP 为 OTP 烧录时外部输入 6.8V 时用，如果产品确定不使用 OTP 可以考虑省去；

RST 信号，使用天午的烧录工具（硬件工具）进行烧录的话可以不需要用到 RST 信号，PCB 有空间的条件下不妨预留出来。

几个比较关键的 I/O 口使用可参考下表，则为普通 I/O 口：

QFN48	QFN40	WLCSP	Name	Function	Remark
1	1	B6	P0.0		ADC 口，也可以当做普通 I/O 用
2	2	B5	P0.1		ADC 口，也可以当做普通 I/O 用
3	3	C5	P0.2		ADC 口，也可以当做普通 I/O 用
4	4	C6	P0.3		ADC 口，也可以当做普通 I/O 用
6	6	D5	P0.4	UART-TX	默认串口 TX，烧录 OTP 时用，平时可当普通 I/O 口用
7	7	D6	P0.5	UART-RX	默认串口 RX，烧录 OTP 时用，平时可当普通 I/O 口用
9	9	E6	P0.6		
11	10	E5	P0.7		
27	22	E2	P1.0		
29	24	D2	P1.1		
32	27	C2	P1.2		此引脚驱动能力较弱，尽量空出或优先使用其他 I/O 口
33	28	B2	P1.3		此引脚驱动能力较弱，尽量空出或优先使用其他 I/O 口
30	25	D1	P1.4	SWDIO	调试时接 J-LINK 时用，平时可当普通 I/O 口用
31	26	C1	P1.5	SWCLK	调试时接 J-LINK 时用，平时可当普通 I/O 口用
46	38	A6	VPP-6 V8	VPP	非 I/O 口，烧录 OTP 时用，需要从开发板引入 6.8V

上表主要描述 P0 口与 P1.4&P1.5 JTAG 口调试功能，其他口功能请参考 Table226。