

IE-0523 Circuitos Digitales II

Prof. Jorge Soto (jorsoto23@gmail.com jorsoto23@hotmail.com)

Whatsapp: 83442914

Grupo Whatsapp: <https://chat.whatsapp.com/EBDxhZHoUrU9KjnSTxv7oB>

I Ciclo del 2021

Requisitos:

IE-0323 Circuitos Digitales I, CI-202 Principios de Informática

Modalidad:

Virtual. Mediación Virtual será el entorno virtual oficial del curso. En éste se cargará el material digital para las lecciones, tareas, prácticas y proyectos. Además, a este medio se deberán subir las evaluaciones correspondientes.

Objetivos:

Con este curso se pretende desarrollar las siguientes habilidades:

1. Construir una descripción jerárquica de un sistema a partir de su nivel superior y descomponerla de forma iterativa en módulos cada vez con mayor detalle hasta llegar a módulos suficientemente sencillos que se puedan identificar con componentes disponibles en las tecnologías existentes.
2. Usar una metodología de diseño estructurada que parte de la descripción jerárquica del sistema para desarrollar un conjunto de circuitos digitales interconectados que repliquen el comportamiento funcional del sistema digital de manera verificable.
3. Modelar un sistema, tanto de forma conductual como de forma estructural incluyendo detalles que permitan estimar su desempeño temporal y de consumo de energía, usando un lenguaje de descripción de “hardware”, como lo es Verilog.
4. Decidir sobre las distintas alternativas de construcción que ofrece la tecnología disponible para escoger el conjunto de componentes que mejor se ajuste a criterios de velocidad, consumo de energía, costo e impacto ambiental.

Temas y Cronograma:

- Ver documento “Propuesta de contenido para el curso IE-523 Circuitos Digitales II” para cronología por semana.
- Referencia entre fechas y número de semana:

Semana	Fecha
1	6/04/2021
2	13/04/2021
3	20/04/2021
4	27/04/2021
5	04/05/2021
6	11/05/2021
7	18/05/2021
8	25/05/2021
9	01/06/2021

Semana	Fecha
10	08/06/2021
11	15/06/2021
12	22/06/2021
13	29/06/2021
14	06/07/2021
15	13/07/2021
16	20/07/2021
Ex. Finales	27/07/2021
Ex. Finales	03/08/2021

Actividades en clase:

El curso utiliza tres tipos de actividades:

Presentación de temas: Clase magistral realizada por el profesor o grupos de estudiantes en temas asignados.

Lectura de temas: Lecturas que debe realizar el estudiante durante la semana para prepararse para las sesiones de práctica. Estas lecturas se podrían verificar mediante un examen corto semanal sin previo aviso.

Trabajos en grupo: El profesor presenta varios problemas para que los estudiantes los resuelvan en grupos y luego presenten las soluciones ante la clase. Hay dos tipos de trabajo: las **prácticas** que se trabajan y resuelven en la misma clase y los **diseños**, que se asignan para ser resueltos en un plazo de varias semanas. Los **diseños** se rigen por un reglamento que se detalla en el documento “*Criterios de evaluación para los Proyectos de Diseño del curso IE-523*”.

Evaluación (No hay examen final):

- Diseños realizados en grupo.....60%
- Tareas y prácticas evaluadas30%
- Exámenes cortos10%

Bibliografía:

Libros de referencia recomendados:

- “The Verilog Hardware Description Language”; 5ta Edición; Donald E. Thomas; Philip R. Moorby; Kluwer Academic Publishers
- “CMOS VLSI Design: A Systems and Circuits Perspective”; 4ta Edición; Weste, Neil H. E.; Harris, David M.; Addison-Wesley
- “Digital Design, Principles & Practices”; John F. Wakerly, 3era Edición, Prentice Hall
- Tratamiento más formal sobre minimización de funciones, máquinas de estados y síntesis: "Switching and Finite Automata Theory"; Kohavi, Zvi; Jha, Niraj K.; Cambridge University Press; 3ra edición; 2009

Otros recursos:

- Libro en línea sobre diseños usando ASICs: www-ee.eng.hawaii.edu/~msmith/ASICs/HTML/ASICs.htm.
- Algunos diseños ya hechos en Verilog y VHDL: www.opencollector.org.
- Referencia rápida de Verilog, otros recursos y más direcciones: www.sutherland-hdl.com.
- Lista de preguntas más comunes: <http://bawankule.com/verilogfaq/>.
- Información sobre ASICs y varios enlaces interesantes: <http://www.asic-world.com/>
- Referencias al libro “ASICs the Book”: <http://iroi.seu.edu.cn/books/asics/ASICs.htm#anchor866379> y también se puede ver el libro <http://www.edacafe.com/books/ASIC/ASICs.php#anchor749424>

Programas de apoyo:

- Simulador de Verilog: <http://iverilog.icarus.com/>
 - Existen versiones para Linux (nativo) y también Windows en otra página.
- Simplificación de funciones con Espresso: Logic Friday - <http://www.sontrak.com/>
- Síntesis automática de alto nivel: YOSYS - <http://www.clifford.at/yosys/>