

Computer Engineering – Submission due 01.12.2025

Jan Vogt, Yannik Köllmann - in gleichen Teilen

27. November 2025

Alle Dateien in src zu finden.

1 Berechnung der k-Werte für Clock-Signale

Das `clock`-Modul togglet bei jeder positiven Flanke des Rollover-Signals. Ein vollständiger Taktzyklus benötigt daher 2 Rollovers. Mit $f_{\text{input}} = 50 \text{ MHz}$ gilt:

$$f_{\text{output}} = \frac{f_{\text{input}}}{2 \cdot k} \quad \Rightarrow \quad k = \frac{f_{\text{input}}}{2 \cdot f_{\text{output}}} \quad (1)$$

1.1 10 Hz Clock

$$k_{10} = \frac{50.000.000}{2 \cdot 10} = \frac{50.000.000}{20} = 2.500.000 \quad (2)$$

Minimales N : $\lceil \log_2(2.500.000) \rceil = 22 \text{ Bits}$

1.2 1 Hz Clock

$$k_1 = \frac{50.000.000}{2 \cdot 1} = \frac{50.000.000}{2} = 25.000.000 \quad (3)$$

Minimales N : $\lceil \log_2(25.000.000) \rceil = 25 \text{ Bits}$

1.3 0.1 Hz Clock

$$k_{0.1} = \frac{50.000.000}{2 \cdot 0,1} = \frac{50.000.000}{0,2} = 250.000.000 \quad (4)$$

Minimales N : $\lceil \log_2(250.000.000) \rceil = 28 \text{ Bits}$